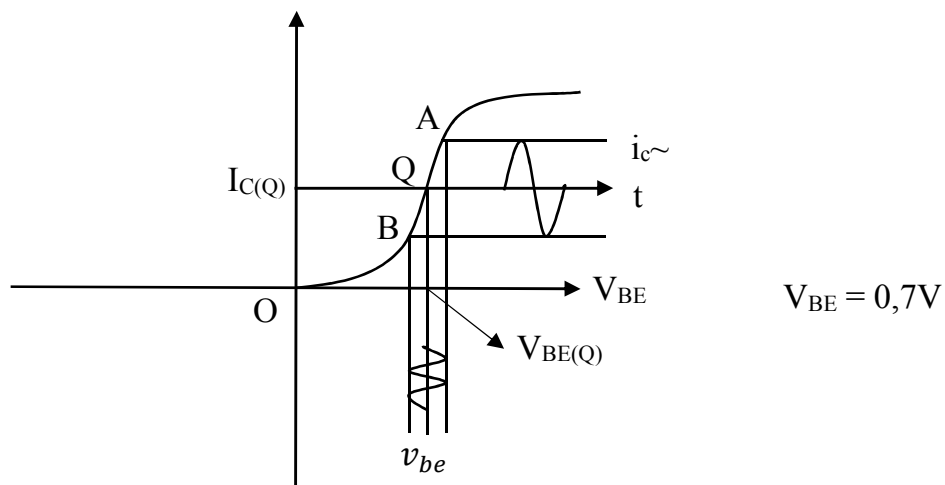


## Bài 7 PHÂN CỰC TRANSISTOR

### 7.1 Các hạng phân cực

#### 7.1.1 Phân cực hạng A

Từ đặc tuyến ngõ vào, ta suy ra vùng hoạt động tuyệt tính của transistor, do tín hiệu xoay chiều vào nên thường là hình sine, điểm khởi động ban đầu hay điểm phân cực 1 chiều ban đầu tốt nhất là chọn ở Q, trung điểm của vùng tuyến tính.

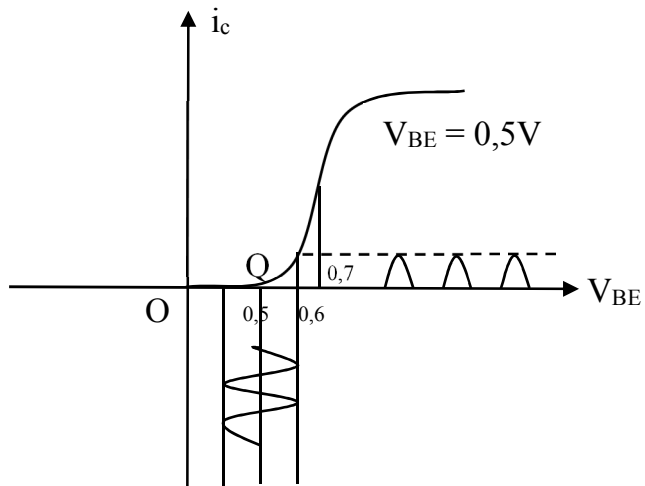


Hình 7.1

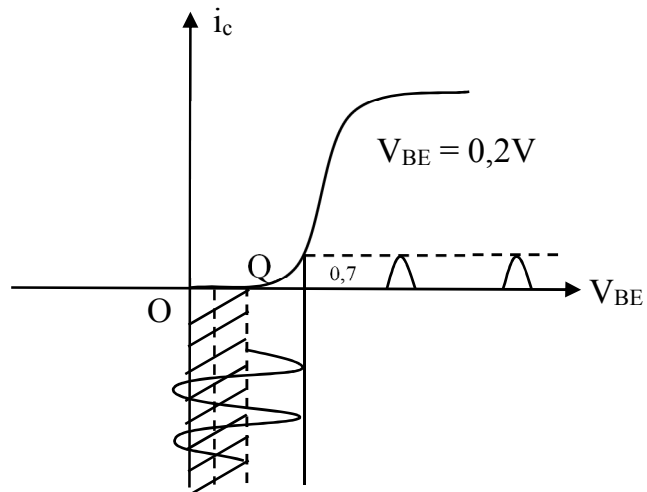
Điểm giữa của đoạn AB là tuyến tính cho ta tọa độ của điểm phân cực hạng A.

#### 7.2 Các hạng phân cực khác

Nếu chọn Q ở các điểm khác, sự biến thiên của  $i_c$  theo  $v_{be}$  không còn tuyến tính nữa và tín hiệu ra bị *biến dạng* hay bị “xén”.

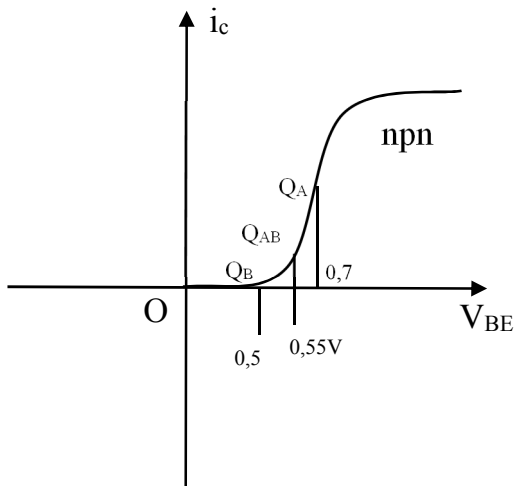


Hình 7.2 Hạng B (transistor hoạt động như diod chỉnh lưu)

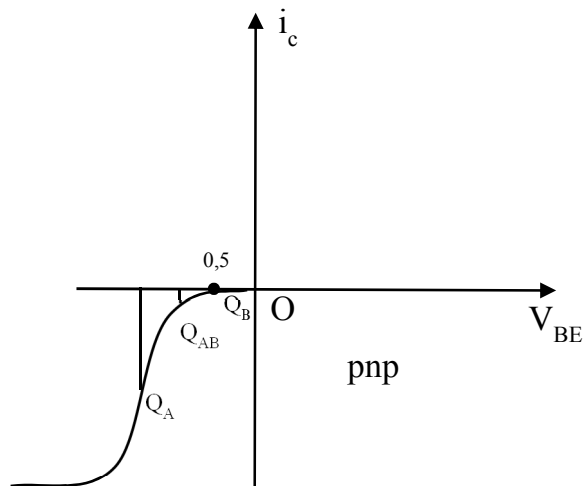


Hình 7.3 Hạng C chỉ một phần tín hiệu được khuếch đại

Bài tập: vẽ 2 mạch phân cực transistor 1 npn, 1 pnp ở hạng AB

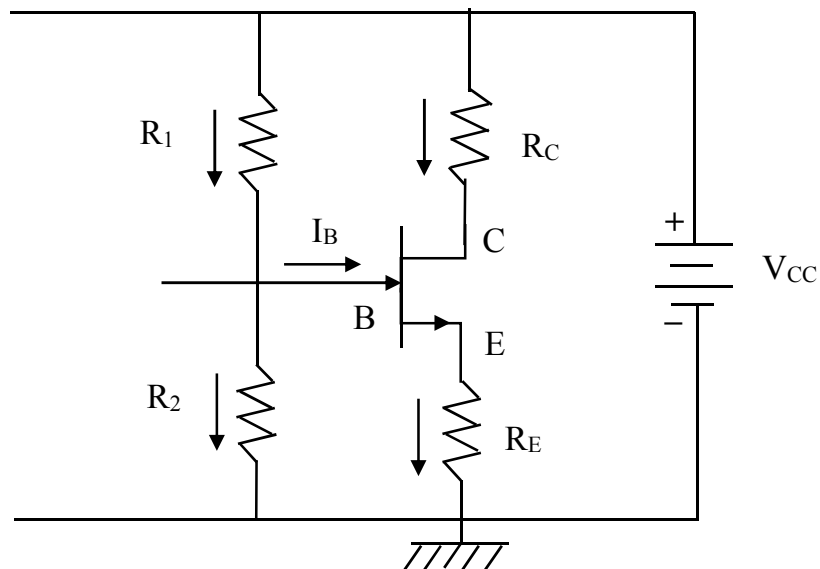


Hình 7.4



Hình 7.5

## 7.2 Mạch phân cực có bổ chính nhiệt: *Mạch phân cực chữ H*



Hình 7.6

Mạch chỉ dùng một nguồn điện thế một chiều. Cầu phân thế  $\frac{R_2}{R_1 + R_2}$  tạo thế phân cực thích ứng cho nền B.

Với  $I_C = I_E + I_{CBO}$

Khi nhiệt độ tăng,  $I_{CBO}$  tăng và  $I_C$  sẽ tăng và  $I_C$  sẽ tăng, tiếp theo  $I_C$  tăng toả nhiệt nhiều và làm  $I_{CBO}$  tăng nữa, cơ chế phản ứng dây chuyền làm điểm phân cực Q trôi lên trên có thể đưa tới trạng thái bão hoà.

Nếu thêm  $R_E$  thì  $V_{BE} = V_B - V_E = V_B - R_E I_E$  khi  $I_C$  tăng làm tăng  $I_E$ ,  $R_E I_E$  tăng làm  $V_{BE}$  giảm xuống và hãm độ tăng của  $I_{CBO}$  ta có mạch bổ chính nhiệt giữ cho  $I_{C(Q)}$  ổn định việc chọn trị số các điện trở rất quan trọng để sao cho:

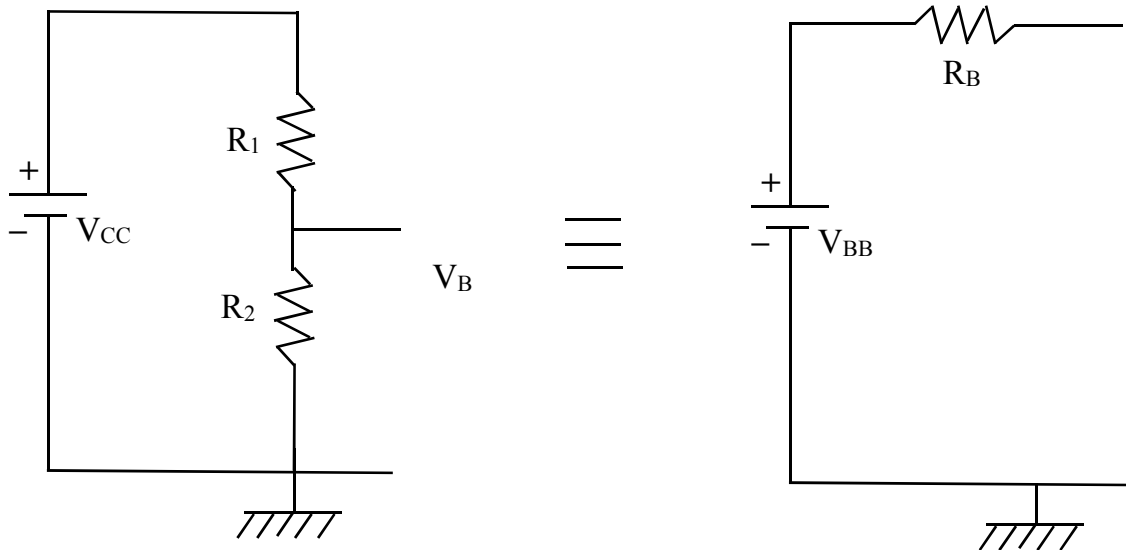
$$S = \frac{\Delta I_C}{\Delta I_{CBO}} \quad (7.1)$$

Hệ số ổn định nhiệt thấp nhất trong các điều kiện phân cực thông thường.

## 7.2 Các phương trình chi phối hoạt động của transistor ở trạng thái hoạt động

### 7.3.1 Phương trình tính ở ngõ vào và ngõ ra

Biến đổi nguồn  $V_{CC}$  và cầu  $R_1, R_2$  thành nguồn điện thế tương đương Thevenin theo hai công thức sau:

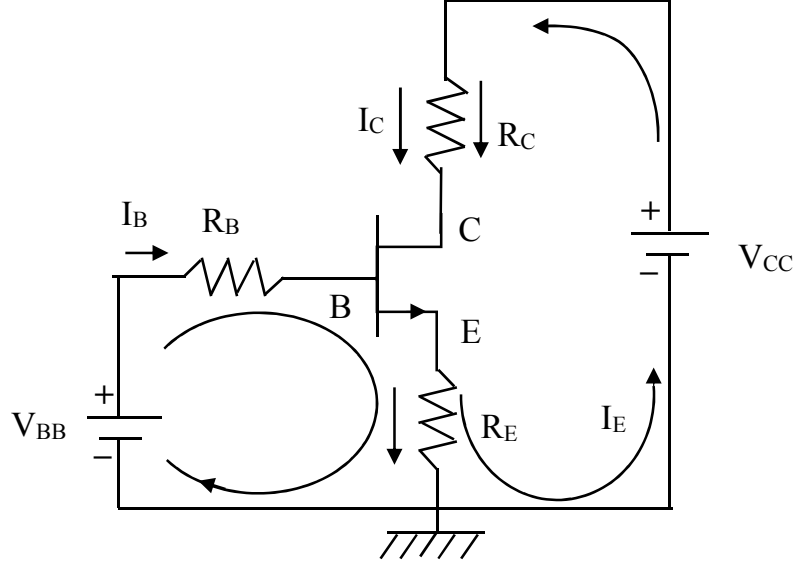


Hình 7.7

$$\text{Ta có: } v_{BB} = v_{CC} \frac{R_2}{R_1 + R_2} \quad (7.2)$$

$$R_B = \frac{R_1 \cdot R_2}{R_1 + R_2} \quad (7.3)$$

Mạch phân cực transistor trở thành như sau:



Hình 7.8

dùng công thức Pouillet cho hai mạch ngõ vào và ngõ ra.

$$\text{Ta có } V_{BB} = R_B I_B + V_{BE} + R_E I_E \quad (7.4)$$

$$\text{và } V_{CC} = R_C I_C + V_{CE} + R_E I_E \quad (7.5)$$

Đưa tới hai hệ thức ở trạng thái tĩnh: thay  $I_E = I_C + I_B$  vào (7.4) ta có:

$$I_B = \frac{V_{BB} - V_{BE}}{R_B + (\beta + 1)R_E} \quad (7.6)$$

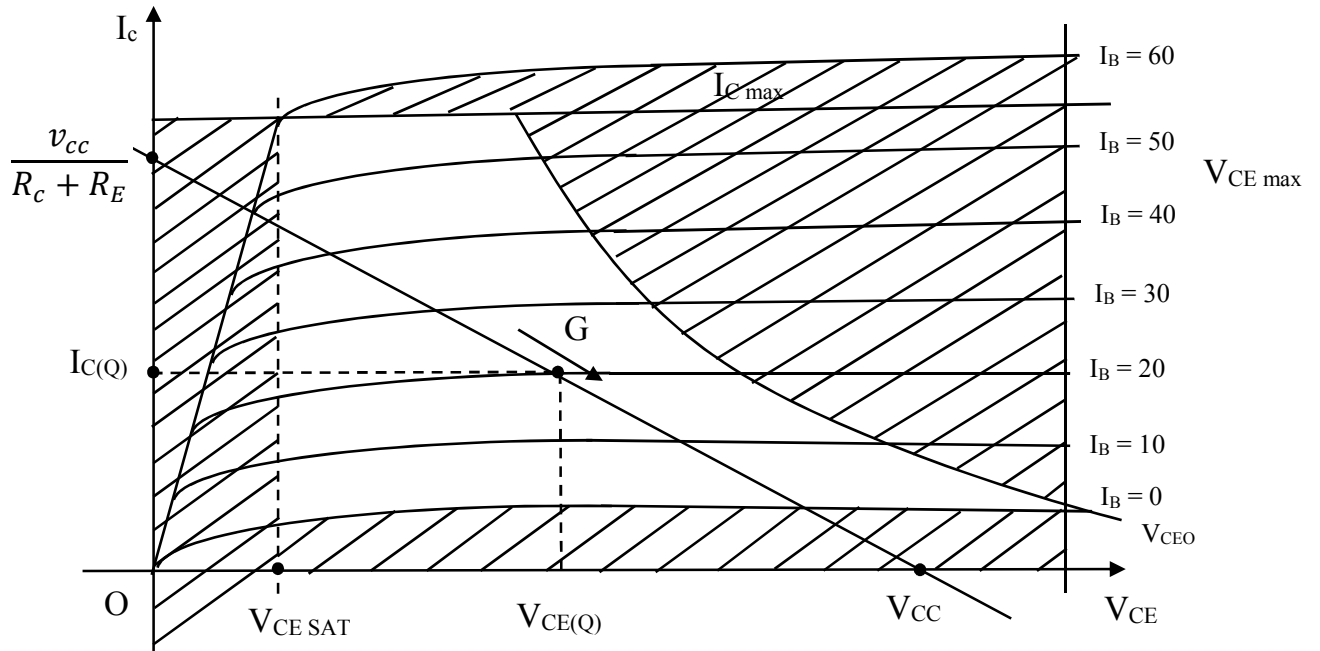
giúp chúng ta tính ngay  $I_B$  nếu biết  $V_{CC}$ ,  $R_1$ ,  $R_2$ ,  $R_C$ ,  $R_E$  và  $\beta = \frac{I_C}{I_B}$  từ đó suy ngay ra  $I_C = \beta I_B$ . Phần ngõ ra, mạch Pouillet cho nếu coi như  $I_C \approx I_E$ .

$$\text{Cho } V_{CC} = R_C I_C + R_E I_C + V_{CE} = I_C(R_C + R_E) + V_{CE}$$

$$\text{Suy ra } I_C \approx \frac{1}{R_C + R_E} v_{CE} + \frac{v_{CC}}{R_C + R_E} \quad (7.7)$$

Được gọi là *phương trình đường gánh tĩnh* cho phép ta tính  $I_C$  phân cực hoặc tính giá trị của  $I_C$  khi  $V_{CE}$  biến thiên.

Vị trí của đường gánh  $I_C = f(V_{CE})$  giúp chúng ta lý luận và tìm ra các trị của  $I_C$ ,  $V_{CE}$  trong các tình huống hoạt động của transistor.



Hình 7.9

#### 7.4 Cách tính hệ số ổn định nhiệt

$$S = \frac{dI_C}{dI_{CBO}}$$

Xuất phát từ  $I_C = \alpha I_E + I_{CBO}$  (còn viết là  $I_{CO}$ ), kết với  $I_E = I_C + I_B$  thành  $I_C = \alpha I_C + \alpha I_B + I_{CO}$  tức  $I_C(1-\alpha) = \alpha I_B + I_{CO}$

$$\text{với: } I_B = \frac{1-\alpha}{\alpha} I_C + \frac{I_{CO}}{\alpha} \quad (7.8)$$

Mặt khác, phương trình ngõ vào cho:

$$V_{BB} - V_{BE} = R_B I_B + R_E (I_C + I_B) = (R_B + R_E) I_B + R_E I_C$$

$$\text{Cđ lập } I_B: I_B = \frac{(v_{BB}-v_{BE})}{(R_B+R_E)} - \frac{R_E}{(R_B+R_E)} I_C \quad (7.9)$$

$$\text{Từ đđ ta đđợc: } \frac{1-\alpha}{\alpha} I_C - \frac{I_{CO}}{\alpha} = \frac{(v_{BB}-v_{BE})}{(R_B+R_E)} - \frac{R_E}{(R_B+R_E)} I_C$$

$$I_C \left[ \frac{(1-\alpha)}{\alpha} + \frac{R_E}{(R_B+R_E)} \right] = \frac{(v_{BB}-v_{BE})}{(R_B+R_E)} + \frac{I_{CO}}{\alpha}$$

Tính

$$S = \frac{dI_C}{dI_{CO}} = \frac{1}{\alpha \left[ \frac{(1-\alpha)}{\alpha} + \frac{R_E}{(R_B+R_E)} \right]}$$

$$\text{Và sau biến đđổi, triển khai: } S = \frac{R_B+R_E}{(1-\alpha)R_B+R_E} \quad (7.10)$$

Thông thường  $R_B$  bằng từ 5 đến 10 lần  $R_E$ , giả sử  $R_B = 5R_E$ ,  $\alpha = 0.98$  như vậy  $(1-\alpha)R_B = (1-0.98) \times 5R_E = 0.02 \times 5R_E = \frac{1}{10} R_E$ , do đđ coi như  $(1-0.98) \ll R_E$  nên hệ thức trên đđợc đơn giản thành (hệ số ổn định nhiệt):

$$S \approx \frac{R_B+R_E}{R_E} = \frac{R_B}{R_E} + 1 \quad (7.11)$$

$$\text{Do } \Delta I_C \approx S \Delta I_{CO} \quad (7.12)$$

Nên  $S$  càng nhỏ càng phân cực tối ưu tuy nhiên phải lưu ý tỉ số  $\frac{R_B}{R_E}$  cần phải đđợc chọn kỹ, trong thực tế:  $\frac{R_B}{R_E} \leq 10$

Vì do  $R_B$  là tổng trở nội của nguồn dòng Thevenin nên phải có trị lớn,  $R_E$  tùy thuộc vào  $R_C$  để hoàn tất phân cực ở hạng A nên trị tối ưu của  $R_B$  đđợc chọn ở giới hạn:  $\frac{R_B}{R_E} \approx 10$

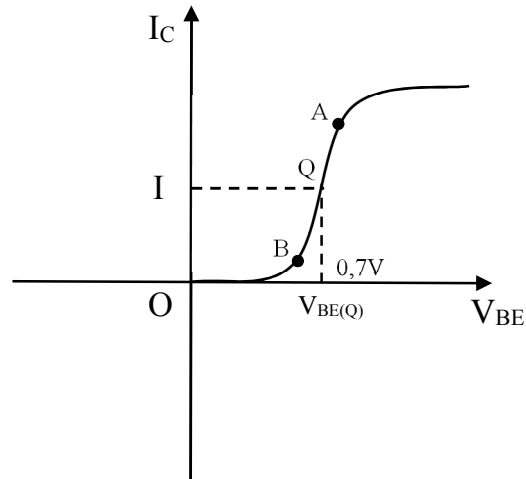
Để có  $S$  nhỏ nhất mà vẫn phù hợp phân cực hạng A.

Vậy số ổn định nhiệt tối ưu  $S \approx 11$

### 7.5 Điều kiện phân cực transistor ở hạng A

Đồ thị  $I_C = f(V_{BE})$  ở ngõ vào cho phép ta chọn Q ở giữa vùng tuyến tính của đặc tuyến ngõ vào:

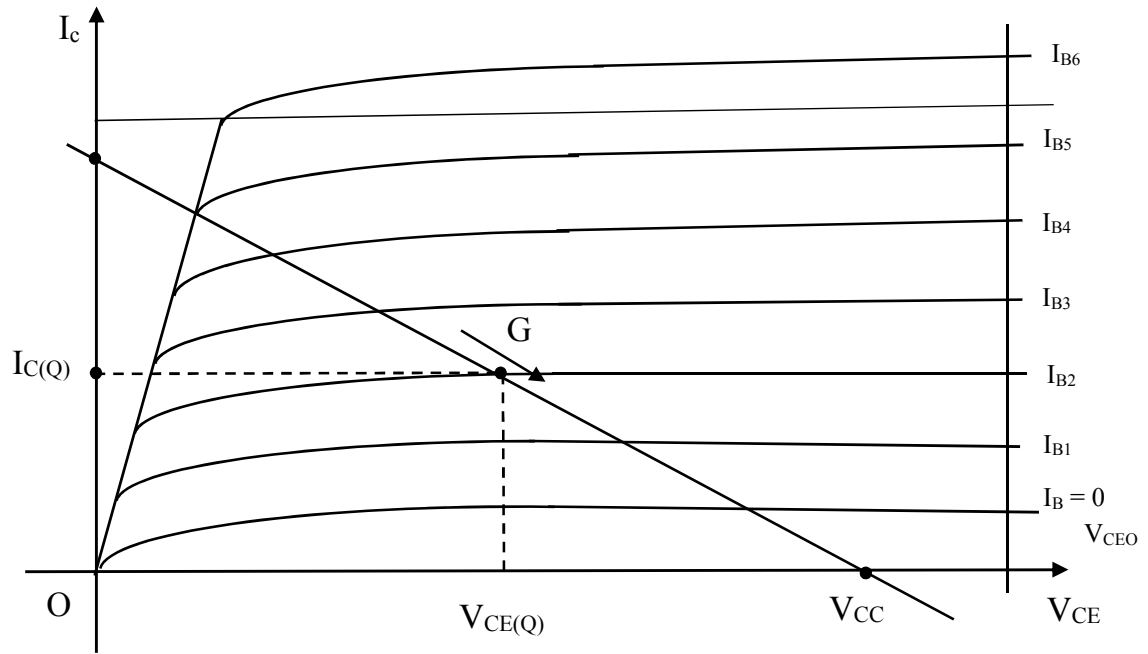
$$Q \left\{ \begin{array}{l} I_{C(Q)} = I \text{ (đọc trên đồ thị)} \\ V_{BE(Q)} \approx 0,7V \text{ với Si} \end{array} \right.$$



Hình 7.10

Ta có thể biết qua đo đạc hoặc tham khảo dữ liệu nên suy ra  $I_{B(Q)}$ , hoặc nếu có họ đặc tuyến  $I_C = f(V_{CE})$  sẽ kẻ đường  $I_C = I$  song song với trục  $V_{CE}$  cắt họ đặc tuyến ở Q trên 1 đường đặc tuyến có thông số  $I_B$ .





Hình 7.11

Sau đó hạ đường qua  $Q$  vuông góc với trục  $OV_{CE}$  sẽ cho  $V_{CE(Q)}$ .

Nối  $Q$  và điểm  $(V_{CC}; O)$  với cao thế  $V_{CC}$  cho sẽ có đường gánh tĩnh với phương trình là:

$$I_c = \frac{1}{(R_c + R_E)} v_{CE} + \frac{v_{CC}}{(R_c + R_E)}$$

Tóm lại: chọn  $Q$  nằm giữa đoạn tuyến tính của đặc tuyến  $I_c = f(V_{BE})$  ngõ vào:

$$Q \Rightarrow \begin{cases} I_{CQ} = I \\ V_{BE} \approx 0,7V \end{cases} \quad (7.13)$$

Dùng  $I$  và họ đặc tuyến  $I_c = f(V_{CE})$  ngõ ra định  $Q$  trên đồ thị này, nối  $Q$  và điểm  $(V_{CC}; O)$  để vẽ đường gánh tĩnh, suy ra  $V_{CE(Q)}$  từ điểm  $Q$  (đọc trên đồ thị):

$$Q \Rightarrow \begin{cases} I_C = I_{C(Q)} \\ V_{BE} \approx v_{CE(Q)} \end{cases} \quad (7.14)$$

Tuỳ dữ kiện bài toán thiết kế phân cực cho, ta có thể tính 4 điện trở  $R_C$ ,  $R_1$ ,  $R_2$ ,  $R_E$  với các điều kiện khác cho biết hoặc đọc từ đồ thị.

Ta nhận thấy để có tín hiệu xoay chiều khuếch đại tốt ra ở cực thu ở hạng A, ta có:

$$v_{CE(Q)} \approx \frac{v_{CC}}{2} \quad (7.15)$$

Nếu cho điều kiện gần đúng này, việc thiết kế sẽ đơn giản hơn cần nhớ điều kiện phân cực tối ưu ở hạng A:

$$S \approx 1 + \frac{R_B}{R_E} \quad (7.16)$$

với  $R_B = R_1 // R_2 = \frac{R_1 R_2}{R_1 + R_2}$ .