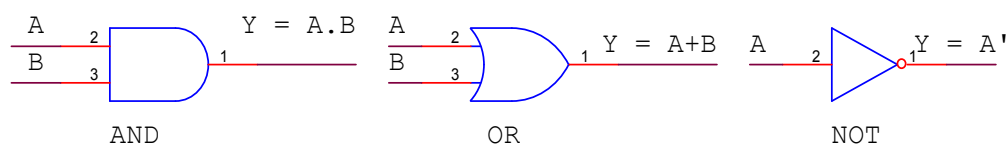


1. Các kiến thức cơ bản về mạch số:

Trong học kỳ trước, Sinh Viên đã được học các kiến thức về mạch số trong môn học “Kỹ thuật số”. Trong phạm vi của giáo trình này, chúng tôi chỉ đề cập đến các kiến thức liên quan đến môn học “Kiến Trúc Máy Tính” như các mạch cộng, trừ, nhân, chia... Tuy nhiên, để đảm bảo chương trình được liên tục nên một số kiến thức cơ bản cũng sẽ được nhắc lại.

2.1 Các cổng Logic cơ bản

Các phần tử logic cơ bản bao gồm AND, OR và NOT và các mạch logic khác được xây dựng từ các phần tử cơ bản này.

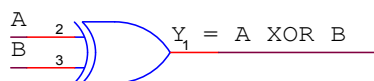


Hình 1.1: Các cổng Logic cơ bản

Bảng chân trị tương ứng như sau:

A	B	A'	A + B	A.B
0	0	1	0	0
0	1	1	1	0
1	0	0	1	0
1	1	0	1	1

Một phần tử khác cũng hay được sử dụng là XOR (với A XOR B được tính bằng $(A'B + B'A)$ và ký hiệu là $A \oplus B$).



Hình 1.2: Cổng XOR

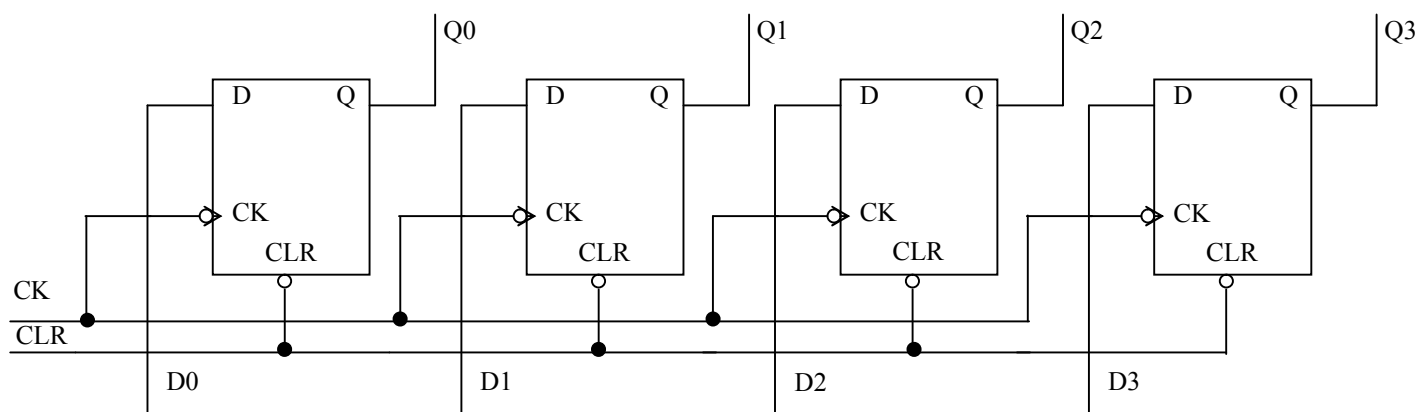
Bảng chân trị của cổng XOR như sau:

A	B	$A \oplus B$
0	0	0

0	1	1
1	0	1
1	1	0

2.2 Mạch thanh ghi

Thanh ghi được cấu tạo từ các DFF (D Flip-Flop) với tín hiệu Clock (đồng hồ) dùng chung, bên dưới là thí dụ của một thanh ghi 4 bit:



Hình 1.3: Mạch thanh ghi

Khi có cạnh xuống của CK, dữ liệu ở ngõ vào D0 được đưa ra ngõ ra Q0 và lưu trữ ở Q0, D1 được đưa ra Q1 và lưu trữ ở Q1... Tín hiệu xoá (CLR) được dùng để xoá nội dung thanh ghi về 0. Bên trong CPU (Central Processing Unit) sẽ có các thanh ghi dùng để lưu trữ dữ liệu, làm toán hạng cho các phép toán...

Sinh viên xem lại cấu trúc của các mạch số cơ bản gồm: Mạch đếm, mạch giải mã, mạch dịch chuyển, mạch kiểm phát parity trong môn học “Kỹ thuật số”.

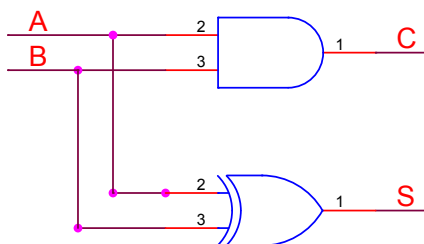
2.3 Mạch cộng bán phần (Half Adder - HA):

Bản chân trị của mạch cộng bán phần như sau:

Ngõ vào		Ngõ ra	
A	B	S (Sum)	C (Carry Out)
0	0	0	0
0	1	1	0
1	0	1	0

1	1	0	1
---	---	---	---

Nhìn vào bản chân trị, ta có thể thấy $S = A \text{ OR } B$ và $C = A \text{ AND } B$ nên mạch cộng bán phần có thể được thiết kế như sau:



Hình 1.4: Mạch cộng bán phần

2.4 Mạch cộng toàn phần (Full Adder - FA)

Bản chân trị của mạch cộng toàn phần:

Ngõ vào			Ngõ ra	
A	B	C_{in}	S	C_{out}
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

Để có được sơ đồ thiết kế của mạch cộng toàn phần, ta có thể dùng giản đồ Karnaugh cho bản chân trị trên, hoặc thiết kế từ mạch cộng bán phần, một cách khác là dùng đại số Bool như sau:

$$S = A'.B'.C_{in} + A'.B.C_{in}' + A.B'.C_{in}' + A.B.C_{in}$$

$$S = A'.(B'.C_{in} + B.C_{in}') + A.(B'.C_{in}' + B.C_{in})$$

$$S = A'.(B'.C_{in} + B.C_{in}') + A.(B'.C_{in} + B.C_{in}')'$$

$$S = A \text{ XOR } (B \text{ XOR } C_{in})$$

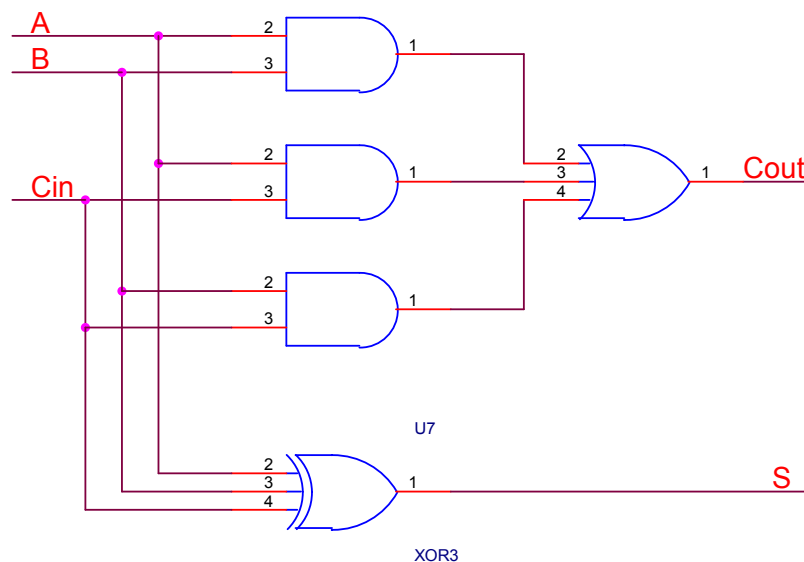
$$C_{out} = A.B + A.C_{in} + B.C_{in} + A.B.C_{in}$$

$$C_{out} = A.B + A.C_{in} + B.C_{in} + A.B.C_{in} + A.B.C_{in} + A.B.C_{in}$$

$$C_{out} = A.B.(1 + C_{in}) + A.C_{in}.(1 + B) + B.C_{in}.(1 + A)$$

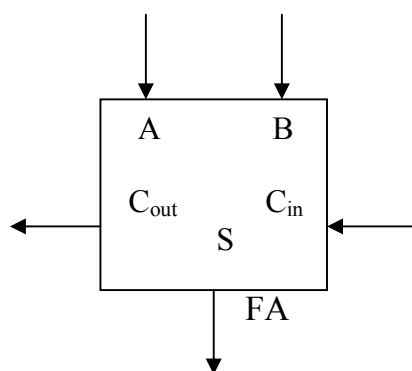
$$C_{out} = A.B + A.C_{in} + B.C_{in}$$

Từ đó, ta có sơ đồ thiết kế như sau:



Hình 1.5: Mạch cộng bán phần

Ký hiệu:



Hình 1.6: Ký hiệu mạch cộng bán phần