

Điện tử cơ bản

cuu duong than cong. com

Chương 4 . Mạch phân cực Transistor lưỡng cực nối

cuu duong than cong. com

Mạch Transistor

Để Transistor hoạt động ta phải cấp điện DC cho các cực B,C,E (phân cực) để xác định điểm tĩnh điều hành Q (I_B , I_C , V_{CE}).

cuu duong than cong. com

Hai mạch transistor cơ bản:

- **Khuếch đại**
- **Giao hoán**

cuu duong than cong. com

tùy theo dạng mạch ta có cách phân cực tương ứng .

I. Phân cực mạch khuếch đại ráp CE

- 1. Phân cực cố định

Áp dụng định luật Kirchhoff về thế ta có :

Mạch nền - phát:

$$V_{CC} = R_B I_B + V_{BE} \quad (1)$$

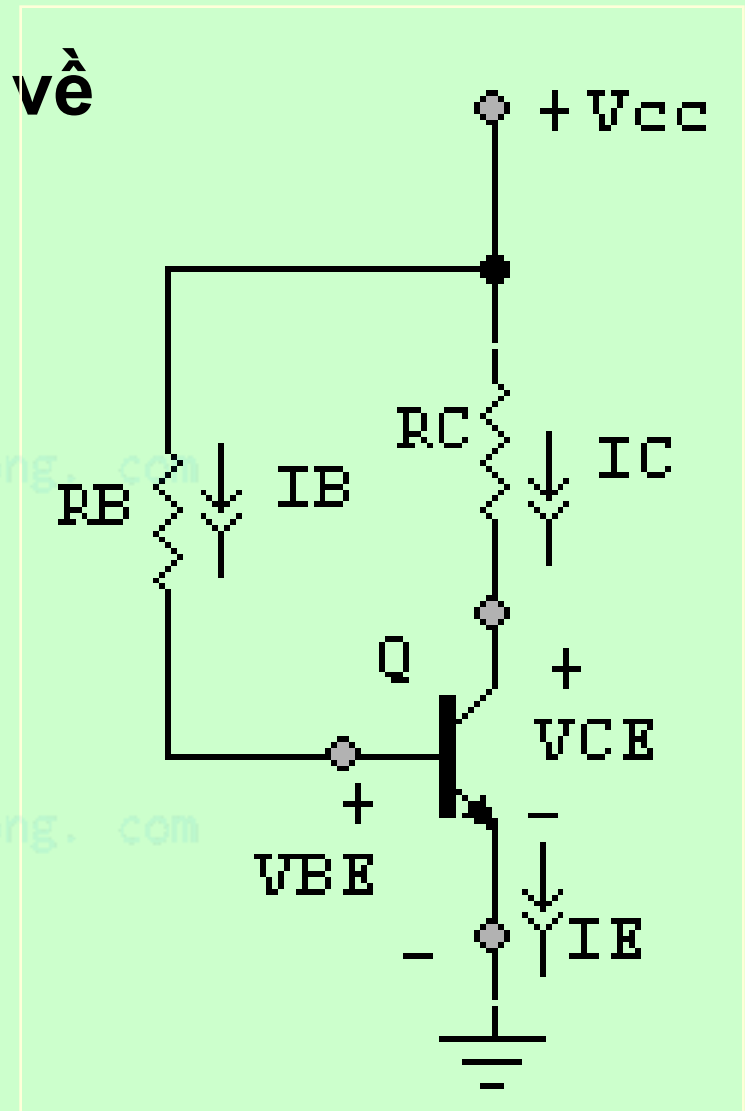
$$I_B = (V_{CC} - V_{BE}) / R_B \quad (2)$$

Mạch thu - phát:

$$I_C = \beta I_B \quad (3)$$

$$V_{CC} = V_{CE} + R_C I_C \quad (4)$$

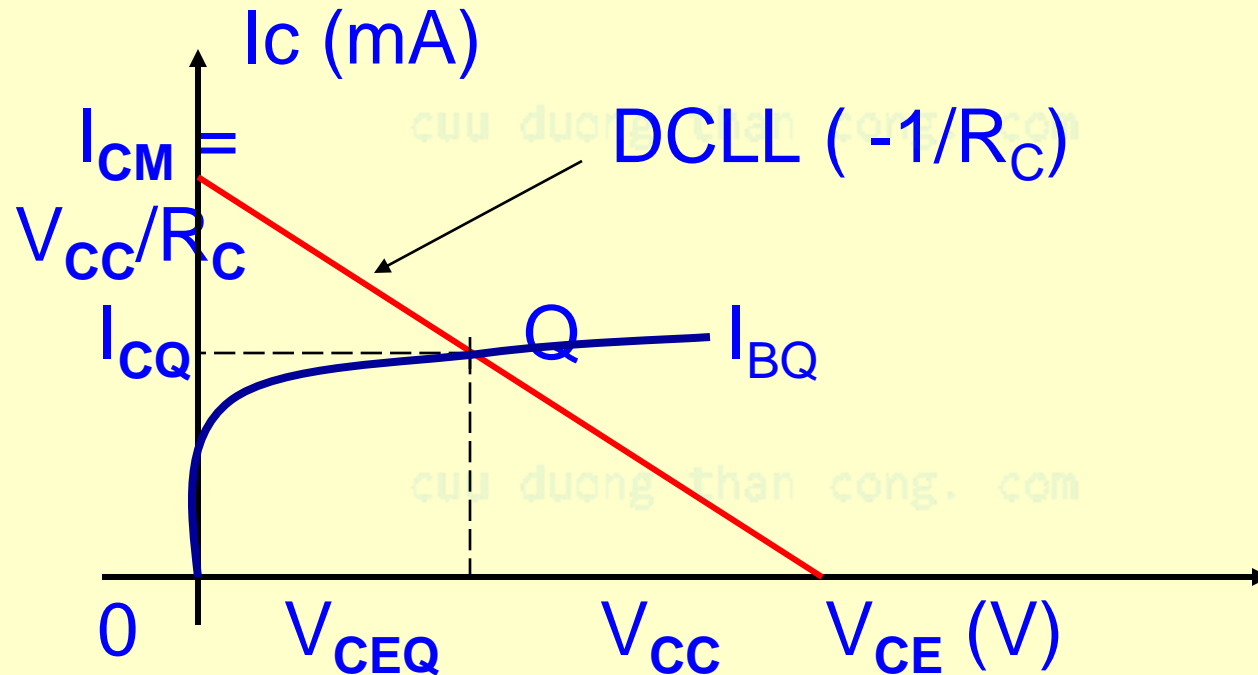
$$V_{CE} = V_{CC} - R_C I_C \quad (5)$$



Đường thẳng tải tĩnh:

- Phương trình đường tải tĩnh:

$$I_C = (V_{CC} - V_{CE}) / R_C$$



Phân cực cố định có R_E

Ta có:

$$V_{CC} = R_B I_B + V_{BE} + R_E I_E = V_{BE} + I_B \left[R_B + (\beta + 1) R_E \right] \Rightarrow$$

$$I_B = \frac{V_{CC} - V_{BE}}{R_B + (\beta + 1) R_E}$$

$$I_C = \beta I_B$$

$$V_{CE} = V_{CC} - I_C (R_C + R_E)$$

R_E là điện trở ổn định nhiệt

Khi T tăng, I_C tăng $\rightarrow V_E = R_E I_E$ tăng $\rightarrow V_{BE}$ giảm $\rightarrow I_B$ giảm $\rightarrow I_C$ giảm lại, cân bằng lại.

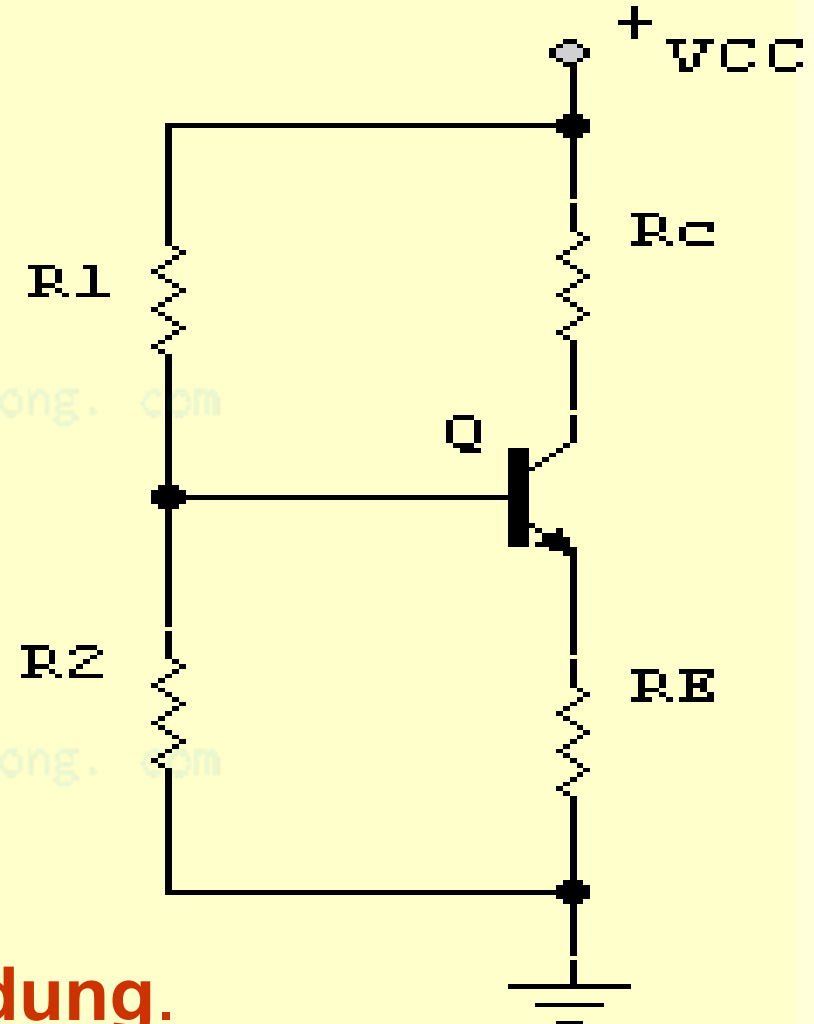
2. Phân cực bằng cầu phân thể và R_E

- Mạch điện:

R_1 , R_2 điện trở phân cực.

R_C điện trở cấp điện

R_E điện trở ổn định nhiệt.



Là mạch rất được thông dụng.

Mạch điện tương đương

- Theo định lý Thevenin:

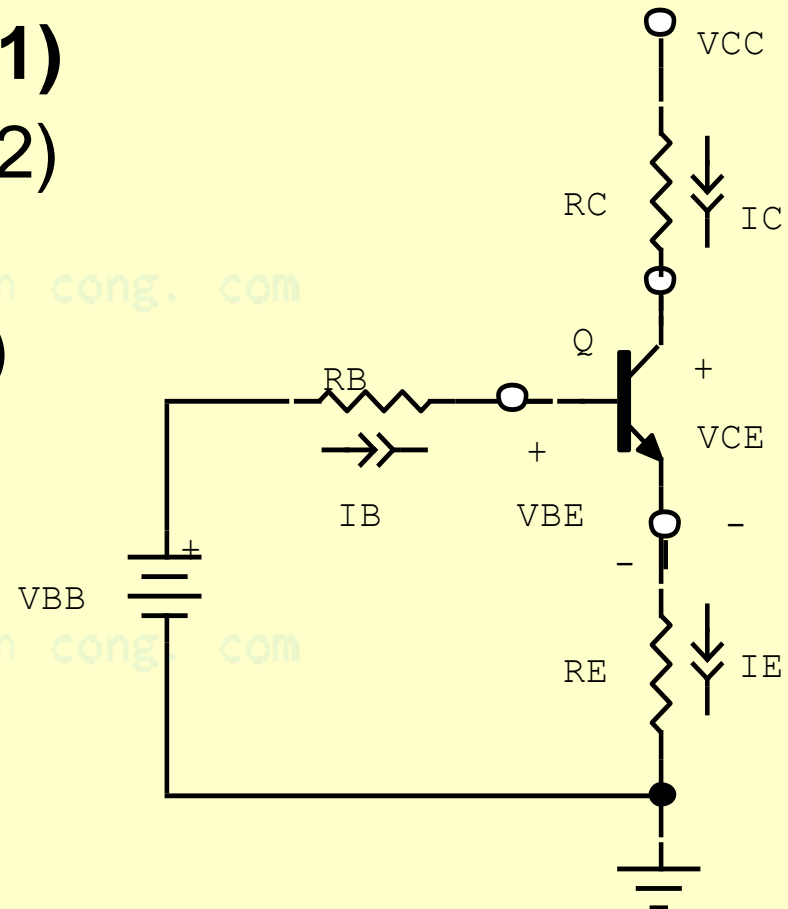
$$V_{BB} = [R_2 / (R_1 + R_2)] V_{CC} \quad (1)$$

$$R_B = R_1 R_2 / (R_1 + R_2) \quad (2)$$

- Theo định lý Kirchhoff:

$$V_{BB} = R_B I_B + V_{BE} + R_E I_E \quad (3)$$

$$I_B = \frac{V_{BB} - V_{BE}}{R_B + (\beta + 1) R_E} \quad (4)$$



- **Mạch thu – phát :**

và : $I_C = \beta I_B \quad (5)$

$$V_{CC} = R_C I_C + V_{CE} + R_E I_E \quad (6)$$

$$V_{CE} = V_{CC} - (R_C I_C + R_E I_E) = V_{CC} - \left[R_C + \left(\frac{\beta + 1}{\beta} \right) R_E \right] I_C \quad (7)$$

$$V_{CE} \geq V_{CC} - (R_C + R_E) I_C \quad (8)$$

Điểm tĩnh điều hành cho bởi (4), (5), (8)

Cách phân cực độc lập với $h_{FE} = \beta$

- Ta có :

$$I_C = \beta \left(\frac{V_{BB} - V_{BE}}{R_B + (\beta + 1) R_E} \right) \approx \frac{V_{BB} - V_{BE}}{(R_B / \beta) + R_E}$$

- Nếu chọn $(R_B / \beta) < R_E$, cho:

$$I_C \approx \frac{V_{BB} - V_{BE}}{R_E} = \frac{V_E}{R_E} = I_E$$

- Ttheo thực nghiệm chọn $R_B = 10 R_E$ nên còn gọi là **qui tắc 10** (hay định luật 10), và mạch hoạt động không còn tùy thuộc h_{FE}

Phân tích VDB chính xác

Thỏa các điều kiện sau:

- Điện trở nguồn và điện trở tải:

$$R_s < 0,01R_L$$

hay: $R_B = R_1 // R_2 < 0,01R_{in}$

- Cầu phân thế vững chắc(Stiff Voltage Divider):

$$R_{in} = h_{FE}R_E$$

Hay: $R_B < 0,01h_{FE}R_E$

Cầu phân thế ổn định thường dùng(Firm VD):

$$R_B < 0,1h_{FE}R_E$$

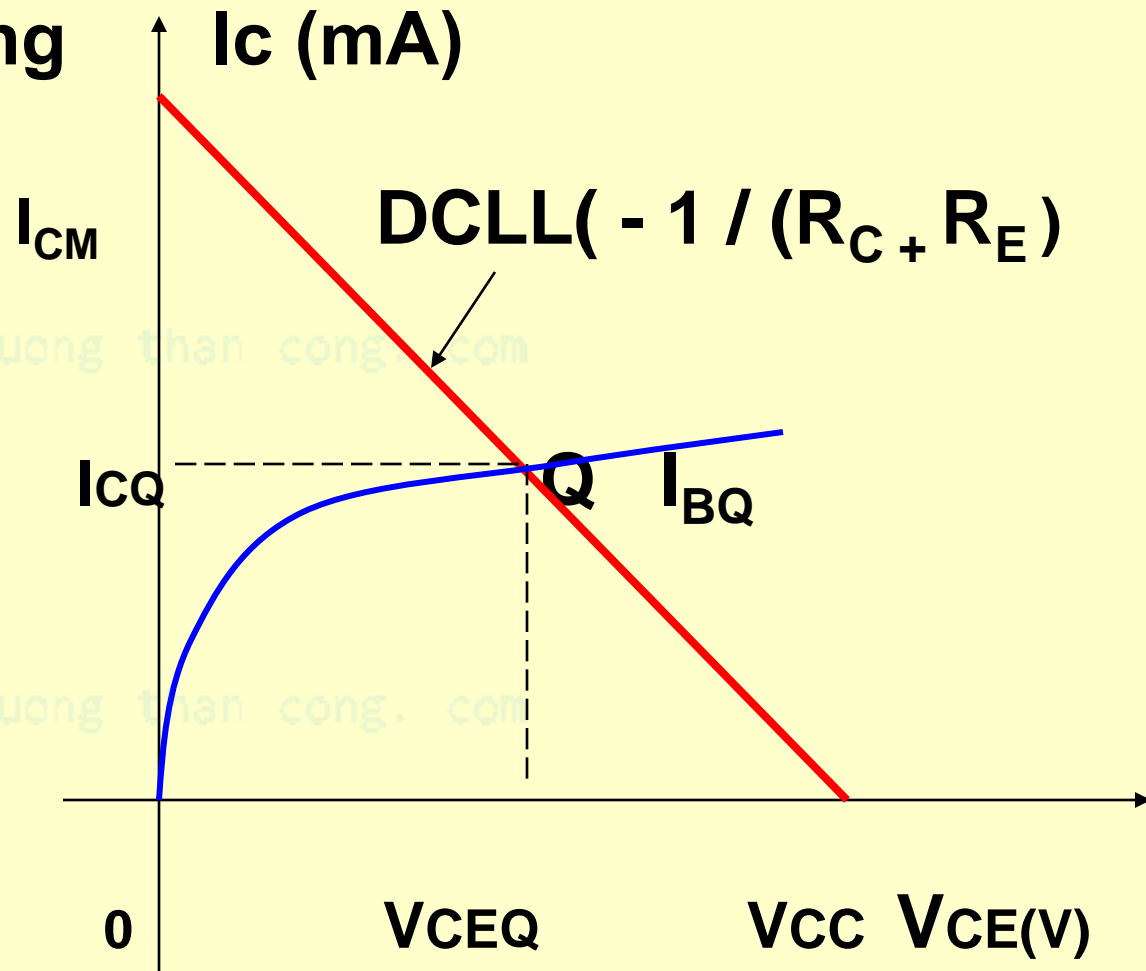
(8.3) Đường thẳng tải tĩnh

- Phương trình đường tải tĩnh:

$$I_C = - \frac{V_{CE}}{R_C + R_E} + \frac{V_{CC}}{R_C + R_E}$$

với:

$$I_{CM} = \frac{V_{CC}}{R_C + R_E}$$



Nhận xét điểm Q trên DCCL

- R_E (R_C chọn trước) càng lớn thì Q di chuyển về vùng ngưng dẫn (cutoff)
- R_E (R_C chọn trước) càng nhỏ thì Q di chuyển về vùng bão hoà (saturation)
- Vài nhà thiết tính chọn Q là trung điểm của đường thẳng tải DCCL
- **Hướng dẫn thiết tính VDB:**
Đây là mạch thông dụng và hiệu quả cao và thường được hướng dẫn như sau:

Hướng dẫn thiết tính VDB

Đây là mạch thông dụng và hiệu quả cao và thường được hướng dẫn như sau:

- (1).Xác định yêu cầu hay chỉ tiêu của mạch. Thường chọn $V_{CE} = V_{CC}/2$
- (2) Cần biết trị số V_{CC} và dải trị h_{FE}
- (3) Bảo đảm mạch không làm transistor vượt quá công suất tiêu tán giới hạn.

- **Các bước thiết tính:**

Bắt đầu chọn $V_E = 0,1V_{CC}$,
 $V_{RC} = 0,4V_{CC}$,

và chọn trước trị I_C , kế đó tính lần lượt các bước sau:

Bảng công thức thiết tính VDB

$$R_E = \frac{V_E}{I_E} \approx \frac{V_E}{I_C}$$

$$R_C = 0,4 R_E$$

$$R_{TH} \leq 0,01 \beta_{dc} R_E$$

$$R_2 \leq 0,01 \beta_{dc} R_E \quad (R_2 < R_1)$$

$$(or \quad R_2 \leq 0,1 \beta_{dc} R_E)$$

$$R_1 = \frac{V_{R1}}{V_{R2}} R_2 = \frac{V_{CC} - V_{R2}}{V_E + 0,7V}$$

- Sau khi ráp mạch xong. Nếu cần điều chỉnh lại vài trị số cho phù hợp chỉ tiêu.

Vai trò của điện trở ổn định nhiệt R_E

- Khi nhiệt độ T tăng, I_{CBO} tăng, $\rightarrow I_C$ tăng $\rightarrow V_E$ tăng $\rightarrow V_{BE} = (V_{BB} - V_E)$ giảm $\rightarrow I_B$ giảm $\rightarrow I_C$ giảm lại để chống lại sự gia tăng nói trên, giữ Transistor không hư.
- Cách mắc R_E được gọi là mạch **hồi tiếp âm** để làm mạch ổn định nhiệt và cải tiến các đại lượng khác tốt hơn (dải thông, tổng trở, nhiều, biến dạng).

(8.4) Phân cực cực phát với hai bộ nguồn(TSEB)

Xét mạch sau:

1. Mạch nền phát cho (với $I_B = 0$)

$$R_B I_B + V_{BE} + I_E R_E - V_{EE} = 0$$

$$I_E = \frac{V_{EE} - V_{BE}}{R_E}$$

2. Mạch thu phát cho:

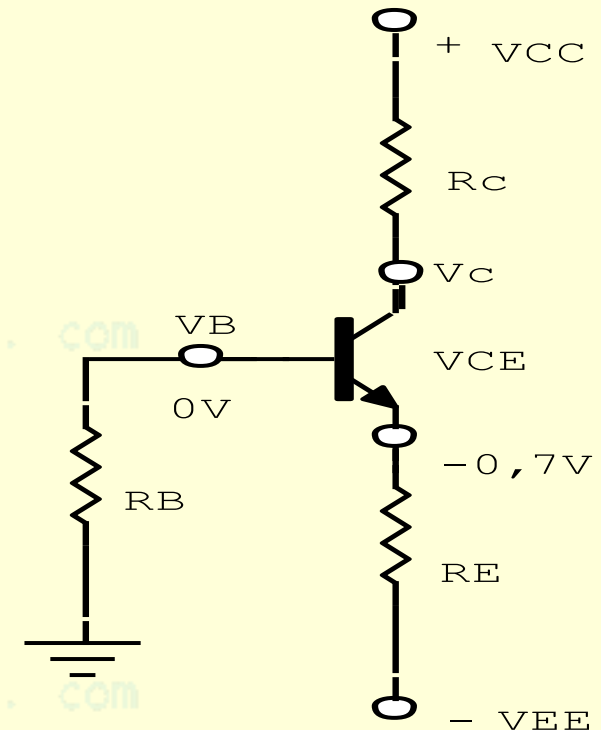
$$V_{CC} - (-V_{EE}) = R_C I_C + V_{CE} + R_E I_E$$

$$V_{CE} = (V_{CC} + V_{EE}) - (R_C + R_E) I_C$$

Cũng có thể tính nhanh:

$$V_C = V_{CC} - R_C I_C$$

$$V_{CE} = V_C + 0,7V$$



(8.5) Các cách phân cực khác

- Phân cực cố định
 - Không có R_E
 - Có hồi tiếp R_E
- Phân cực hồi tiếp cực thu:
 - không có R_E
 - có hồi tiếp R_E

(xem ở phần trước)

3. Phân cực bằng điện trở cực thu-nền

- Mạch điện thu-nền:

$$V_{CE} = R_B I_B + V_{BE} \quad (1)$$

$$I_B = (V_{CE} - V_{BE}) / R_B \quad (2)$$

$$\text{và : } I_C = \beta I_B \quad (3)$$

Mạch thu – phát:

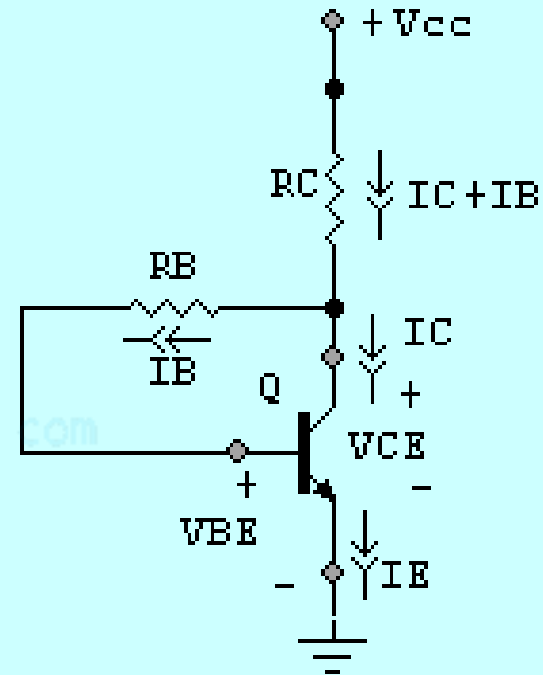
$$V_{CC} = R_C (I_C + I_B) + V_{CE} \quad (4)$$

$$V_{CE} = V_C = V_{CC} - R_C (I_C + I_B) \quad (5)$$

Chú ý : Trong (1) nếu chưa biết V_C thì phải tính từ

$$V_{CC} = R_C (I_C + I_B) + R_B I_B + V_{BE} \quad (1')$$

$$I_B = (V_{CC} - V_{CE}) / [R_B + (\beta + 1)R_C] \quad (2')$$

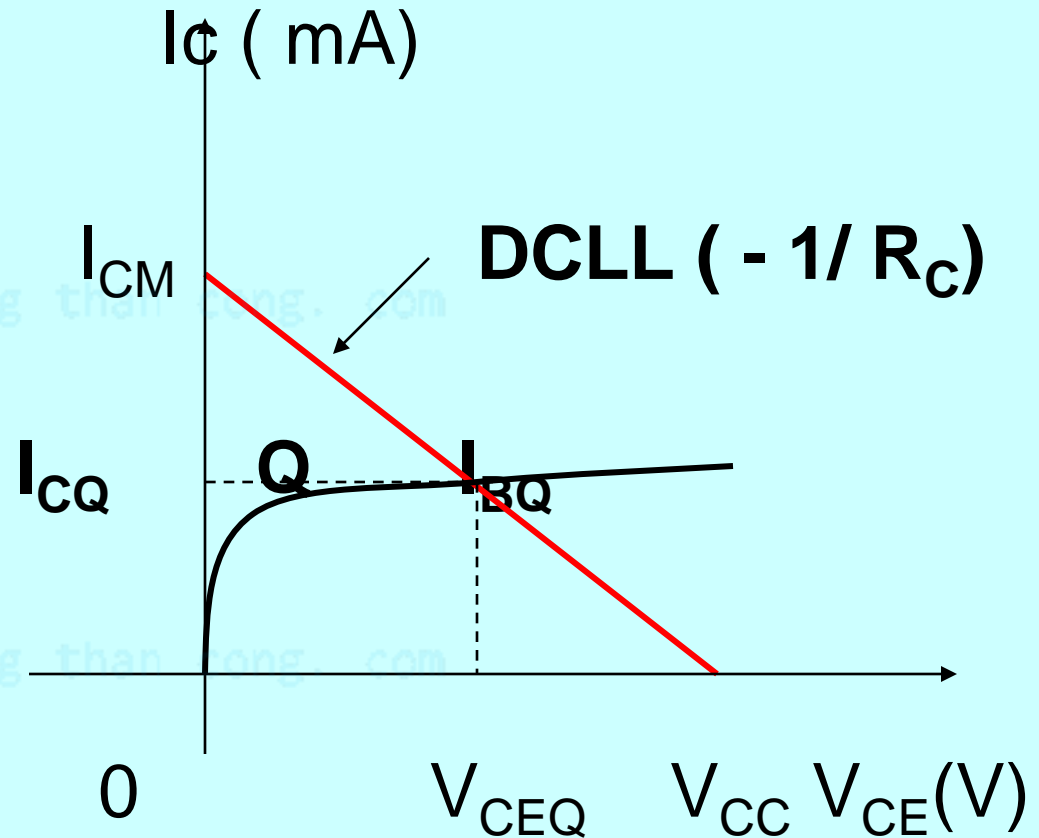


Đường tải tĩnh DCCL

- Phương trình DCCL:

$$I_C = -\frac{V_{CE}}{R_C} + \frac{V_{CC}}{R_C}$$

- $I_{CM} = V_{CC} / R_C$
- $V_{CEM} = V_{CC}$



Vai trò của điện trở hồi tiếp R_B

- Để có được sự ổn định nhiệt độ tốt hơn, cần kết hợp cả 2 điện trở R_B và R_E (xét ở đoạn sau).
- Khi nhiệt độ T tăng $\rightarrow I_C$ tăng $\rightarrow V_{CE}$ giảm $\rightarrow V_B$ giảm $\rightarrow I_B$ giảm $\rightarrow I_C$ giảm chống lại sự gia tăng trên, làm mạch ổn định nhiệt độ.
- Đây là loại mạch thường sử dụng ở các mạch tiền khuếch đại Micro(máy vi âm)

4. Phân cực bằng điện trở hồi tiếp R_B và R_E

- Mạch thu - nền :

$$\begin{aligned} V_{CC} &= R_C(I_C + I_B) + R_B I_B + \\ &\quad + V_{BE} + R_E I_E \quad (1) \\ &= R_C(\beta + 1)I_B + V_{BE} + R_E I_E \end{aligned}$$

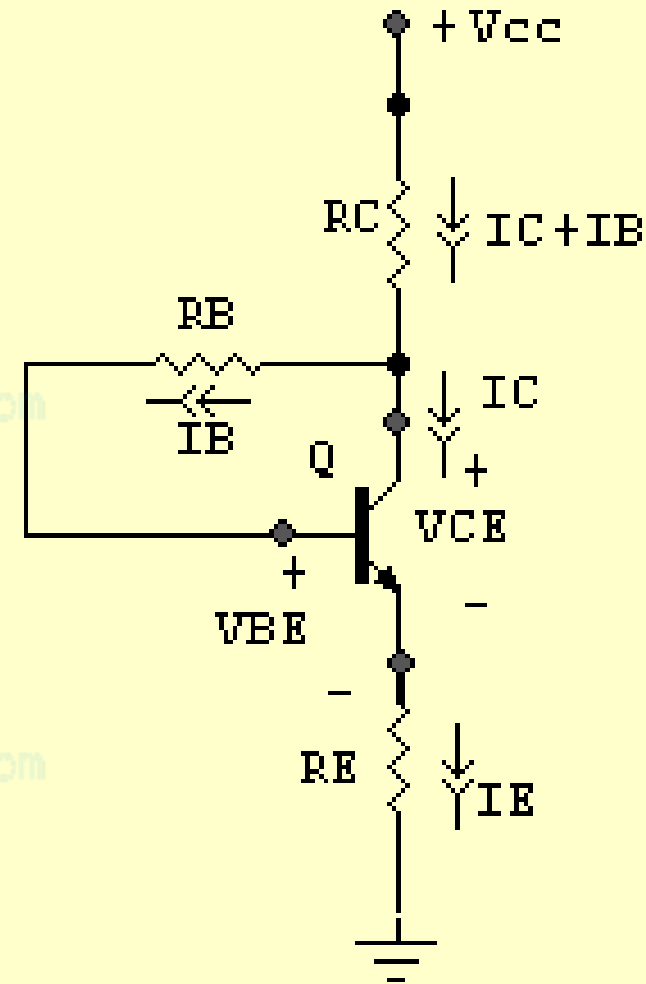
$$I_B = \frac{V_{CC} - V_{BE}}{R_B + (\beta + 1)(R_C + R_E)}$$

$$I_C = \beta I_B \quad (3)$$

- Mạch thu – phát:

$$V_{CC} = R_C(I_C + I_B) + V_{CE} + R_E I_E$$

$$V_{CE} = V_{CC} - (R_C + R_E) I_C \quad (4)$$

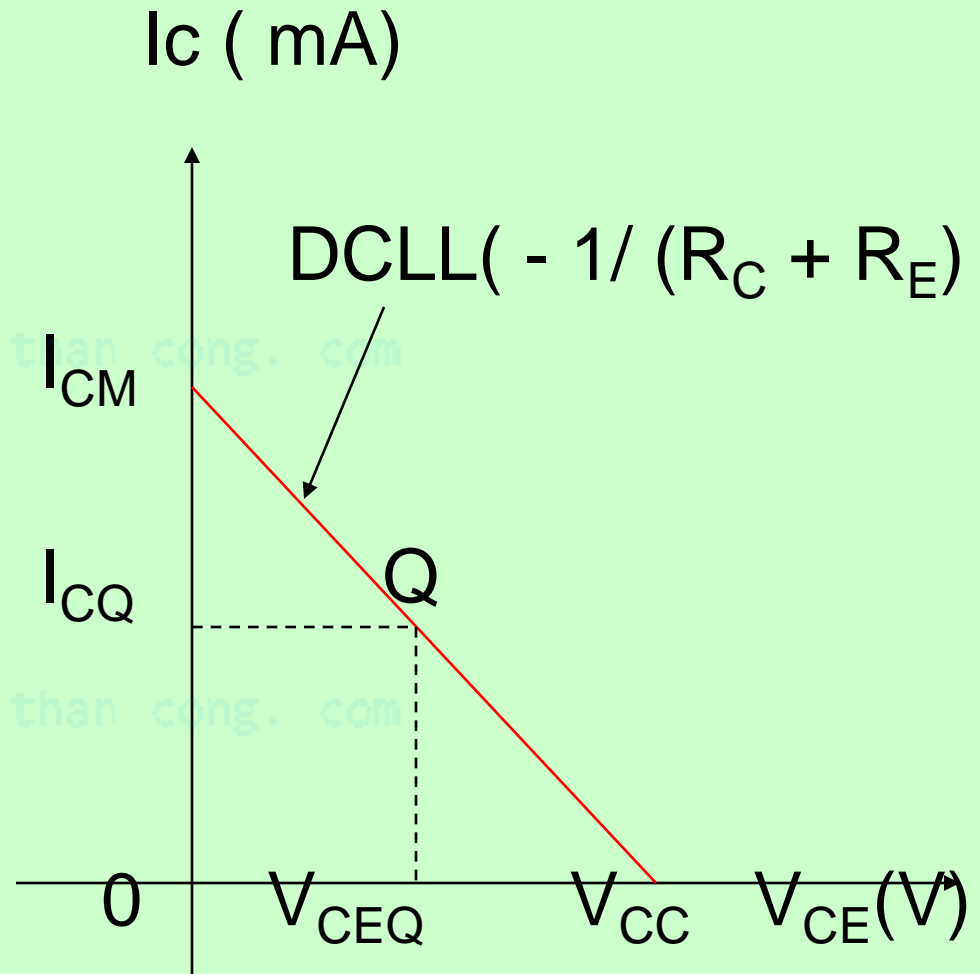


Đường thẳng tải tĩnh DCLL

- Phương trình DCLL:

$$I_C = - \frac{V_{CE}}{R_C + R_E} + \frac{V_{CC}}{R_C + R_E}$$

- $I_{CM} = V_{CC} / (R_C + R_E)$



5. Hệ số ổn định nhiệt S

Khi nhiệt độ thay đổi, các thông số transistor thay đổi như sau:

- I_{CBO} tăng gấp đôi khi nhiệt độ tăng lên 10°C . [8°C (Si); 12°C (Ge)].
- β tăng gấp đôi khi nhiệt độ tăng 50°C (Si) ; 80°C (Ge).
- V_{BE} giảm theo $- 2,2\text{mV} / ^{\circ}\text{C}$ [$-2,5\text{mV} / ^{\circ}\text{C}$ (Si); $- 1,6\text{mV} / ^{\circ}\text{C}$ (Ge)].

Vậy dòng thu là hàm số:

$$I_C = f (I_{CBO}, \beta, V_{CE})$$

- **Sự thay đổi dòng thu cho bởi:**

$$dI_C(I_{CBO}, \beta, V_{BE}) = \frac{\partial I_C}{\partial I_{CBO}} dI_{CBO} + \frac{\partial I_C}{\partial \beta} d\beta + \frac{\partial I_C}{\partial V_{BE}} dV_{BE}$$

- **Các hệ số ổn định nhiệt:**

$$S_I = \frac{\partial I_C}{\partial I_{CBO}}$$

$$S_\beta = \frac{\partial I_C}{\partial \beta}$$

$$S_V = \frac{\partial I_C}{\partial V_{BE}}$$

Hệ số ổn định nhiệt trong mạch phân cực bằng cầu phân thể và R_E .

• Ta có:

$$V_{BB} = R_B I_B + V_{BE} + R_E I_E = R_B I_B + V_{BE} + R_E (I_B + I_C)$$

$$=$$

$$= V_{BE} + R_B I_B + R_E I_C + R_E I_B = V_{BE} + (R_B + R_E) I_B + R_E I_C$$

$$= V_{BE} + (R_B + R_E) \left(\frac{I_C}{\beta} - \frac{\beta + 1}{\beta} I_{CBO} \right) + R_E I_C$$

$$I_C = \frac{\beta}{\beta + 1} (V_{BB} - V_{BE}) + \frac{\beta + 1}{\beta + 1} R_E I_C + \frac{\beta + 1}{\beta + 1} I_{CBO} \quad (2).$$

Thay (2) vào (1):

$$V_{BB} = (R_B + R_E) \left[\frac{I_C}{\beta} - \left(\frac{\beta + 1}{\beta} \right) I_{CBO} \right] + V_{BE} + R_E I_C$$

Hay:

$$(V_{BB} - V_{BE}) = (R_B + R_E) I_C - (R_B + R_E) \left(\frac{\beta + 1}{\beta} \right) I_{CBO} + R_E I_C$$

- Sắp xếp lại:

$$\beta (V_{BB} - V_{BE}) = (R_B + (\beta + 1) R_E) I_C - (R_B + R_E) (\beta + 1) I_{CBO}$$

Hay:

$$I_C = \frac{\beta (V_{BB} - V_{BE})}{R_B + (\beta + 1) R_E} + \frac{(\beta + 1) (R_B + R_E)}{R_B + (\beta + 1) R_E} I_{CBO}$$

Tính được:

$$S_I = \frac{\partial I_C}{\partial I_{CBO}} = \frac{(\beta + 1) (R_B + R_E)}{R_B + (\beta + 1) R_E}$$

Do : $(\beta + 1) R_E \square R_B$ nên:

$$S_I = \frac{(R_B + R_E)}{R_E} = 1 + \frac{R_B}{R_E}$$

S_I càng nhỏ mạch càng ổn định (1- 11), $S_I = 11$ là trị số tối ưu.

- Tương tự:

$$S_V = \frac{-\beta}{R_B + (\beta + 1) R_E} \approx -\frac{1}{R_E}$$

$$S_\beta = \frac{\partial I_C}{\partial \beta} = \frac{(R_B + R_E)(V_{BB} - V_{BE}) + R_B I_{CBO}}{[R_B + (\beta + 1) R_E]^2}$$

- Vì trong công thức vẫn còn chứa cả ICBO, VCE, β nên ta có thể tính theo cách sau:

$$I_C \left[\frac{R_B + (\beta + 1) R_E}{\beta} \right] = (V_{BB} - V_{BE}) + (R_B + R_E)(\beta + 1) I_{CBO}$$

Suy ra:

$$I_{C2} \left(\frac{R_B + (\beta_2 + 1) R_E}{\beta_2} \right) = I_{C1} \left(\frac{R_B + (\beta_1 + 1) R_E}{\beta_1} \right)$$

$$\frac{I_{C2}}{I_{C1}} = \frac{R_B + (\beta_2 + 1) R_E}{R_B + (\beta_1 + 1) R_E} \left(\frac{\beta_2}{\beta_1} \right)$$

- Do đó:

$$I_C \left(\frac{R_B + (\beta + 1) R_E}{\beta} \right) = (V_{BB} - V_{BE}) + (R_B + R_E) I_{CBO}$$

- Hay:

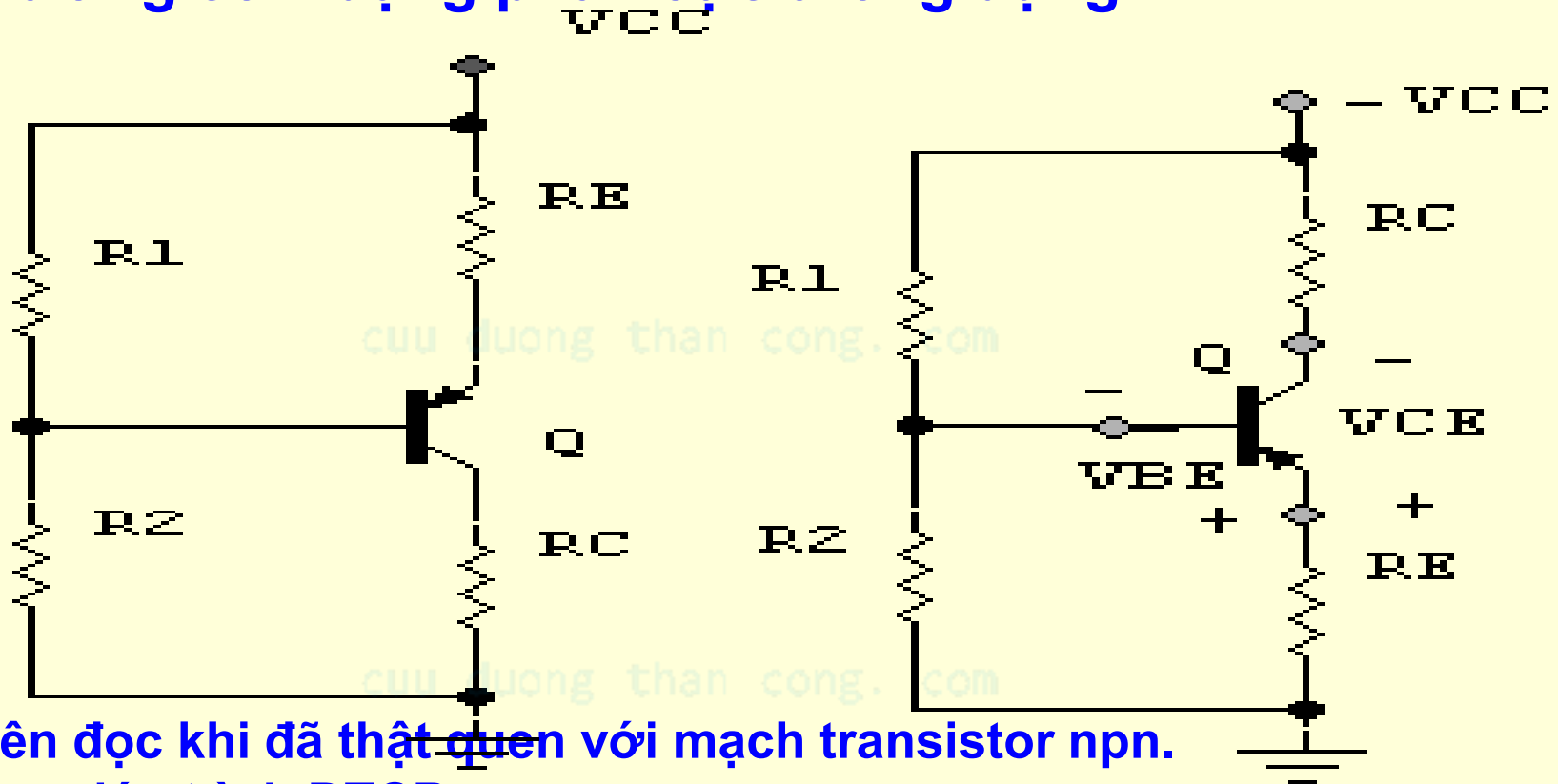
$$\frac{\Delta I_C}{I_{C1}} = \frac{I_{C2} - I_{C1}}{I_{C1}} = \frac{R_B (\beta_2 - \beta_1) + (\beta_2 - \beta_1) R_E}{[R_B + (\beta_2 + 1) R_E] \beta_1} = \frac{(R_B + R_E) \Delta \beta}{[R_B + (\beta_2 + 1) R_E] \beta_1}$$

$$S_\beta = \frac{I_{C1}}{\beta_1} \frac{(R_B + R_E)}{[R_B + (\beta_2 + 1) R_E]} = \frac{I_{C1} S_I (I_{C02})}{\beta_1 (\beta_2 + 1)}$$

- Chú ý : Do cách tính các hệ số ổn định phức tạp ,nên ta chỉ xét hệ số SI của mạch trên . KHI đã giải quyết S_I tốt thì các sự ổn định khác tương đối được giải quyết.

(8.7) 6. Phân cực transistor pnp

- Thường có 2 dạng phân cực thông dụng:



Chỉ nên đọc khi đã thật quen với mạch transistor npn.

- Xem giáo trình ĐTCB
- Xem bài tập 2.9 và 2.10

Các cách phân cực bằng nguồn ổn dòng, gương dòng sẽ xét ở chương IC

II. Phân cực mạch Transistor giao hoán

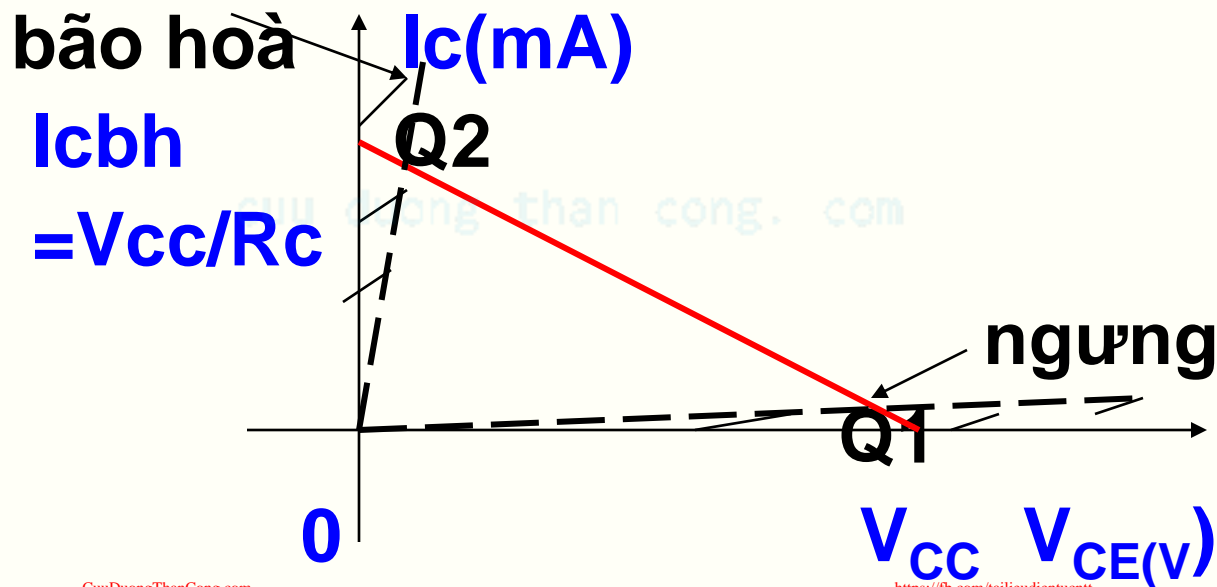
1. Điều kiện phân cực giao hoán

Khi ngưng (off):

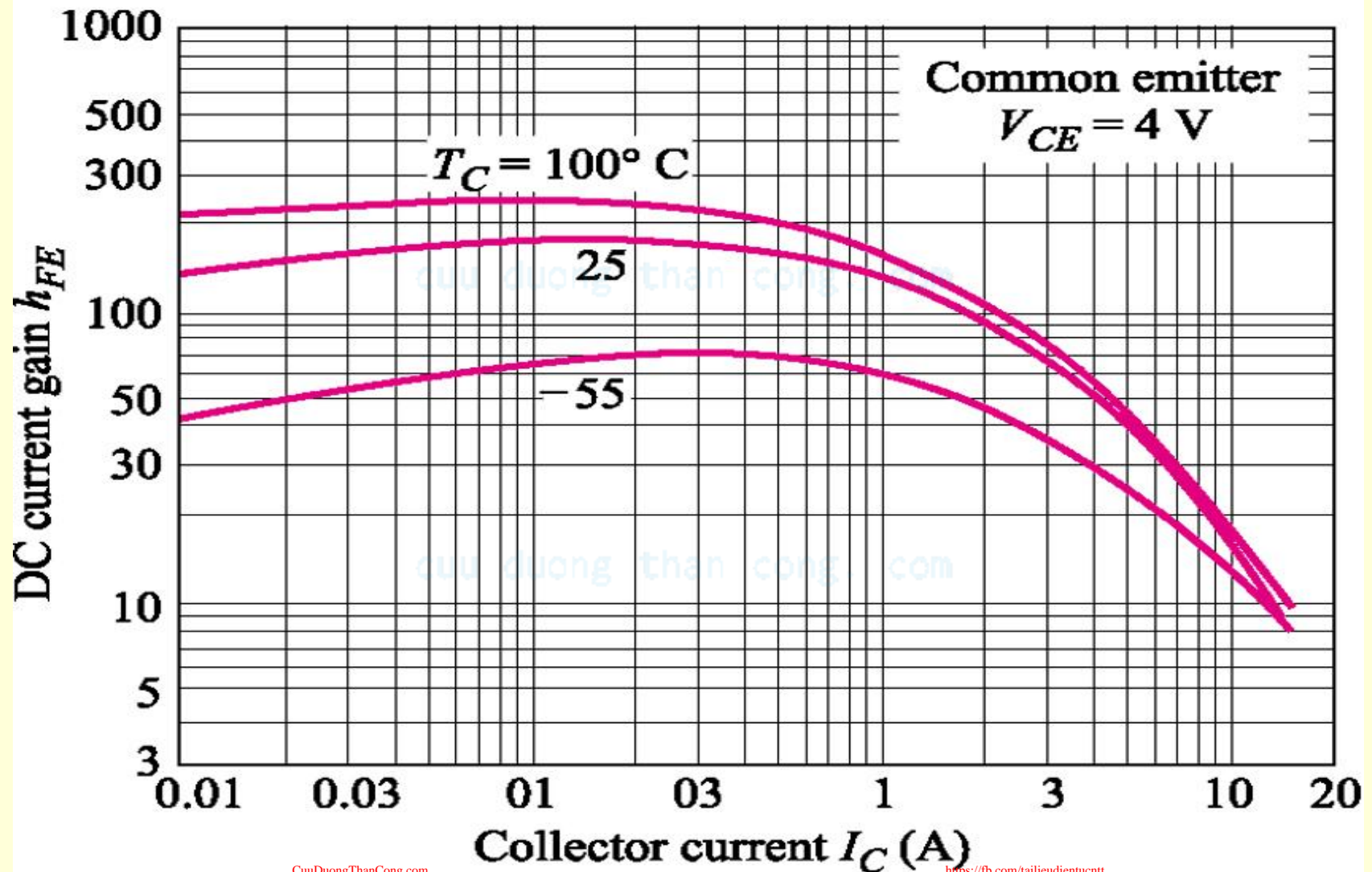
$$I_C = 0 \rightarrow V_{CE} = V_{CC} \quad (1)$$

Khi bão hoà:

$$V_{BE} = 0,7V \text{ và } I_{C(bh)} = V_{CC} / R_C \quad (2)$$



Đường biểu diễn h_{FE} theo dòng I_C



Để có bão hoà sâu (chắc chắn bão hoà) phải có:

$$I_B > I_{Bbh} \quad (3)$$

$$I_B > \frac{I_{Cbh}}{\beta_{bh}} \Rightarrow \frac{V_{CC}}{R_B} > \frac{V_{CC}}{\beta_{bh} R_C} \Rightarrow$$

$$\beta_{bh} R_C > R_B \quad (4)$$

$$0 < \frac{\beta_{bh}}{\beta} < 1$$

Thường chọn:

$$\frac{\beta_{bh}}{\beta} < 0,7 \quad \text{hay:} \quad \beta_{bh} = \frac{\beta}{3} \div \frac{\beta}{2}$$

2. Mạch Đảo (Inverter , NOT)

a. Dạng 1: Thỏa $I_B > I_{Bbh} \rightarrow R_B < \beta R_C$

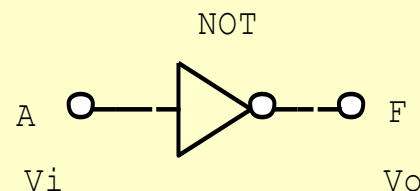
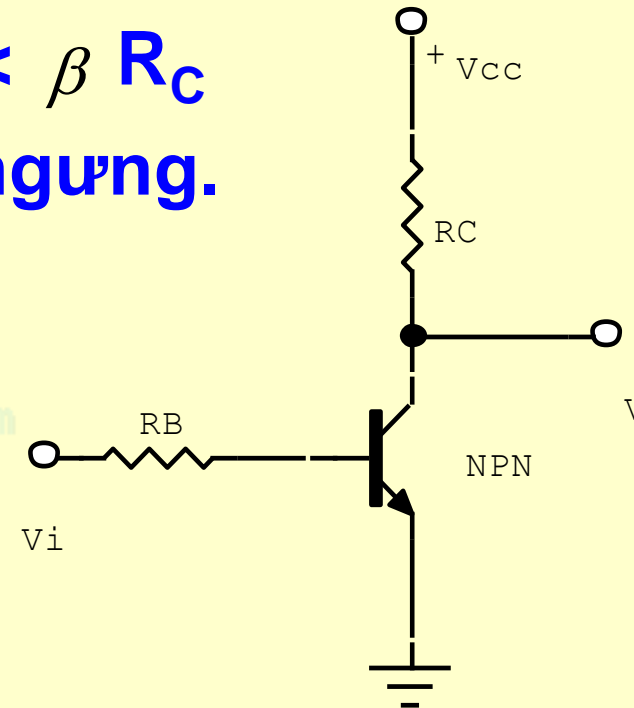
- Khi $V_i = 0V = V_{iL}$, Transistor ngưng.
điện thế ngõ ra

$$V_o = V_{oH} = V_{CC} = \text{logic } 1$$

- Khi $V_i = V_{CC} = V_{iH}$,
Transistor dẫn bão hoà ,

$$V_o = 0V = V_{oL} = \text{logic } 0$$

Ta có bảng chân lý:
được gọi là cổng NOT
hay Transistor đảo



A	F
0	1
1	0

b. Dạng 2

Mạch điện:

Thoả điều kiện (4): $R_B < \beta R_C$

- Khi $V_i = 0V \rightarrow V_{BE} = 0V$

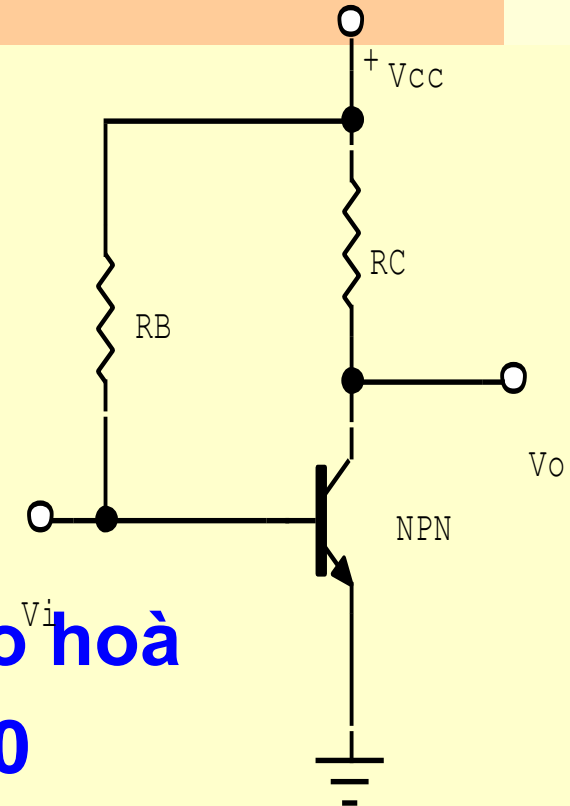
Transistor ngưng

$\rightarrow V_O = V_{CC} = V_{OH} = \text{logic 1}$

- Khi $V_i > 0V \rightarrow$ Transistor dẫn bão hoà

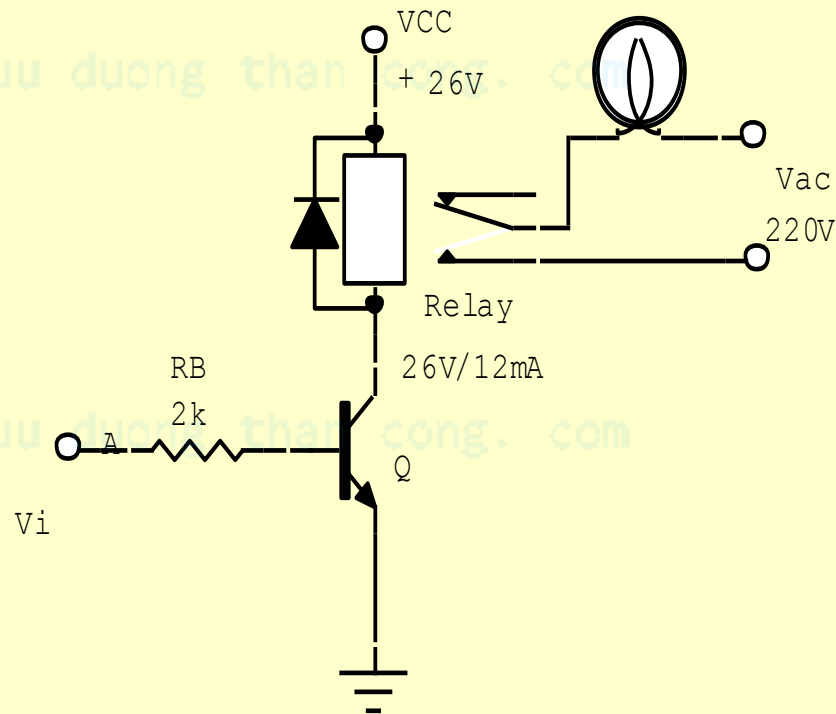
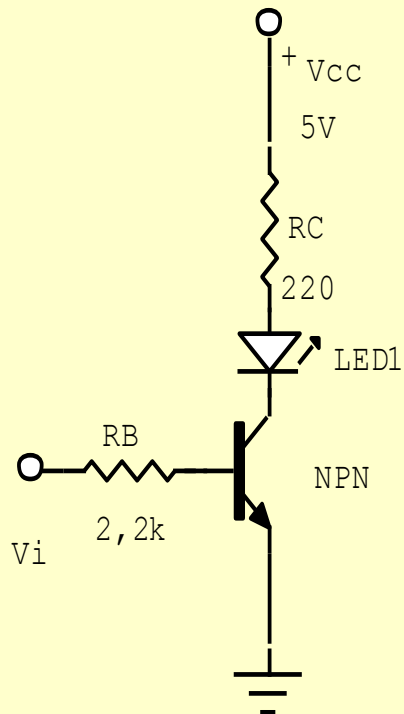
$\rightarrow V_O = 0,2V = V_{OL} = \text{logic 0}$

Vậy mạch là cổng NOT



Ứng dụng cổng NOT

Mạch điều khiển LED(a), Điều khiển Rơ-le (Relay) (b):

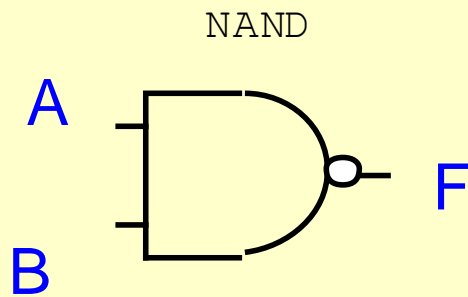


3. Cổng Logic họ DTL

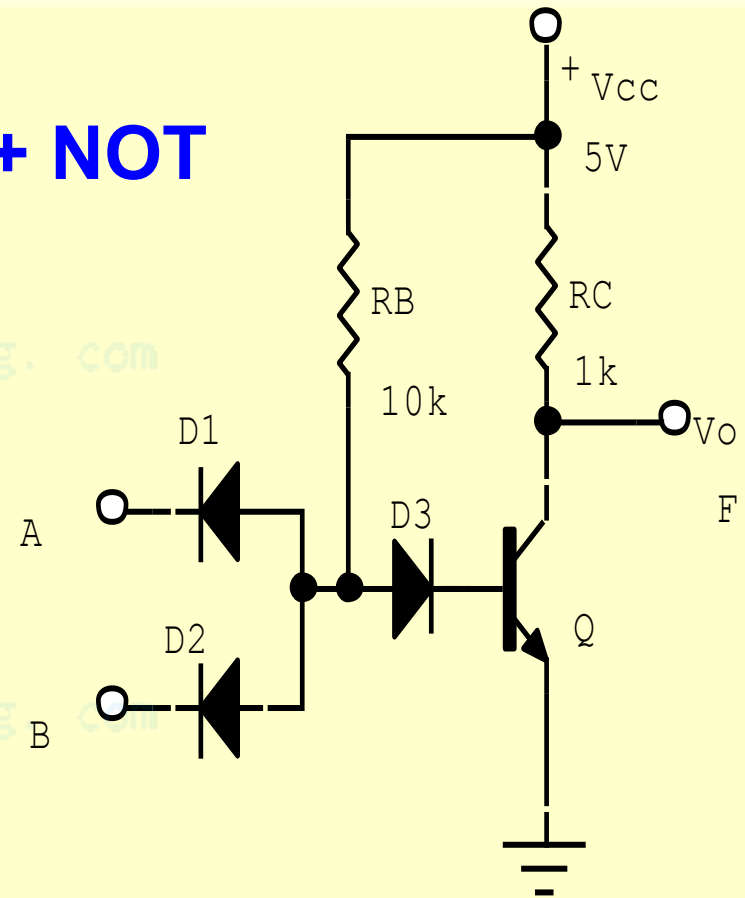
a. Cổng NAND

Gồm NOT+ AND hay AND + NOT

$$F = \overline{A \cdot B}$$

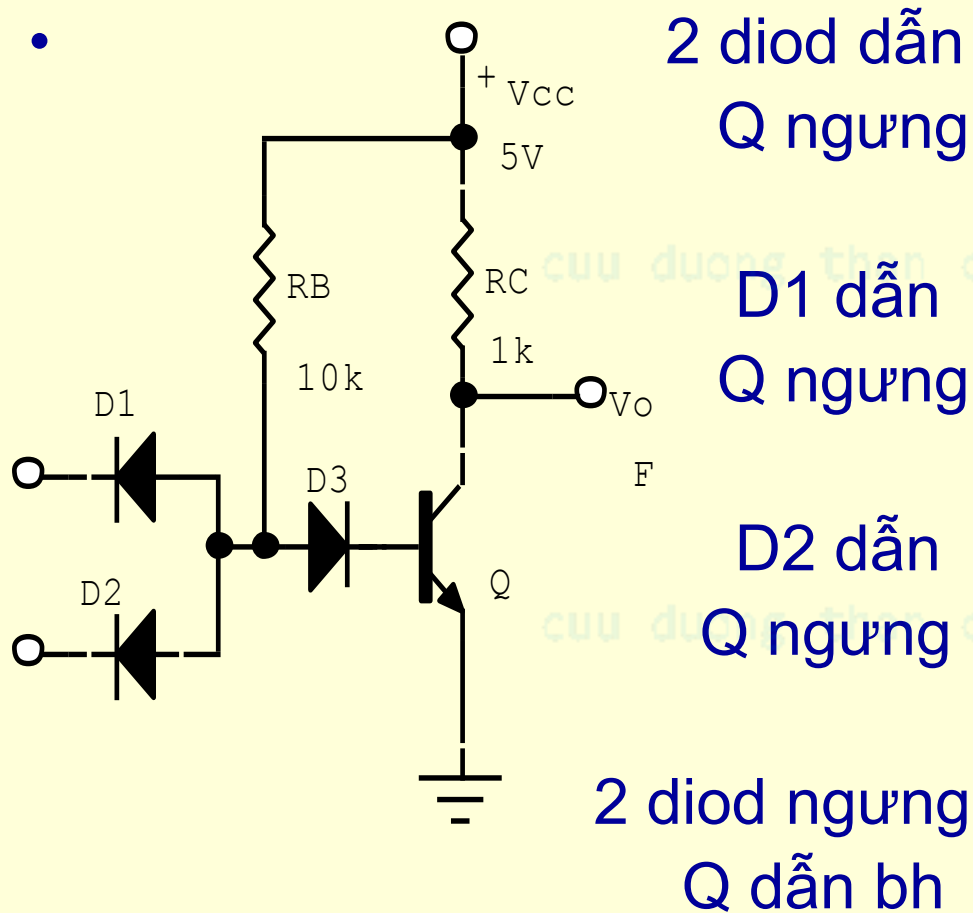


B	A	F
0	0	1
0	1	1
1	0	1
1	1	0

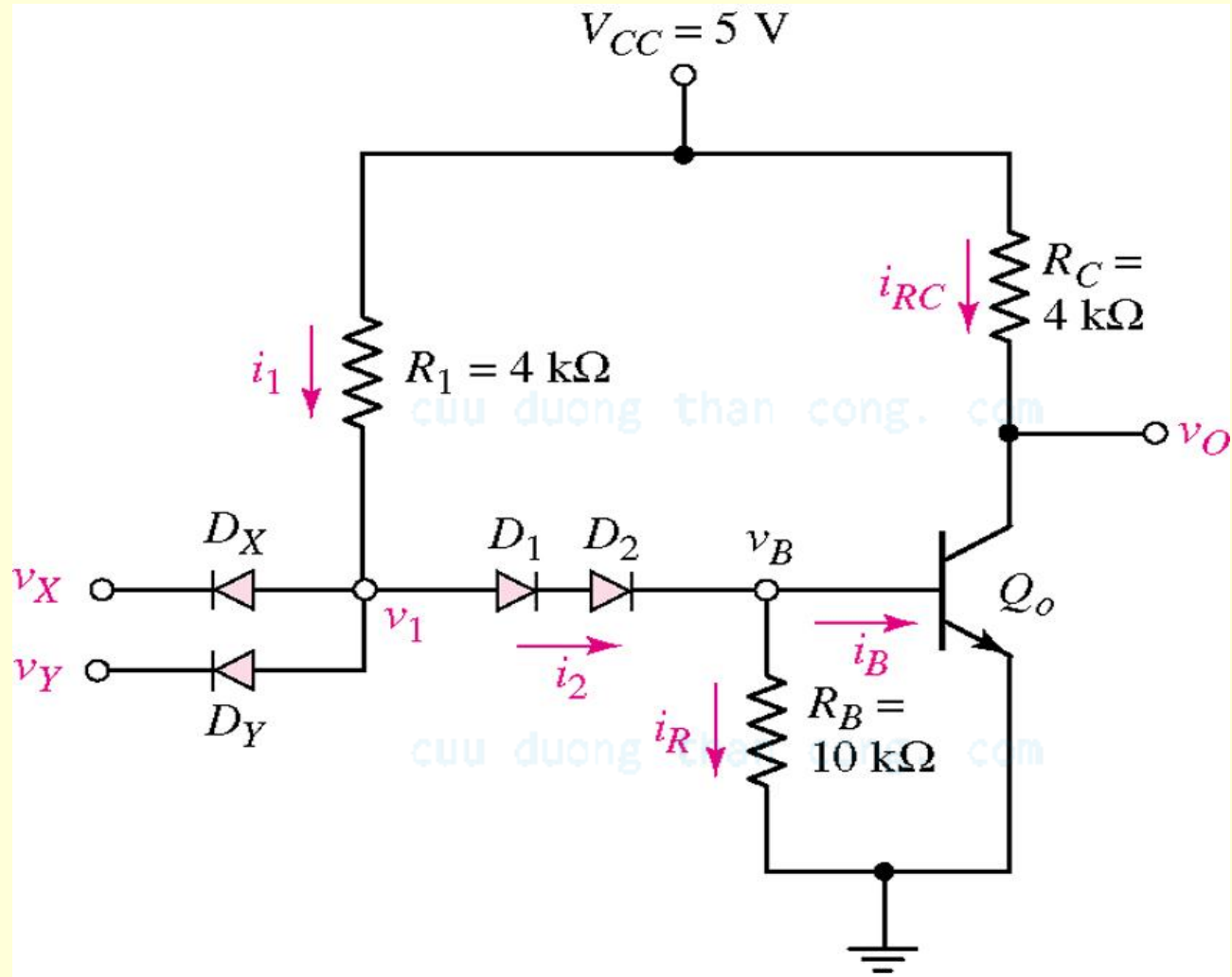


- Phân giải cổng NAND

-



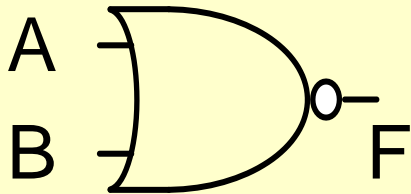
B	A	Vo
0V	0V	Vcc=5V
0V	5V	5V
5V	0V	5V
5V	5V	0,2V



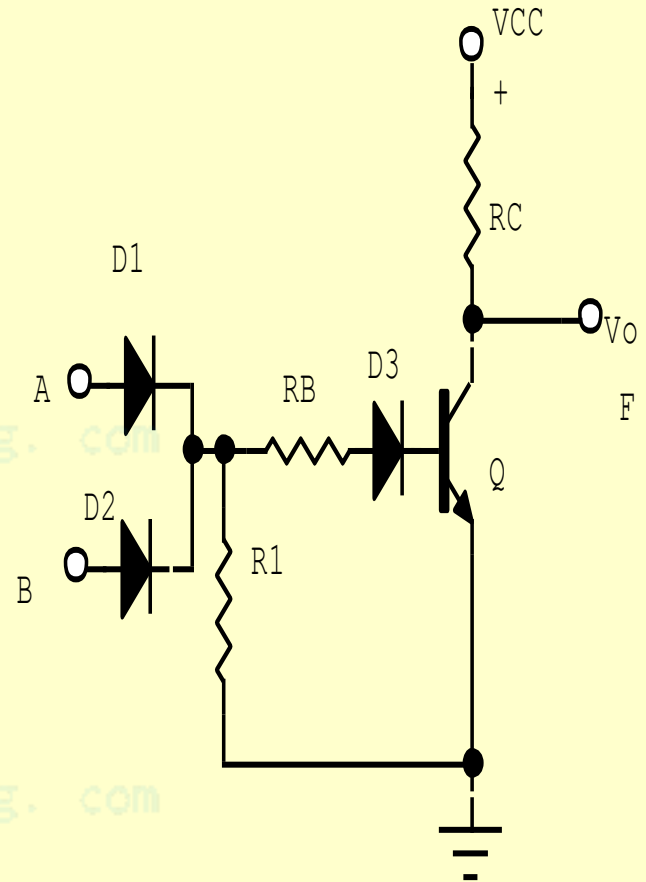
b. Cổng NOR họ DTL

Gồm cổng NOT+ OR

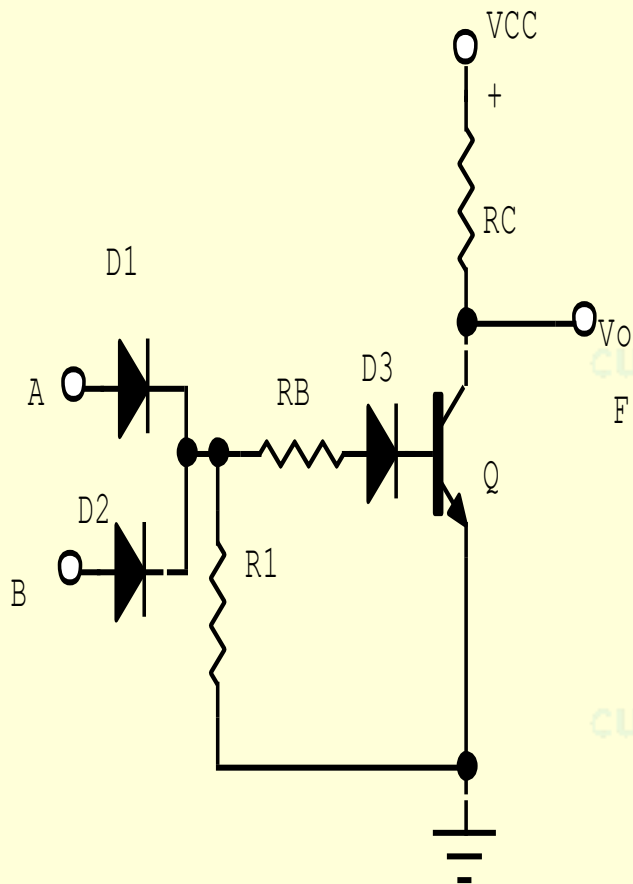
$$F = \overline{A + B}$$



B	A	F
0	0	1
0	1	0
1	0	0
1	1	0



• Phân giải cổng OR



2 diod ngưng,
Q ngưng
D1 dẫn, Q dẫn

D2 dẫn, Q dẫn

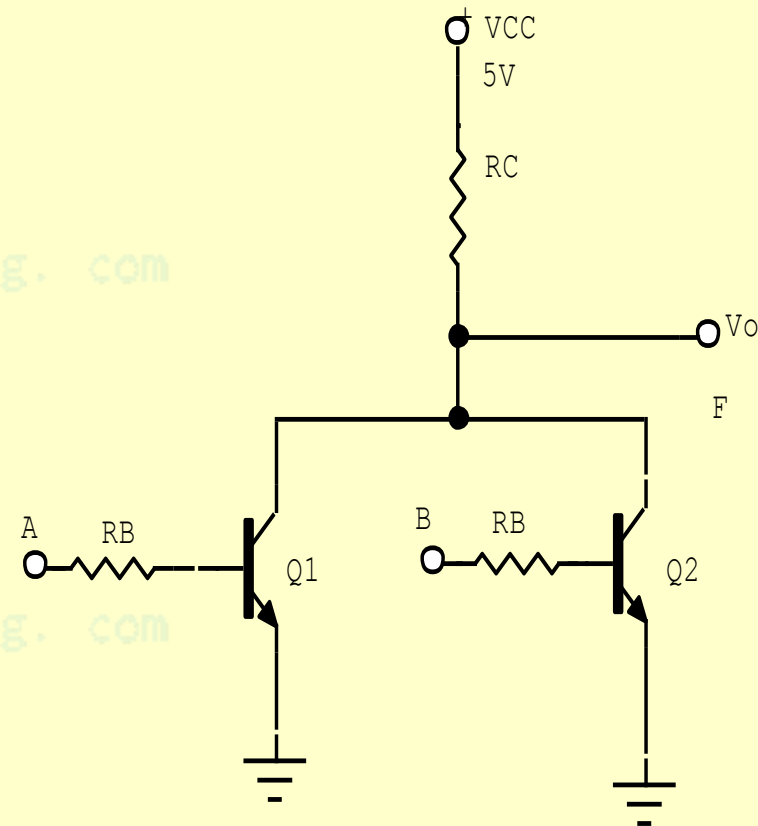
2 diod dẫn, Q dẫn

B	A	Vo
0V	0V	Vcc =5V
0V	5V	0,2V
5V	0V	0,2V
5V	5V	0,2V

4. Cổng Logic họ TTL

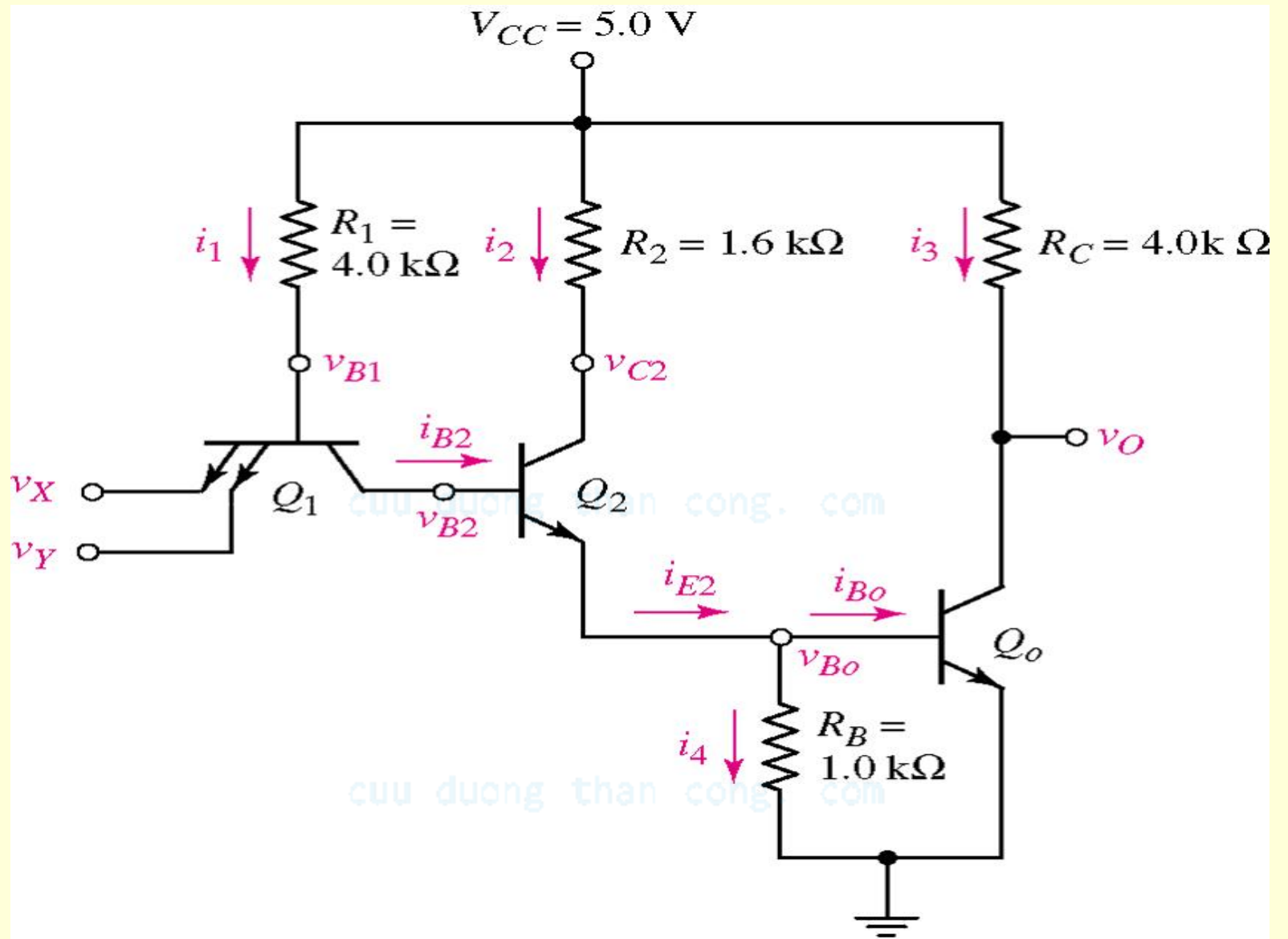
a .Cổng NOR

- Khi $A=B=0 \rightarrow Q1, Q2$ ngưng
 $\rightarrow V_o = V_{cc} = V_{oH} = \text{logic 1}$
- Khi $A=V_{cc}$, $B=0 \rightarrow Q1$ dẫn ,
 $Q2$ ngưng \rightarrow
 $\rightarrow V_o = 0,2V = V_{oL} = \text{logic 0}$
- Khi $A=0, B=V_{cc} \rightarrow Q1$ ngưng,
 $Q2$ dẫn \rightarrow
 $\rightarrow V_o = 0,2V = V_{oL} = \text{logic 0}$
- Khi $A=B=V_{cc} \rightarrow Q1, Q2$ dẫn \rightarrow
 $\rightarrow V_o = 0,2V = V_{oL} = \text{logic 0}$



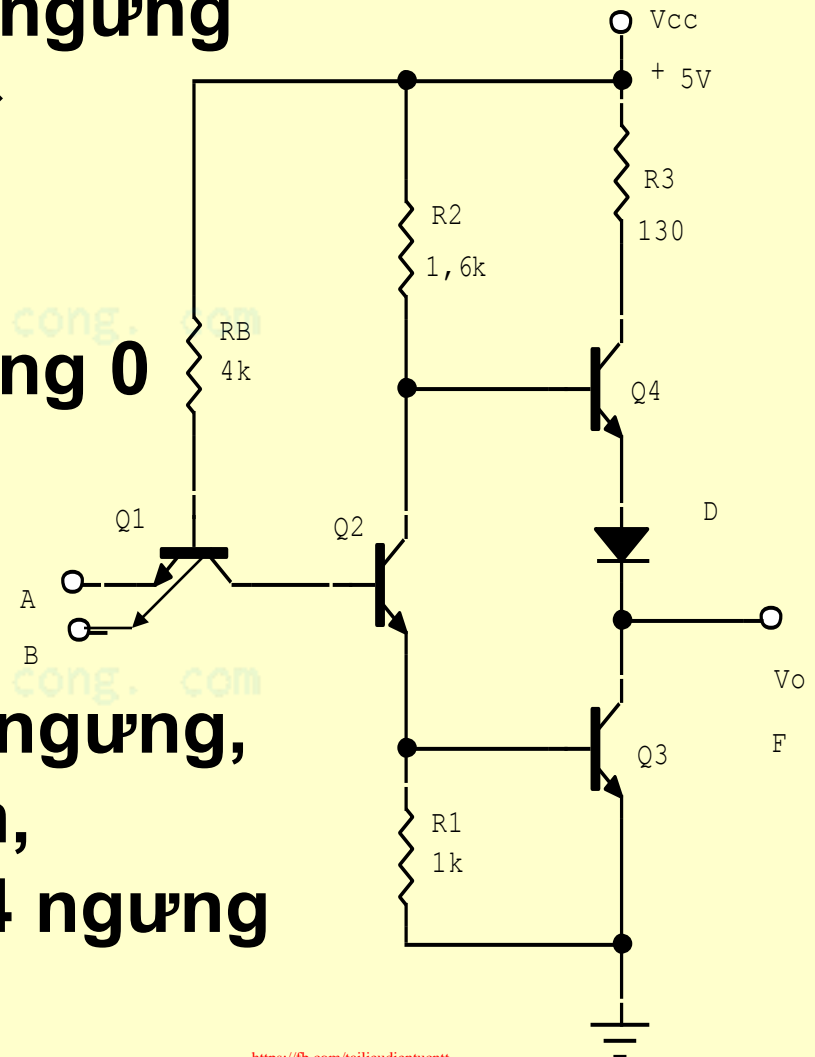
b. Cổng NAND ngõ ra đơn cực

- Mạch đơn giản (xem hình ở sau)
- Hiện nay ít sử dụng
- Cách hoạt động:
 - $A=B=0V$: Q1 dẫn \rightarrow Q2 ngưng $\rightarrow V_o = 5V = 1$
 - $A=5V, B=0V$: Q1 dẫn \rightarrow Q2 ngưng $V_o = 5V$
 - $A=0V, B=5V$: Q1 dẫn \rightarrow Q2 ngưng $V_o = 5V$
 - $A=B = 5V$: Q1 ngưng \rightarrow Q2 dẫn $\rightarrow V_o = 0,2V$



Cổng NAND chuẩn (họ TTL)

- Khi $A=B=0 \rightarrow Q1$ dẫn $\rightarrow Q2$ ngưng
 $\rightarrow Q3$ ngưng, $Q4$ dẫn
 $\rightarrow V_o = 2,4 - 3,6 V =$
 $= V_{oH} = \text{logic } 1$
- Khi có hoặc A hoặc B xuống 0
 $\rightarrow Q1$ dẫn, $Q2$,
 $Q3$ ngưng, $Q4$ dẫn
 $\rightarrow V_o = V_{oH} = \text{logic } 1$
- Khi $A=B=V_{cc} \rightarrow$ nối B-E 1 ngưng,
nhưng nối C-B1 dẫn,
 $Q2$ dẫn $\rightarrow Q3$ dẫn, $Q4$ ngưng
 $\rightarrow V_o = 0,2V = V_{oL}$



Giai thích cách hoạt động:

- KHi $A=B=0V \rightarrow$**

Q1 dẫn \rightarrow Q2 ngưng \rightarrow

Q3 ngưng, Q4 dẫn \rightarrow

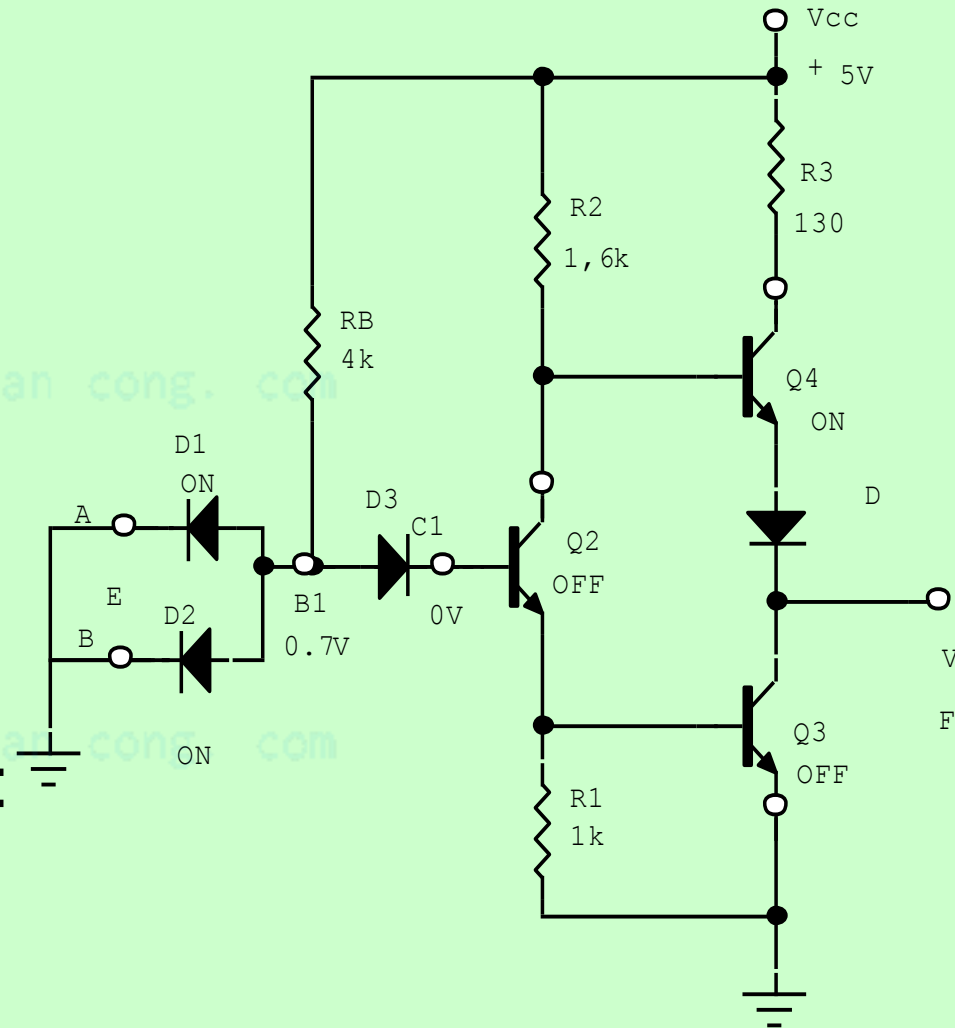
$$\rightarrow V_O = 2,4V - 3,6V =$$

$$= V_{OH} =$$

$$= \text{logic 1}$$

- Khi chỉ có 1 ngõ vào lên cao và 1 ngõ vào thấp:**

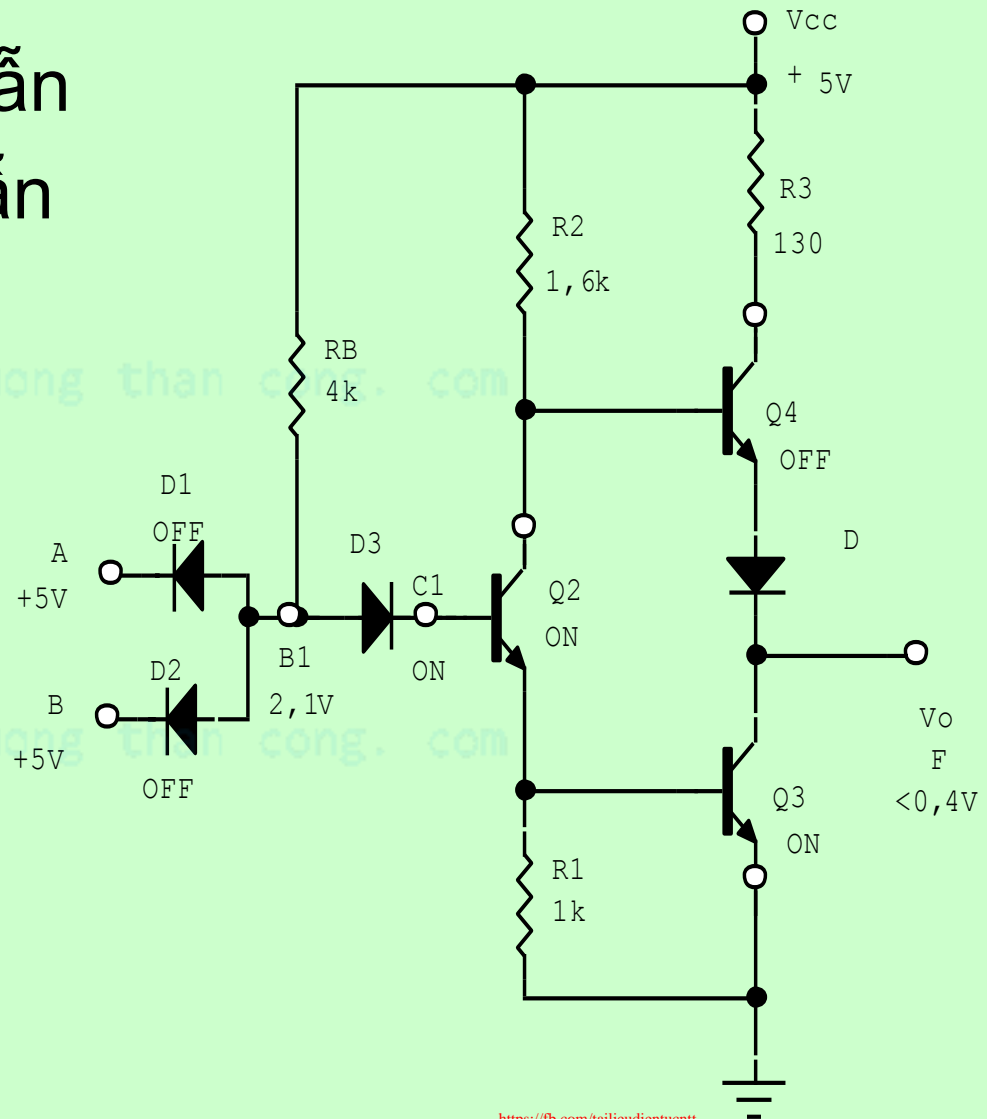
\rightarrow tương tự trên $V_O = V_{OH}$

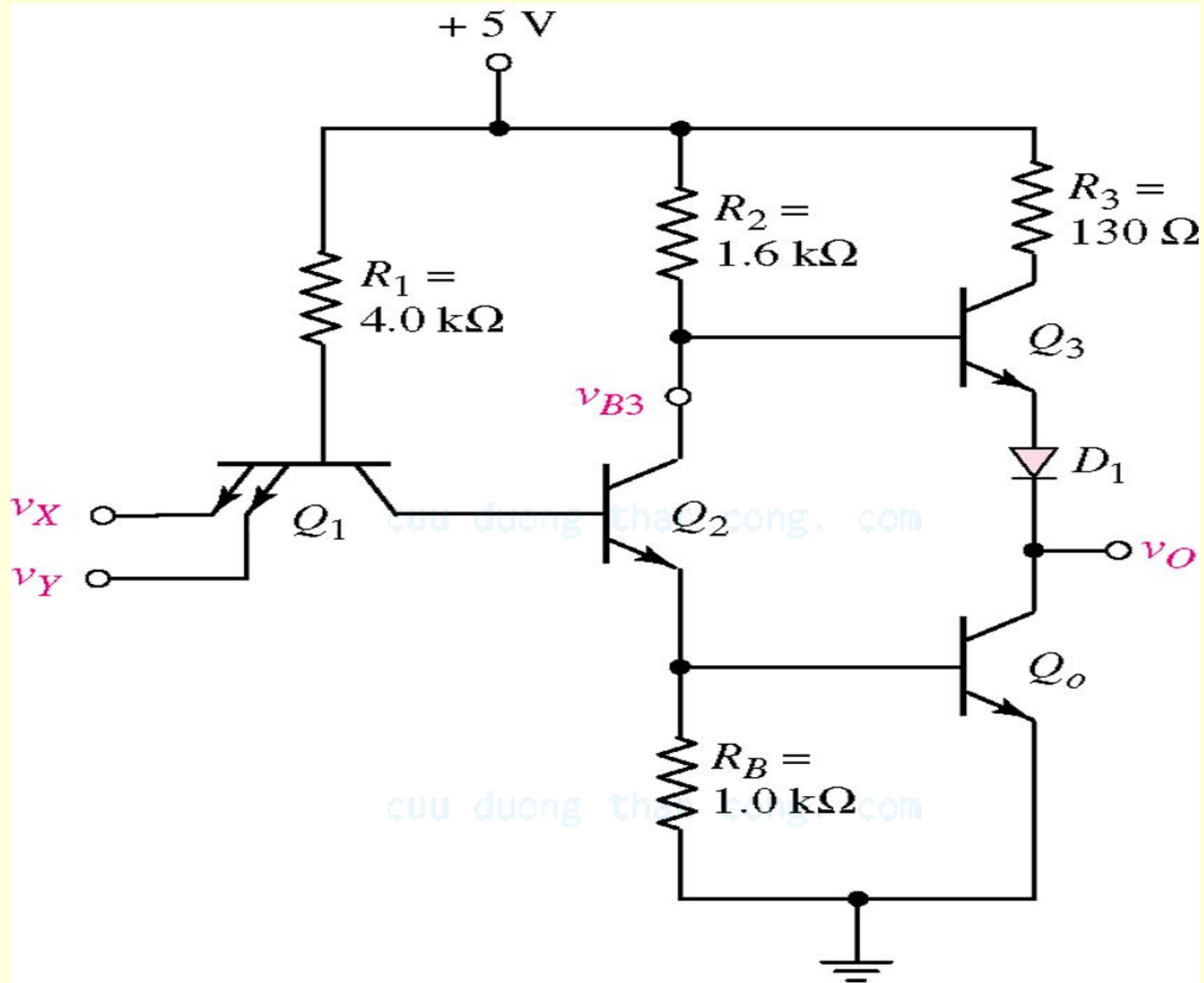


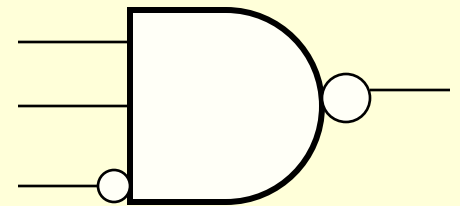
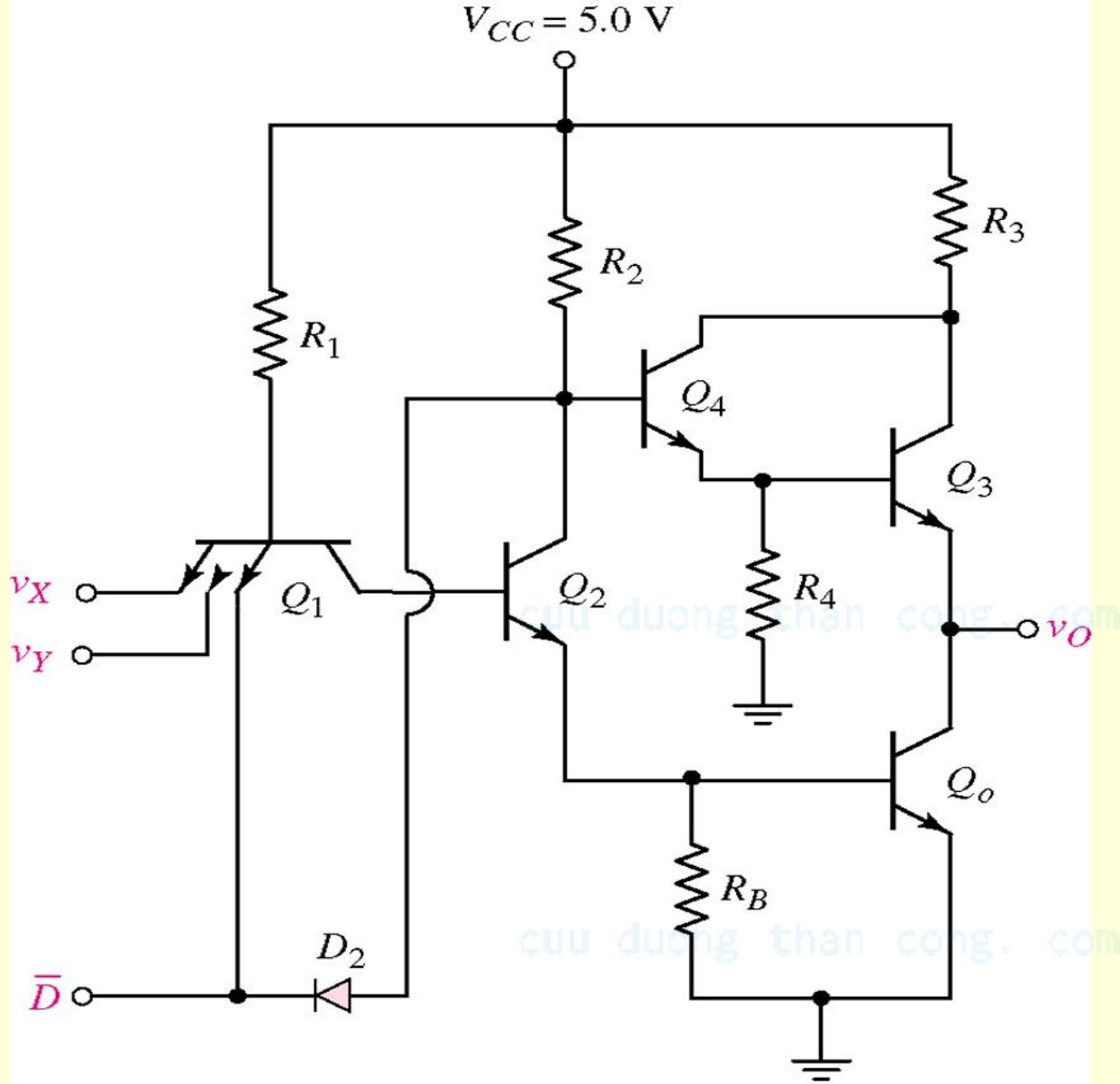
• Khi $A=B = V_{cc} = V_{iH} \rightarrow$

\rightarrow nối B-E1 ngưng,
nhưng nối B-C1 dẫn
 \rightarrow Q2 dẫn \rightarrow Q3 dẫn
và Q4 ngưng

$\rightarrow V_o = 0,2V \rightarrow$
 $0,4V =$
 $= V_{OL} =$
 $= \text{logic } 0$





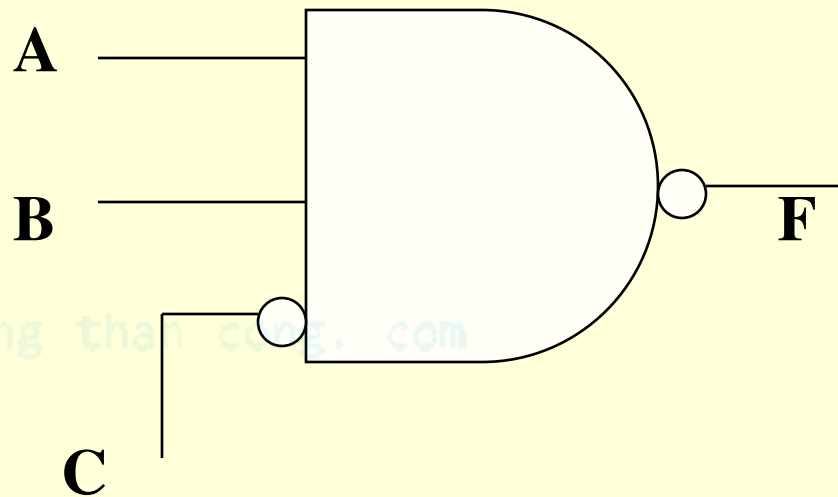


Bảng sự thật

Cổng NAND có ngõ cho phép (Enable)

\bar{C}	B	A	F
1	x	x	1
0	0	0	1
0	0	1	1
0	1	0	1
0	1	1	0

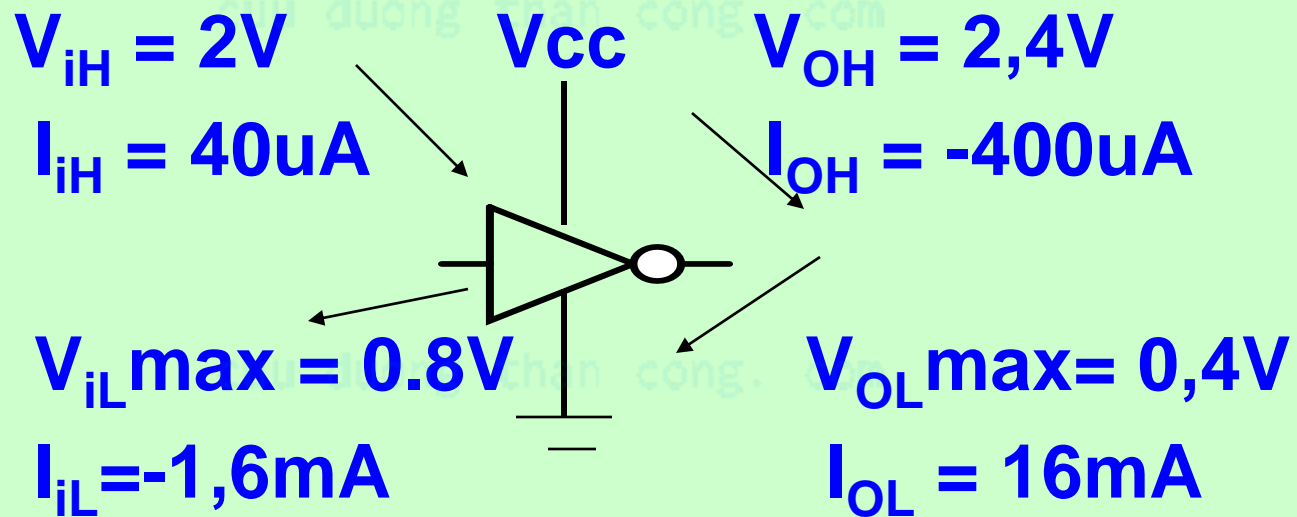
cấm



c. IC họ TTL

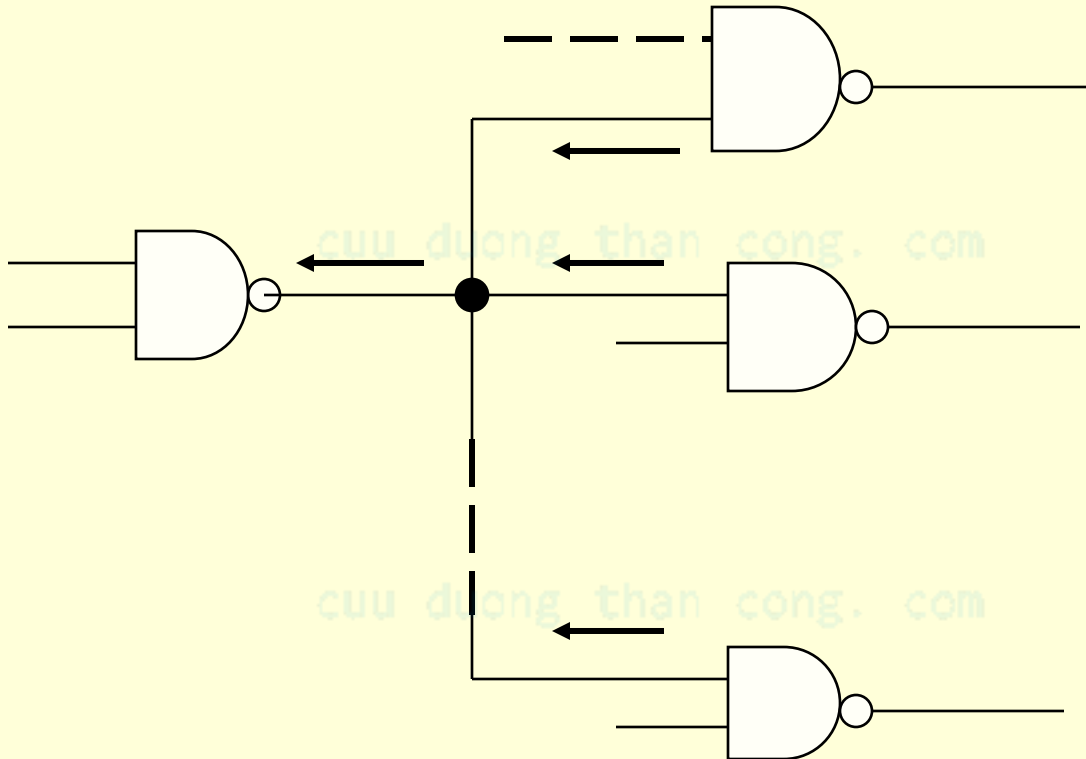
- Nối 2 ngõ vào A và B của cổng NAND lại với nhau ta có cổng NOT (IC họ TTL)

d. Đặc tính chung (chuẩn) của họ IC TTL



$$FAN\ OUT = 16mA / 1,6\ mA = 400\mu A / 40\mu A = 10$$

FAN OUT



OUT

IN

$$V_{OHmax} = 5V$$

$$V_{iHmax} = 5V$$

NM
0,4V

$$V_{OHmin} = 2,4V$$

Vùng
không
cho phép

Dải
bất định

$$V_{iHmin} = 2V$$

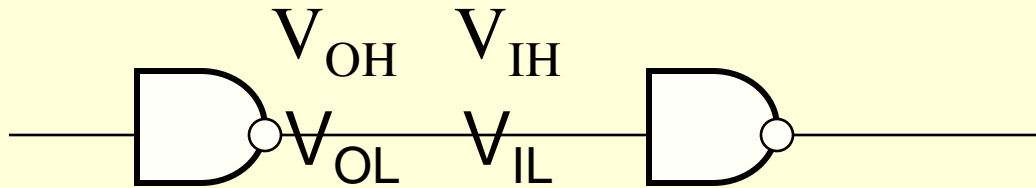
$$V_{OLmax} = 4V$$

NM
0,4V

$$V_{iLmax} = 0,8V$$
$$0V$$

Các đặc tính khác sẽ trình bày sau.

Độ miễn nhiễu(Noise immunity)-Lề nhiễu



- $V_{NH} = V_{OHmin} - V_{IHmin} = 2,4 - 2 = 0,4V$

Khi $V_{OH} = 2,4V$ thúc vào cổng tải ở sau thì ,cổng này hiểu là mức cao và hoạt động đúng.

Khi có xung nhiễu âm $> 0,4V$ thì $V_{iH} < 2V$, nên rơi vào vùng bất định và cổng tải sẽ hoạt động sai.

- $V_{NL} = V_{iLmax} - V_{OLmax} = 0,8V - 0,4V = 0,4 V$

Tương tự, khi xung nhiễu dương $> 0,4V$ thì $V_{iL} > 0,8V$ nên rơi vào vùng bất định và cổng tải hoạt động sai. Xung nhiễu âm không ảnh hưởng .