

BÀI THÍ NGHIỆM SỐ 3

MẠCH TRANSISTOR GHÉP LIÊN TẦNG

MẠCH KHUẾCH ĐẠI CÔNG SUẤT ĐẨY KÉO

A. GIỚI THIỆU

Trong bài thí nghiệm số 2, chúng ta đã khảo sát cách phân cực và các cách nối cơ bản của một Transistor lưỡng cực (BJT). Trong bài thí nghiệm này, ta sẽ khảo sát một vài cách ghép nối liên tầng các BJT và cuối cùng là khảo sát mạch khuếch đại công suất, khối mạch quan trọng nhất giao tiếp với thiết bị đầu cuối, như loa, anten phát ...

Có bốn cách chủ yếu để ghép nối liên tầng các BJT, đó là: ghép liên tầng, ghép vi sai, ghép Darlington và ghép Cascode. Tùy theo mục đích, yêu cầu của khối khuếch đại mà người ta lựa chọn cách ghép BJT cho phù hợp. Ví dụ cần khuếch đại biên độ tín hiệu vào áp hoặc dòng lớn lên rất nhiều lần người ta lựa chọn cách ghép liên tầng, hay cần khuếch đại sự sai lệch giữa hai tín hiệu vào và tránh ảnh hưởng của nhiễu, người ta chọn cách ghép vi sai. BJT ghép Darlington nhằm ghép hai hay nhiều BJT thành một BJT có độ lợi dòng h_{fe} tăng lên nhiều lần. Sau khi ghép Darlington, nối BJT theo kiểu C chung sẽ cho độ lợi công suất lớn, nó thường được dùng như là mạch khuếch đại công suất cho những tải có công suất nhỏ. BJT ghép Cascode có lợi nhất về mặt tần số cao. Vì thời gian thí nghiệm có hạn và khả năng khảo sát mạch trong thực tế bị hạn chế, nên ta chỉ đi sâu khảo sát hai mạch khuếch đại ghép vi sai và ghép Darlington.

Có bốn lớp mạch khuếch đại công suất cơ bản, đó là: lớp A, lớp B, lớp AB, lớp C. Mạch khuếch đại công suất lớp A gần giống như mạch khuếch đại tín hiệu nhỏ mà ta đã khảo sát. Mạch khuếch đại lớp C được dùng chủ yếu trong các mạch vô tuyến hoạt động ở tần số cao, sẽ được khảo sát trong môn học mạch điện tử thông tin. Trong bài thí nghiệm này, ta tập trung khảo sát mạch khuếch đại công suất đẩy kéo lớp B và AB.

B. MỤC ĐÍCH BÀI THÍ NGHIỆM

Mạch transistor ghép liên tầng

- Mạch khuếch đại Darlington : Giúp sinh viên xác định điểm làm việc tĩnh và đo các thông số cơ bản như độ lợi, tổng trở vào và ra. . . từ đó nắm được lợi điểm của mạch transistor ghép Darlington theo kiểu C chung.
- Mạch khuếch đại vi sai : Giúp sinh viên thiết kế mạch khuếch đại vi sai đơn giản, đồng thời khảo sát và đo các thông số cơ bản của mạch như độ lợi vi sai A_d (Differential mode gain) và độ lợi cách chung A_c (Common mode gain); quan hệ pha của các tín hiệu vào, ra trong chế độ vi sai (Differential mode) và chế độ cách chung (Common mode); tỉ số nén tín hiệu đồng pha CMRR (Common mode rejection ratio) và giải pháp để nâng cao tỉ số CMRR.

Mạch khuếch đại công suất đẩy kéo

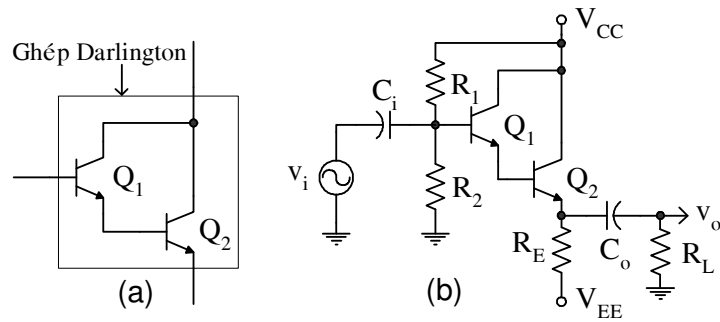
- Giúp sinh viên xác định và đo đạt điểm làm việc tĩnh của mạch.
- Giúp sinh viên đo và xác định các thông số quan trọng của mạch khuếch đại công suất đẩy kéo bao gồm : Công suất tín hiệu trung bình trên tải, công suất trung bình nguồn, hiệu suất, công suất tiêu tán cực đại trên BJT và điện áp đánh thủng của BJT trong các mạch khuếch đại công suất đẩy kéo lớp B và lớp AB.

C. TÓM TẮT LÝ THUYẾT

I. Mạch transistor ghép liên tầng

1. Mạch khuếch đại ghép Darlington

Mạch khuếch đại dùng transistor ghép Darlington là ghép hai hay nhiều BJT thành một BJT nhằm tăng độ lợi dòng h_{fe} lên nhiều lần. Cách ghép này được trình bày trên hình 1(a), hình 1(b) là mạch dùng BJT ghép Darlington mắc theo kiểu C chung. Mạch này về cơ bản giống như mạch mắc C chung đã khảo sát ở bài thí nghiệm số 2. Lợi điểm của nó so với mạch mắc C chung một BJT đó chính là độ lợi dòng tăng lên nhiều lần.



Hình 1. (a) BJT ghép Darlington, (b) Mạch Darlington mắc C chung

Đặc điểm của mạch ghép Darlington trên hình 1(b) là độ lợi áp nhỏ hơn 1, tổng trở vào lớn, tổng trở ra nhỏ, độ lợi dòng điện cao có khả năng kéo trực tiếp các tải cỡ nhỏ.

Áp dụng phương pháp phân tích mạch tương đương tín hiệu nhỏ tần số thấp (Xem lại giáo trình mạch điện tử 1), ta xác định được các thông số vừa trình bày như sau:

$$A_v = \frac{R_{Ltd}}{R_{Ltd} + h_{ib}}$$

$$\text{Với: } h_{ib} = \frac{h_{ib1}}{h_{fe2}} + h_{ib2} \quad \text{và} \quad R_{Ltd} = R_E // R_L$$

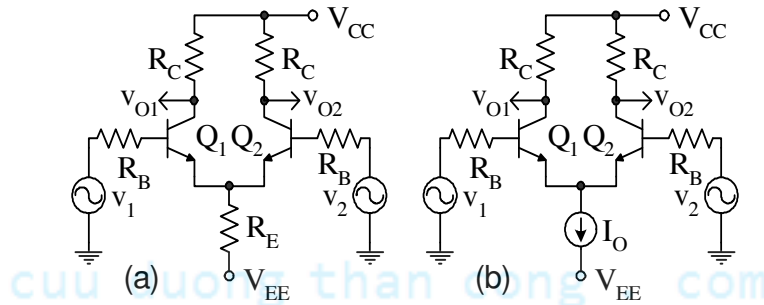
$$R_o = R_E // h_{ib}$$

$$R_i = R_B // R_{td}$$

$$\text{Với: } R_B = R_1 // R_2$$

$$R_{td} = h_{ie1} + h_{ie2}(1 + h_{fe1}) + R_{Ltd}(1 + h_{fe1})(1 + h_{fe2})$$
(1)

2. Mạch khuếch đại ghép vi sai



Hình 2. Dạng cơ bản của mạch khuếch đại vi sai

Mạch khuếch đại vi sai là mạch chỉ khuếch đại sự sai lệch giữa hai tín hiệu vào và nhờ đó nó có tính triệt nhiễu cao. Chính vì vậy, hầu như trong các bộ khuếch đại luôn xuất hiện mạch khuếch đại vi sai. Mạch khuếch đại vi sai có dạng cơ bản như hình 2(a) và hình 2(b).

Với hai tín hiệu vào bất kỳ v_1 và v_2 , ta đều có thể biểu diễn chúng dưới dạng:

$$v_1 = v_c - \frac{v_d}{2} \quad \text{và} \quad v_2 = v_c + \frac{v_d}{2} \quad (2)$$

Trong đó:

$v_d = v_2 - v_1$: Gọi là thành phần điện áp vi sai

$v_c = \frac{v_1 + v_2}{2}$: Gọi là thành phần điện áp cách chung

Trong mạch hình 2 :

- Khi $v_1 = v_2 = v_c$, chế độ cách chung, $v_{01} = v_{02} = -A_c v_c$. Với A_c được gọi là độ lợi cách chung.
- Khi $v_1 = -v_2 = -\frac{v_d}{2}$, chế độ vi sai, $v_{01} = -v_{02} = A_d v_d$. Với A_d được gọi là độ lợi vi sai.
- Khi v_1 và v_2 bất kỳ, $v_{01} = A_d v_d - A_c v_c$ và $v_{02} = -A_d v_d - A_c v_c$.

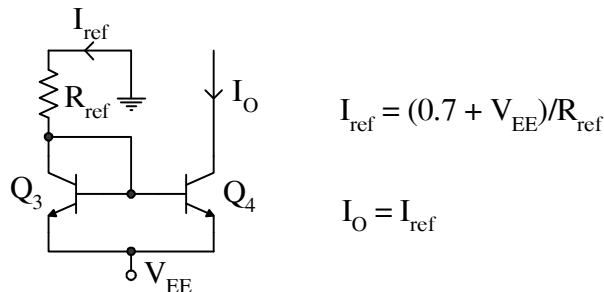
Mạch khuếch đại vi sai lý tưởng có $A_c = 0$. Trên thực tế A_c không thể bằng không, người ta cố gắng giảm A_c càng nhỏ càng tốt. A_c càng nhỏ thì khả năng triệt nhiễu của mạch càng cao, các nguồn nhiễu như nhiễu do điện áp trôi theo nhiệt độ, nhiễu do sự không ổn định của nguồn cung cấp ... sẽ tác động như nhau ở hai ngõ vào (do mạch có tính chất đối xứng), nhờ có A_c nhỏ nên ngõ ra v_{01} và v_{02} của mạch khi đó hầu như không có tín hiệu. Đây là một lợi điểm mà ở các mạch khuếch đại khác không có. Để đặc trưng cho mức độ triệt tiêu nhiễu người ta đưa ra tỉ số nén tín hiệu đồng pha

$$CMRR = \frac{A_d}{A_c}.$$

Với mạch hình 2(a), dựa trên cơ sở phân tích mạch tương đương tín hiệu nhỏ (xem lại giáo trình mạch điện tử 1) ta viết được biểu thức của A_d , A_c , CMRR như sau:

$$\begin{aligned} A_d &= \frac{R_C}{2 \left(h_{ib} + \frac{R_B}{h_{fe}} \right)} \\ A_c &= \frac{R_C}{h_{ib} + 2R_E + \frac{R_B}{h_{fe}}} \\ CMRR &= \frac{h_{ie} + 2R_E h_{fe} + R_B}{2(h_{ie} + R_B)} \end{aligned} \quad (3)$$

Ta thấy A_c tỉ lệ nghịch với R_E , CMRR tỉ lệ thuận với R_E . Như vậy để giảm A_c , tăng CMRR cần phải tăng R_E . Trong mạch hình 2(a) nếu tăng R_E sẽ ảnh hưởng lên điểm làm việc của các BJT do vậy đó không phải là cách lựa chọn khả thi. Muốn tăng R_E mà không ảnh hưởng lên điểm làm việc của các BJT đó là thay R_E bằng nguồn dòng, về mặt DC nó tạo dòng phân cực bằng với dòng phân cực do R_E , về mặt AC nguồn dòng này có trở kháng vô cùng lớn, đó chính là R_E đã được tăng lên. Nguồn dòng đơn giản nhất dạng soi gương (Current mirror) được trình bày trên hình 3.



Hình 3. Nguồn dòng dạng soi gương

II. Mạch khuếch đại công suất đẩy kéo

Trong một bộ khuếch đại được ghép nhiều tầng, mạch khuếch đại công suất là tầng khuếch đại cuối cùng, được thiết kế nhằm đưa một lượng lớn công suất ra tải. Các mạch khuếch đại công suất được sử dụng rộng rãi trong các thiết bị âm tần như radio, truyền hình, các máy nghe nhạc . . . Tải

hầu hết là các loa phát. Một mạch khuếch đại công suất thường phải hoạt động ở chế độ **tín hiệu lớn** để có thể cung cấp dòng và áp ra lớn, từ đó đưa một lượng công suất lớn ra tải. Có 4 lớp mạch công suất cơ bản là lớp A, lớp B, lớp AB và lớp C tùy thuộc vào cách phân cực cho BJT.

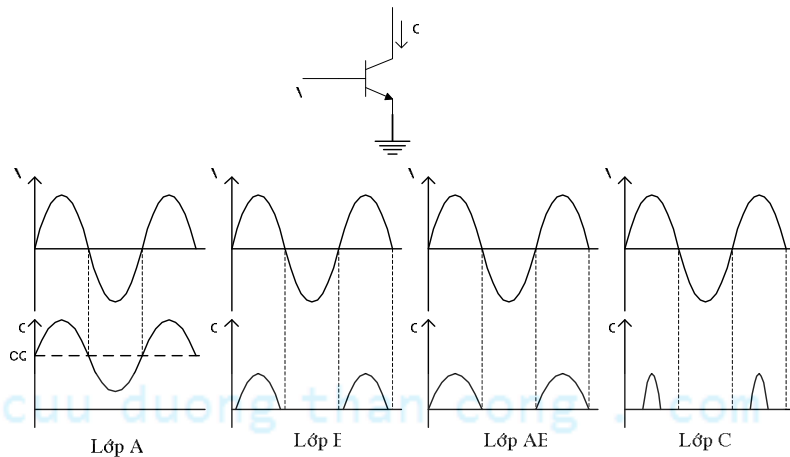
- **Lớp A :** BJT được phân cực sao cho điểm làm việc tĩnh nằm trong vùng tích cực và tín hiệu ngõ ra nằm hoàn toàn trong vùng tích cực (tương tự như chế độ tín hiệu nhỏ).

- **Lớp B :** BJT được phân cực để điểm làm việc tĩnh nằm trong vùng tắt và, giả sử tín hiệu vào là một tín hiệu sin toàn kỳ, BJT chỉ dẫn để tạo ra các tín hiệu ngõ ra trong suốt mỗi nửa chu kỳ dương (hoặc âm) của tín hiệu ngõ vào.

- **Lớp AB :** BJT được phân cực để điểm làm việc tĩnh nằm ở xấp xỉ ngưỡng tắt và dẫn (nghĩa là phân cực sao cho mối nối BE xấp xỉ 0.7V đối với BJT Si).

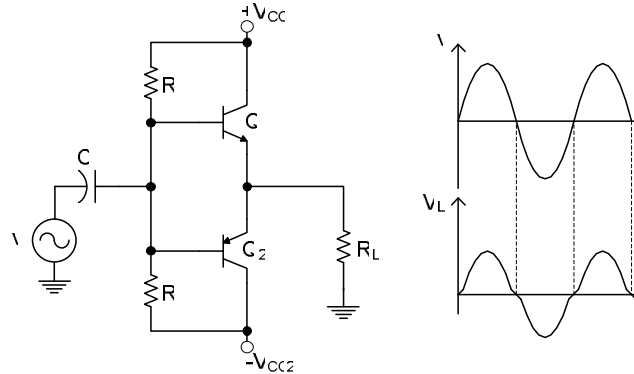
- **Lớp C :** BJT được phân cực sao cho tín hiệu ngõ ra chỉ xuất hiện trong một khoảng nhỏ hơn chu kỳ sóng sin của tín hiệu ngõ vào (giả sử tín hiệu vào là một tín hiệu sin toàn kỳ).

Do thời gian giới hạn, phần thí nghiệm sẽ chỉ tập trung vào khuếch đại công suất lớp B và lớp AB dùng transistor bổ phụ. Các trường hợp khác (khuếch đại lớp A, lớp C, khuếch đại dùng biến áp . . . SV tự nghiên cứu).



Hình 4. Biểu diễn tín hiệu vào và dòng ngõ ra của BJT ứng với các lớp khuếch đại

3. Khuếch đại công suất đẩy kéo lớp B



Hình 5. Mạch khuếch đại công suất đẩy kéo lớp B dùng transistor bổ phụ

Sơ đồ cơ bản của mạch khuếch đại đẩy kéo lớp B cho ở hình 5. Ở chế độ DC, cả hai BJT được phân cực sao cho chúng đều tắt, không có dòng chảy qua tải R_L , $v_o = 0$. Ở chế độ AC, bán kỳ dương của tín hiệu ngõ vào v_i : Q_1 dẫn, Q_2 tắt; dòng được kéo từ nguồn $+V_{CC1}$ qua Q_1 , qua tải xuống mass. Bán kỳ âm của tín hiệu ngõ vào v_i thì ngược lại: Q_2 dẫn, Q_1 tắt; dòng được kéo từ mass qua tải về nguồn âm $-V_{CC2}$. Từ đó, tín hiệu ở ngõ ra xuất hiện toàn kỳ.

Các công thức tính toán :

Với mạch trên hình 5, chúng ta có các công thức tính toán sau:

- Công suất tín hiệu trung bình trên tải :

$$P_L = \frac{(I_{Lm})^2 R_L}{2} = \frac{(V_{Lm})^2}{2R_L} \approx \frac{(V_{im})^2}{2R_L} \quad (4)$$

Trong đó V_{Lm} , V_{im} lần lượt là các giá trị điện áp đỉnh trên tải và điện áp đỉnh ngõ vào.

Công suất tín hiệu trung bình trên tải đạt cực đại khi V_{im} đạt được giá trị lớn nhất của nó, bằng V_{CC} (giả sử $V_{CC1} = V_{CC2} = V_{CC}$)

$$(P_L)_{\max} = \frac{(V_{CC})^2}{2R_L} \quad (5)$$

- Công suất trung bình từ 1 nguồn cung cấp :

$$P_{CC} = \frac{V_{CC} V_{im}}{\pi R_L} \quad (6)$$

- Hiệu suất của một bộ khuếch đại công suất được định nghĩa là:

$$\eta = \frac{\text{Công suất tín hiệu trung bình trên tải}}{\text{Công suất trung bình được kéo từ các nguồn DC}}$$

từ đó :

$$\eta = \frac{P_L}{2P_{CC}} = \frac{\pi}{4} \left(\frac{V_{ip}}{V_{CC}} \right) \quad (7)$$

Hiệu suất đạt cực đại khi $V_{im} = V_{CC}$

$$\eta_{\max} = \frac{\pi}{4} = 0.785 \quad (8)$$

- Tổng công suất trung bình tiêu tán trên 2 BJT

$$P_d = 2P_{CC} - P_L = 2 \frac{V_{CC} V_{im}}{\pi R_L} - \frac{(V_{im})^2}{2R_L} \quad (9)$$

Công suất trung bình tiêu tán cực đại trên BJT khi $V_{im} = 2V_{CC}/\pi$. Từ đó

$$(P_d)_{\max} = \frac{2V_{CC}}{\pi^2 R_L} \quad (10)$$

Như vậy mỗi BJT sẽ chịu công suất cực đại là $\frac{V_{CC}}{\pi^2 R_L}$. Khi thiết kế, phải chọn BJT sao cho tiêu tán cực đại do nhà sản xuất cho trên datasheet của BJT phải lớn hơn giá trị này để đảm bảo BJT không bị hỏng.

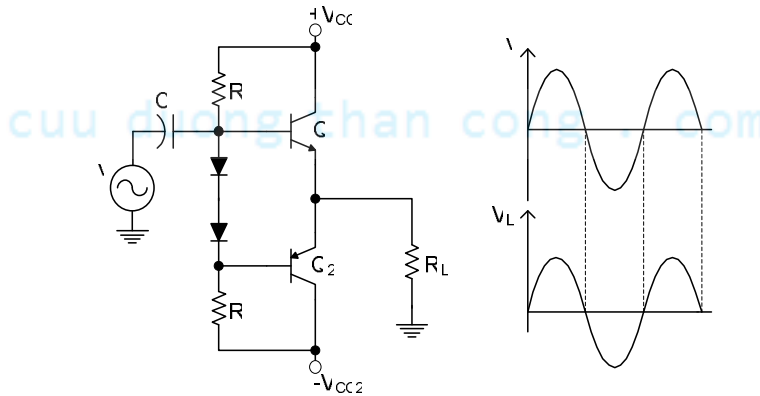
- Các BJT trong mạch được ghép theo cấu trúc EF (emitter follower) hay thường gọi là C chung, vì thế độ lợi áp luôn nhỏ hơn 1. Để tầm ngõ ra cực đại, ngõ vào phải dao động suốt tầm có thể đạt được của nó, $2V_{CC}$.

Trong điều kiện này, các BJT tắt sẽ chịu một điện áp C-B phân cực ngược là $2V_{CC}$. Để BJT không bị hỏng thì điện áp đánh thủng tối thiểu của BJT phải là

$$V_{opp} = 2V_{CC} \quad (11)$$

4. Khuếch đại công suất đẩy kéo lớp AB

Khuếch đại đẩy kéo lớp B có hiệu suất cao, tuy nhiên nó có khuyết điểm đó là tín hiệu ngõ ra bị méo dạng xuyên tâm (crossover). Chúng ta biết, BJT chỉ dẫn khi điện áp phân cực BE lớn hơn hoặc bằng điện áp ngưỡng (0.7V đối với BJT loại Si), do đó nếu ngõ vào là tín hiệu sóng sin thì ở ngõ ra, tín hiệu được tạo ra do sự ghép nối giữa 2 bán kỳ dẫn của 2 BJT sẽ không có dạng sóng sin hoàn hảo mà sẽ bị méo dạng xuyên tâm như trên hình 5. Hoạt động khuếch đại lớp AB sẽ làm giảm hoặc lược bỏ hiện tượng này bằng cách phân cực cho các BJT hơi dẫn bằng cách đưa vào mỗi nối BE một điện áp phân cực xấp xỉ điện áp ngưỡng. Một cách đơn giản là dùng các diode như hình 6.

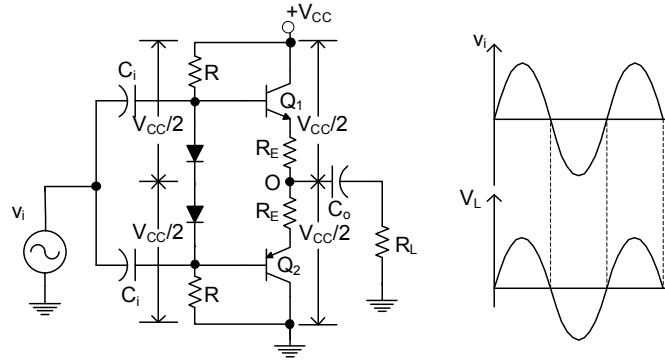


Hình 6. Mạch khuếch đại công suất đẩy kéo lớp AB dùng nguồn đôi

a. Mạch khuếch đại công suất đẩy kéo lớp AB dùng nguồn đôi

Hình 6 là mạch khuếch đại đẩy kéo lớp AB dùng nguồn đôi. Các BJT được phân cực để hơi dẫn bằng các diode. Các công thức tính toán hoàn toàn giống như mạch khuếch đại công suất lớp B. Tuy nhiên, trên thực tế thì hiệu suất đạt được ở lớp AB không bằng khuếch đại lớp B. Hiệu suất đạt được sẽ nằm khoảng giữa hiệu suất của lớp A và lớp B.

b. Mạch khuếch đại công suất đẩy kéo lớp AB dùng nguồn đơn



Hình 7. Mạch khuếch đại công suất đẩy kéo lớp AB dùng nguồn đơn

Mạch hình 6 có nhược điểm là phải sử dụng nguồn đôi. Mạch hình 7 cho phép chỉ sử dụng một nguồn đơn bằng cách phân cực ngõ ra ở $V_{CC}/2$ và ghép tụ ngõ ra. Ở chế độ DC, các BJT được phân cực hơi dẫn và mạch được phân cực sao cho tại vị trí O điện áp DC là $V_{CC}/2$. Ở chế độ AC, khi ngõ vào v_i dương, Q_1 dẫn dòng kéo từ nguồn qua Q_1 đến tải. Khi v_i âm thì Q_1 tắt, lúc này không có dòng qua nguồn cung cấp. Trong thời gian này, Q_2 dẫn và C_o sẽ xả qua Q_2 . Dòng sẽ chảy từ tải qua C_o và Q_2 xuống mass. Thời hằng $R_L C_o$ phải rất lớn hơn chu kỳ của tín hiệu có tần số nhỏ nhất. Tần số cắt thấp phụ thuộc C_o được tính

$$f_L = \frac{1}{2\pi(R_L + R_E)C_o} \text{ Hz} \quad (12)$$

Công suất AC trung bình phân phối đến tải

$$P_L = \frac{(I_{Lm})^2 R_L}{2} = \frac{(V_{im})^2 R_L}{2(R_L + R_E)^2}$$

- Công suất trung bình từ nguồn cung cấp

$$P_{CC} = \frac{V_{CC} V_{im}}{\pi(R_L + R_E)} \quad (13)$$

- Hiệu suất

$$\eta = \frac{P_L}{P_{CC}} = \frac{\pi}{2} \left(\frac{R_L}{R_L + R_E} \right) \left(\frac{V_{im}}{V_{CC}} \right) \quad (14)$$

- Công suất tiêu tán trên 2 BJT

$$P_d = P_{CC} - P_L \quad (15)$$

- Điện áp đánh thủng tối thiểu mà BJT phải có là

$$V_{opp} = V_{CC} \quad (16)$$

D. YÊU CẦU TRƯỚC KHI LÀM THÍ NGHIỆM

Chú ý: Sinh viên phải thực hiện phần này trên giấy để giáo viên hướng dẫn kiểm tra trước khi vào thí nghiệm. Không thực hiện phần này, sinh viên sẽ không được vào làm thí nghiệm. Khi chọn giá trị điện trở sinh viên cần lựa chọn giá trị trên thực tế gần với tính toán nhất theo bảng cho ở phần phụ lục.

I. Mạch khuếch đại ghép Darlington

1. Phân cực cho BJT

Cho mạch trên hình 1(b), $V_{CC} = 12V$, $V_{EE} = -12V$, $R_1 = 820K\Omega$, $R_L = 220\Omega$, C_i và C_o xem như lớn vô cùng, Q_1 và Q_2 có $h_{fe} = 120$. Hãy xác định R_2 và R_E để điểm làm việc của Q_2 là $V_{CE2} = 12V$, $I_{CQ2} = 55mA$.

2. Xác định độ lợi áp

Cho mạch hình 1(b), với các thông số vừa tìm được ở (1) hãy xác định độ lợi áp của mạch.

3. Xác định tổng trở vào và tổng trở ra

Cho mạch hình 1(b), với các thông số vừa tìm ở (1), hãy xác định tổng trở vào, ra của mạch.

4. Mô phỏng bằng Pspice

Bằng chương trình mô phỏng mạch Pspice, hãy mô phỏng mạch trên hình 1(b) với các thông số tìm được ở (1). Xác định độ lợi áp (A_V), tổng trở vào (R_I), tổng trở ra (R_O) của mạch.

II. Mạch khuếch đại ghép vi sai

1. Phân cực cho BJT

Mạch trên hình 2(a) có $R_B = 1K\Omega$, $R_C = 10K\Omega$, $V_{CC} = 12V$, $V_{EE} = -12V$, Q_1 và Q_2 có $h_{fe} = 100$, $V_{BE} = 0.7V$. Tìm R_E để dòng phân cực cho Q_1 và Q_2 là $I_{CQ1} = I_{CQ2} = 0.56mA$.

2. Chế độ vi sai

Với các thông số vừa tìm được ở (1) của mạch hình 2(a), hãy tìm độ lợi vi sai A_d . Cho biết quan hệ về góc pha của các tín hiệu vào, ra.

3. Chế độ cách chung

Với các thông số vừa tìm được ở (1) của mạch hình 3(a), hãy tìm độ lợi cách chung A_c của mạch. Cho biết quan hệ về góc pha của các tín hiệu vào, ra.

4. Mạch vi sai với ngõ vào bất kỳ

Với các thông số vừa tìm được ở phần trước của mạch hình 2(a), khi $v_2 = 0$, hãy xác định quan hệ pha của các tín hiệu vào, ra. Xác định độ lợi $A_v = v_{o1}/v_1$, có thể tính độ lợi này từ A_d và A_c được không? Nếu được hãy viết biểu thức quan hệ giữa chúng.

5. Xác định tỉ số CMRR

Với các thông số vừa tìm được ở (1) của mạch hình 2(a), hãy xác định tỉ số CMRR.

6. Mạch tăng CMRR

Với các thông số như (1) áp dụng cho hình 2(b) khi thay nguồn dòng có sơ đồ mạch cho trên hình 3. Tìm R_{ref} để dòng phân cực của Q_1 và Q_2 vẫn là $0.6mA$. Lập lại các bước từ (2) đến (5) cho mạch hình 2(b).

7. So sánh 2 mạch hình 2(a) và 2(b)

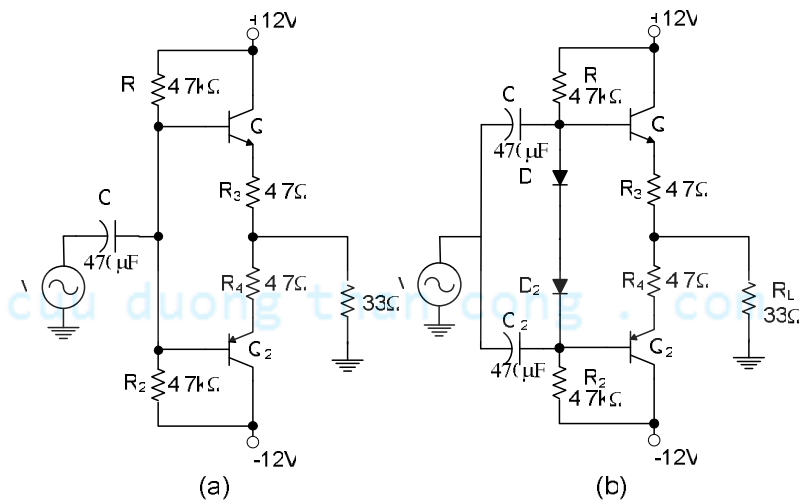
8. Mạch vi sai hoạt động khi có tải

Tổng trở ngõ ra v_{01} và v_{02} là bao nhiêu. Nếu nối thêm tải $R_L = 100$ nối tiếp với tụ Bypass C_O vào ngõ ra v_{01} , tín hiệu trên R_L sẽ như thế nào so với v_{01} khi chưa có tải.

9. Mô phỏng bằng Pspice

Với các thông số như ở yêu cầu trước khi vào thí nghiệm, hãy mô phỏng các mạch trên hình 3(a) và hình 3(b) để tìm các thông số về điểm làm việc của Q_1 (2N222) và Q_2 (2N222), A_d , A_c , CMRR, các quan hệ pha của tín hiệu vào, ra. Chú ý ở chế độ vi sai chọn tín hiệu v_1 và v_2 có biên độ (Vampl) bằng nhau, tần số (Freq) bằng nhau và bằng 1kHz, góc lệch pha (Phase) lệch nhau 180° .

III. Mạch khuếch đại công suất ghép đẩy kéo



Hình 8. Các mạch thí nghiệm khuếch đại công suất đẩy kéo

1. Mạch khuếch đại công suất đẩy kéo lớp B

Cho mạch khuếch đại công suất đẩy kéo lớp B như hình 8(a).

a. Phân cực DC

Tính toán các giá trị phân cực cho trong bảng 10. Ghi lại các giá trị này.

b. Chế độ AC

Khi v_i là tín hiệu sin biên độ 4V, hãy tính : Điện áp đỉnh trên tải V_{Lm} , công suất tín hiệu trung bình trên tải P_L , công suất tín hiệu trung bình cực đại

trên tải P_{Lmax} , công suất nguồn cung cấp P_{CC} , hiệu suất η , hiệu suất cực đại η_{max} , công suất tiêu tán cực đại trên BJT P_{dmax} , điện áp đánh thủng cực tiểu của BJT V_{opp} .

c. Mô phỏng bằng Pspice

Bằng chương trình mô phỏng Pspice, thực hiện mạch hình 8(a).

Cấp nguồn v_i là tín hiệu sin biên độ 4V, tần số 1Khz. Dùng các probe đo điện áp để quan sát đồng thời dạng sóng tín hiệu áp trên tải và tín hiệu áp ngõ vào (dùng chế độ transient). Vẽ chúng trên cùng một hệ trục tọa độ.

Dùng probe đo dòng quan sát tín hiệu dòng tại chân E của BJT Q_1 và BJT Q_2 . Vẽ chúng trên cùng hệ trục tọa độ. Chúng có dạng chỉnh lưu bán kỳ không ? Các giá trị đỉnh của chúng có bằng nhau không ?

2. Mạch khuếch đại công suất đẩy kéo lớp AB

Mạch như hình 8(b).

a. Phân cực DC

Tính toán phân cực trong mạch hình 8(b). Ghi các giá trị vào bảng 12.

b. Chế độ AC

Khi v_i là tín hiệu sin biên độ 3.5V, hãy tính : Điện áp đỉnh trên tải V_{Lm} , công suất tín hiệu trung bình trên tải P_L , công suất tín hiệu trung bình cực đại trên tải P_{Lmax} , công suất nguồn cung cấp P_{CC} , hiệu suất η , hiệu suất cực đại η_{max} , công suất tiêu tán cực đại trên BJT P_{dmax} , điện áp đánh thủng cực tiểu của BJT V_{opp} .

c. Mô phỏng bằng Pspice

Bằng chương trình mô phỏng Pspice, thực hiện mạch hình 8(b).

Cấp nguồn v_i là tín hiệu sin có biên độ 3.5V, tần số 1Khz. Dùng các probe đo điện áp để quan sát đồng thời dạng sóng tín hiệu áp trên tải và tín hiệu áp ngõ vào (dùng chế độ transient). Vẽ chúng trên cùng một hệ trục tọa độ. So sánh dạng sóng tín hiệu áp trên tải R_L ở phần này với dạng sóng mô phỏng được trong phần mạch khuếch đại công suất đẩy kéo lớp B.

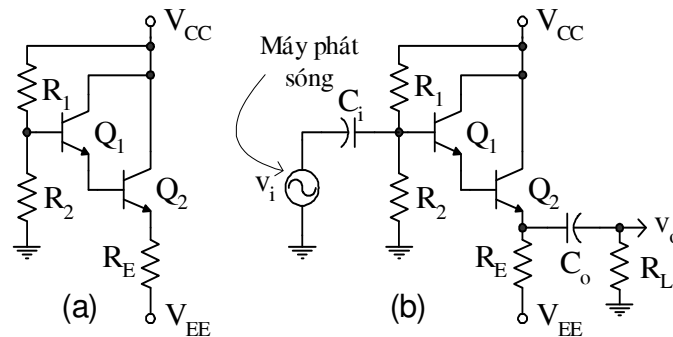
Dùng probe đo dòng quan sát tín hiệu dòng tại chân E của BJT Q_1 , probe đo áp để quan sát tín hiệu áp ngõ vào. Vẽ chúng trên cùng hệ trục tọa độ.

E. TRÌNH TỰ THÍ NGHIỆM

I. Mạch khuếch đại ghép Darlington

a. Khảo sát và đo đặc điểm làm việc của BJT

Thực hiện mạch trên hình 9(a) với các thông số phân cực tìm được trong phần yêu cầu trước khi vào thí nghiệm của mạch khuếch đại ghép Darlington. Dùng máy đo Fluke 45 nhấn phím V_{DC} đo tất cả điện áp trên các cực của Q_1 và Q_2 , từ đó suy ra điểm làm việc của Q_2 . Ghi nhận các giá trị đo và tính vào bảng 1, so sánh các kết quả thu được với tính toán và mô phỏng.



Hình 9. (a) Mạch đo phân cực, (b) Mạch đo A_V , R_i , R_o

Bảng 1. Bảng đo phân cực mạch ghép Darlington

$V_{B1}[V]$	$V_{B2}[V]$	$V_{C1}[V]$	$V_{E2}[V]$	$V_{CEQ2}[V]$	$I_{CQ2}[mA]$

b. Xác định độ lợi áp A_V

Thực hiện mạch trên hình 9(b) với các thông số phân cực tìm được trong phần yêu cầu trước khi vào thí nghiệm của mạch khuếch đại ghép Darlington. Máy phát sóng chỉnh sóng sin, tần số 1kHz, biên độ 3V. Dùng dao động ký để ở AC đo và vẽ lại dạng sóng của tín hiệu v_i , v_o trên cùng một hệ trục tọa độ theo thời gian. Xác định biên độ của tín hiệu v_o , suy ra độ lợi áp của mạch. Ghi nhận các giá trị vào bảng 2, so sánh các kết quả thu được với tính toán và mô phỏng.

Bảng 2. Bảng đo A_V mạch ghép Darlington

$v_{im}[V]$	$v_{om}[V]$	A_V

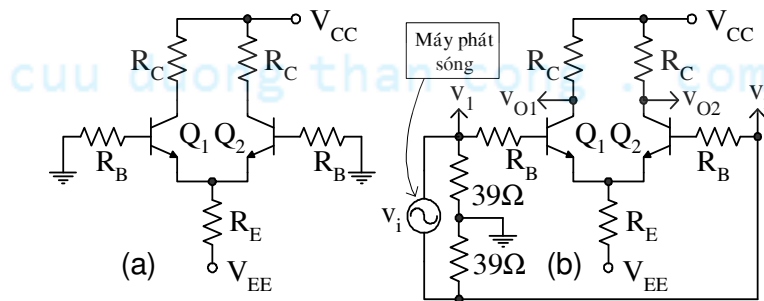
c. Xác định tổng trở vào R_I

Với biến trở $VR = 200K\Omega$ và cách xác định giống như bài thí nghiệm số 2, hãy xác định tổng trở vào của mạch, so sánh kết quả thu được với tính toán và mô phỏng.

d. Xác định tổng trở ra R_O

Với biến trở $VR = 1K\Omega$ và cách xác định giống như bài thí nghiệm số 2, hãy xác định tổng trở ra của mạch, so sánh kết quả thu được với tính toán và mô phỏng. Chú ý khi xác định tổng trở ra cần phải hở tải R_L ra khỏi mạch.

II. Mạch khuếch đại ghép vi sai



Hình 10. (a) Mạch TN đo phân cực, (b) Mạch TN đo A_d

a. Khảo sát phân cực các BJT

Thực hiện mạch trên hình 10(a), với R_E có giá trị tìm được trong phần yêu cầu trước khi vào thí nghiệm của mạch khuếch đại ghép vi sai. Dùng máy đo Fluke 45 nhấn phím V_{DC} , đo tất cả điện áp trên các cực của Q_1 và Q_2 . Từ đó xác định điểm làm việc của Q_1 và Q_2 . Ghi các giá trị đo và tính vào bảng 3, nhận xét kết quả so với yêu cầu thiết kế.

Bảng 3. Bảng đo phân cực của mạch ghép vi sai với điện trở cực phát R_E

V_{B1}	V_{B2}	V_{E1}	V_{C1}	V_{C2}	V_{CEQ1}	V_{CEQ2}	I_{CQ1}	I_{CQ2}
[V]	[V]	[V]	[V]	[V]	[V]	[V]	[mA]	[mA]

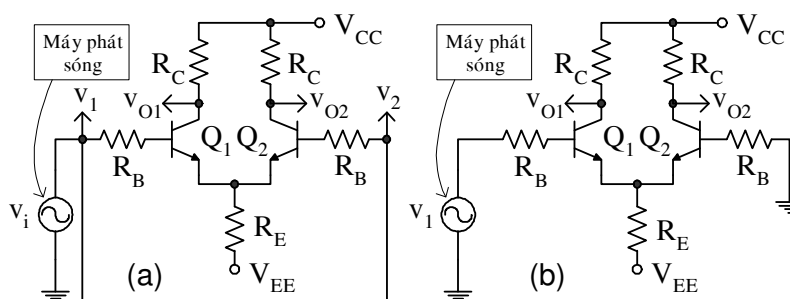
b. Khảo sát chế độ vi sai (Differential mode)

Thực hiện mạch trên hình 10(b), với R_E có giá trị tìm được trong phần yêu cầu trước khi vào thí nghiệm của mạch khuếch đại ghép vi sai. Máy phát sóng chỉnh sóng sin tần số 1kHz, biên độ điều chỉnh sao cho $v_{1p-p} = v_{2p-p} = 50mV$.

Dùng dao động ký để ở AC vẽ lại dạng sóng của v_1 , v_2 , v_{O1} , v_{O2} trên cùng một hệ trục tọa độ theo thời gian. Bằng dao động ký, hãy xác định biên độ của v_{O1} và v_{O2} . Từ đó xác định độ lợi vi sai A_d của mạch, ghi các giá trị vào bảng 4. So sánh các kết quả thu được với tính toán và mô phỏng.

Bảng 4. Bảng đo độ lợi A_d của mạch ghép vi sai với điện trở cực phát R_E

$v_{1m}[mV]$	$v_{2m}[mV]$	$v_{O1m}[V]$	$v_{O2m}[V]$	A_d



Hình 11. (a) Mạch TN đo A_c , (b) Mạch TN đo A_v

c. Khảo sát chế độ cách chung (Common mode)

Thực hiện mạch trên hình 11(a), với R_E có giá trị tìm được trong phần yêu cầu trước khi vào thí nghiệm của mạch khuếch đại ghép vi sai. Máy phát

sóng chỉnh sóng sin tần số 1kHz, biên độ điều chỉnh sao cho $v_{1p-p} = v_{2p-p} = 2V$.

Dùng dao động ký để ở AC vẽ lại dạng sóng của v_1 , v_2 , v_{01} , v_{02} trên cùng một hệ trục tọa độ theo thời gian. Bằng dao động ký, hãy xác định biên độ của v_{01} và v_{02} . Từ đó xác định độ lợi cách chung A_c của mạch, ghi các giá trị vào bảng 5. So sánh các kết quả thu được với tính toán và mô phỏng.

Bảng 5. Bảng đo độ lợi A_c của mạch ghép vi sai với điện trở cực phát R_E

$v_{1m}[mV]$	$v_{2m}[mV]$	$V_{01m}[V]$	$v_{02m}[V]$	A_c

d. Xác định tỉ số CMRR

Từ kết quả ở b và c hãy xác định tỉ số CMRR, so sánh kết quả thu được với tính toán và mô phỏng mạch.

e. Khảo sát mạch với tín hiệu vào bất kỳ

Thực hiện mạch trên hình 11(b), với R_E có giá trị tìm được trong phần yêu cầu trước khi vào thí nghiệm của mạch khuếch đại ghép vi sai. Máy phát sóng chỉnh sóng sin tần số 1kHz, biên độ điều chỉnh sao cho $v_{1p-p} = 50mV$.

Dùng dao động ký để ở AC vẽ lại dạng sóng của v_1 , v_2 , v_{01} , v_{02} trên cùng một hệ trục tọa độ theo thời gian. Bằng dao động ký, hãy xác định biên độ của v_{01} và v_{02} . Từ đó xác định độ lợi áp $A_v = v_{01}/v_1$, ghi các giá trị vào bảng 6. So sánh các kết quả thu được với tính toán và mô phỏng.

Bảng 6. Bảng đo A_v của mạch ghép vi sai với điện trở cực phát R_E

$v_{1m}[mV]$	$v_{01m}[V]$	$v_{02m}[V]$	A_v

f. Khảo sát mạch tăng tỉ số CMRR

i) Thực hiện mạch trên hình 12(a), dùng máy đo Fluke 45 nhấn phím V_{DC} đo điện áp trên cực C của Q_1 và Q_2 (V_{C1} và V_{C2}), điều chỉnh biến trở $V_{R_{ref}}$

sao cho $V_{C1} = V_{C2}$ và bằng với mạch hình 10(a). Thực hiện đo tất cả điện áp trên các cực của Q_1 và Q_2 , xác định điểm làm việc của Q_1 và Q_2 . Ghi các giá trị đo và tính vào bảng 7, so sánh kết quả thu được so với mạch hình 10(a).

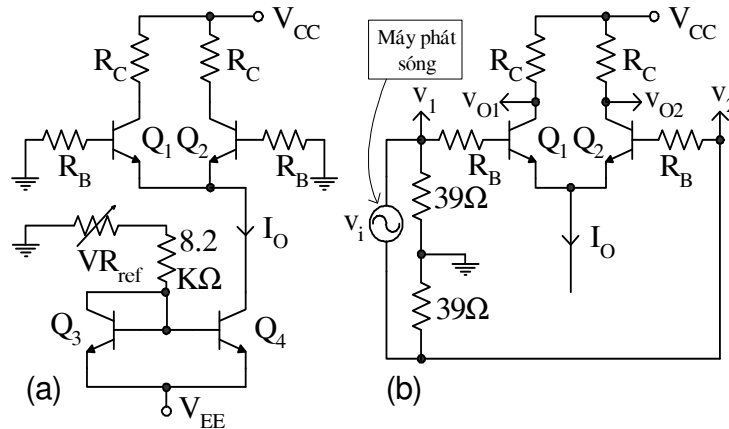
Bảng 7. Bảng đo phân cực của mạch ghép vi sai với nguồn dòng cực phát

V_{B1}	V_{B2}	V_{E1}	V_{C1}	V_{C2}	V_{CEQ1}	V_{CEQ2}	I_{CQ1}	I_{CQ2}
[V]	[V]	[V]	[V]	[V]	[V]	[V]	[mA]	[mA]

ii) Thực hiện mạch trên hình 12(b), máy phát sóng chỉnh sóng sin tần số 1kHz, biên độ điều chỉnh sao cho $v_{1p-p} = v_{2p-p} = 50mV$. Dùng dao động ký xác định biên độ của v_{O1} và v_{O2} , độ lợi vi sai A_d của mạch, ghi kết quả vào bảng 8. So sánh với mạch hình 10(b).

Bảng 8. Bảng đo độ lợi A_d của mạch ghép vi sai với nguồn dòng cực phát

$v_{1m}[mV]$	$v_{2m}[mV]$	$v_{O1m}[V]$	$v_{O2m}[V]$	A_d



Hình 12. Mạch tăng CMRR bởi nguồn dòng cực phát
(a) Mạch TN đo phân cực, (b) Mạch TN đo A_d

iii) Thực hiện mạch trên hình 13(a), máy phát sóng chỉnh sóng sin tần số 1kHz, biên độ điều chỉnh sao cho $v_{1p-p} = v_{2p-p} = 2V$. Dùng dao động ký xác định biên độ của v_{01} và v_{02} , độ lợi cách chung A_c của mạch, ghi kết quả vào bảng 9. So sánh với mạch hình 11(a).

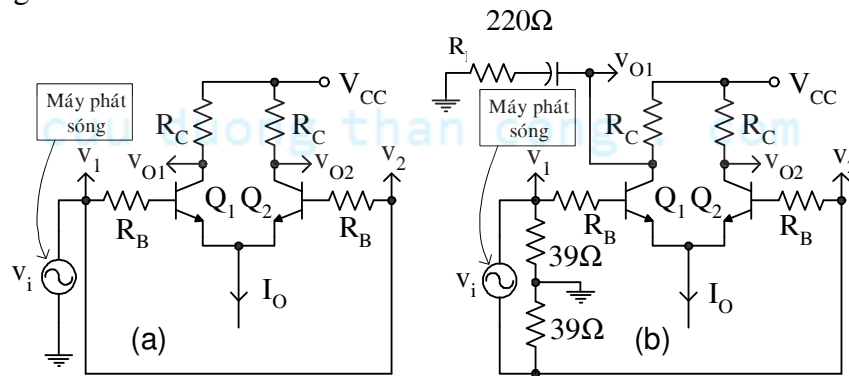
Bảng 9. Bảng đo độ lợi A_c của mạch ghép vi sai với nguồn dòng cực phát

$v_{1m}[mV]$	$v_{2m}[mV]$	$V_{01m}[V]$	$v_{02m}[V]$	A_c

iv) Xác định tỉ số CMRR, so sánh với kết quả ở phần d.

g. Mạch khuếch đại vi sai hoạt động khi có tải

Thực hiện mạch trên hình 13(b), máy phát sóng chỉnh sóng sin tần số 1kHz, biên độ điều chỉnh sao cho $v_{1p-p} = v_{2p-p} = 50mV$. Dùng dao động ký xác định biên độ của v_{01} và v_{02} . So sánh kết quả thu được so với mạch trên hình 12(b). Mạch khuếch đại vi sai này có thể kéo trực tiếp tải 220Ω được không?



Hình 13. Mạch tăng CMRR bởi nguồn dòng cực phát

(a) Mạch TN đo A_c , (b) Mạch TN vi sai có tải R_L

Với mạch trên hình 13(b), thay tụ C_O và tải R_L bởi ngõ vào của mạch ghép Darlington ở hình 9(b). Dùng dao động ký để ở AC xác định biên độ của v_{01} , v_{02} . Hãy so sánh kết quả với trường hợp kéo trực tiếp tải R_L . Quan sát tín hiệu ngõ ra của mạch ghép Darlington, nhận xét vai trò của mạch ghép Darlington trong trường hợp này.

III. Mạch khuếch đại công suất đẩy kéo

1. Mạch khuếch đại công suất đẩy kéo lớp B

a. Phân cực DC

Thực hiện mạch trên hình 8(a). Không cấp nguồn tín hiệu v_i . Dùng máy đo Fluke 45, nhấn DC để đo các giá trị đã tính trong bảng 10. So sánh các giá trị này với các giá trị đã tính toán.

b. Chế độ AC

i) Nối máy phát sóng vào ngõ vào v_i . Chỉnh máy phát sóng dạng sin với biên độ 4V, tần số 1Khz. Dùng dao động ký để ở mode AC, quan sát đồng thời tín hiệu vào v_i và tín hiệu ra v_o . Ghi nhận giá trị điện áp đỉnh trên tải. Từ đó tính giá trị P_L . Vẽ chúng trên cùng một hệ trục tọa độ.

ii) Dùng probe quan sát đồng thời tín hiệu dòng điện qua các chân E của BJT Q_1 và Q_2 thông qua đo điện áp trên các điện trở R_3 và R_4 . Chúng có dạng chỉnh lưu bán kỳ không? Ghi nhận giá trị biên độ của chúng. Các giá trị biên độ này có bằng nhau không? Giải thích. Tính giá trị trung bình của các dòng điện này.

iii) Dùng máy đo Fluke 45 nhấn DC đo dòng điện trung bình I_{av1} của BJT Q_1 và I_{av2} của Q_2 thông qua đo điện áp trên các điện trở R_3 và R_4 , so sánh giá trị đo được với giá trị tính toán ở ii). Dùng các giá trị này để tính toán giá trị trung bình của nguồn V_{CC1} (P_{cc1}) và V_{CC1} (P_{cc2}).

iv) Tính hiệu suất η của mạch.

v) Thay đổi biên độ ngõ vào theo các giá trị cho trên bảng 11. Lần lượt đo và tính lại V_{Lm} , P_L , P_{cc1} và P_{cc2} , η . Vẽ đường cong hiệu suất $\eta(v_i)$.

Bảng 10. Bảng đo phân cực của mạch khuếch đại đẩy kéo lớp B

	I_{R1} [mA]	I_{R2} [mA]	V_{B1} [V]	V_{B2} [V]	V_O [V]	V_{BEQ1} [V]	V_{BEQ2} [V]	V_L [V]
Tính								
Đo								

Bảng 11. Bảng đo các thông số cơ bản ở chế độ AC của mạch khuếch đại đẩy kéo lớp B

V_{im} [V]	4	5	6	7	8	9	10
V_{Lm} [V]							
P_L [mW]							
I_{av1} [mA]							
P_{CC1} [mW]							
I_{av2} [mA]							
P_{CC2} [mW]							
η							

2. Mạch khuếch đại công suất đẩy kéo lớp AB

a. Phân cực DC

Thực hiện mạch trên hình 8(b). Không cấp nguồn tín hiệu v_i . Dùng máy đo Fluke 45, nhấn DC để đo các giá trị đã tính trong bảng 12. So sánh các giá trị này với các giá trị đã tính toán.

b. Chế độ AC

i) Nối máy phát sóng vào ngõ vào v_i . Chỉnh máy phát sóng dạng sin với biên độ 3.4V, tần số 1Khz. Dùng dao động ký để ở mode AC, quan sát đồng thời tín vào v_i và tín hiệu ra v_o . Ghi nhận giá trị điện áp đỉnh trên tải. Từ đó tính giá trị P_L . Vẽ chúng trên cùng một hệ trục tọa độ.

ii) Dùng probe quan sát đồng thời tín hiệu dòng điện qua các chân E của BJT Q_1 và Q_2 thông qua đo điện áp trên các điện trở R_3 và R_4 . Chúng có dạng chỉnh lưu bán kỳ không ? Ghi nhận giá trị biên độ của chúng. Các giá trị biên độ này có bằng nhau không ? Giải thích. Tính giá trị trung bình của các dòng điện này.

iii) Dùng máy đo Fluke 45 nhấn DC đo dòng điện trung bình I_{av1} của BJT Q_1 và I_{av2} của Q_2 thông qua đo điện áp trên các điện trở R_3 và R_4 , so sánh giá trị đo được với giá trị tính toán ở ii). Dùng các giá trị này để tính toán giá trị trung bình của nguồn V_{CC1} (P_{cc1}) và V_{CC1} (P_{cc2}).

iv) Tính hiệu suất η của mạch.

v) Thay đổi biên độ ngõ vào theo các giá trị cho trên bảng 11. Lần lượt đo và tính lại V_{Lm} , P_L , P_{cc1} và P_{cc2} , η . Vẽ đường cong hiệu suất $\eta(v_i)$.

vi) So sánh dạng tín hiệu và các giá trị đã đo được trong khuếch đại lớp AB với khuếch đại lớp B.

Bảng 12. Bảng đo phân cực của mạch khuếch đại đẩy kéo lớp AB

	I_{R1} [mA]	I_{R2} [mA]	V_{B1} [V]	V_{B2} [V]	V_O [V]	V_{BEQ1} [V]	V_{BEQ2} [V]	V_L [V]
Tính								
Đo								

Bảng 13. Bảng đo các thông số ở chế độ AC của mạch khuếch đại đẩy kéo lớp AB

V_{im} [V]	4	5	6	7	8	9	10
V_{Lm} [V]							
P_L [mW]							
I_{av1} [mA]							
P_{CC1} [mW]							
I_{av2} [mA]							
P_{CC2} [mW]							
η							

F. BÁO CÁO THÍ NGHIỆM

Trong bài báo cáo thí nghiệm sinh viên cần trình bày tối thiểu các vấn đề sau:

1. Các mạch thí nghiệm.
2. Các số liệu thiết kế .
3. Các số liệu mô phỏng.
4. Các số liệu chạy mạch thực tế.
5. Các nhận xét, giải thích và so sánh.

G. GIÁ TRỊ ĐIỆN TRỞ 3 VẠCH MÀU

Hai vạch màu đầu tiên có trên thị trường cho điện trở 3 vạch màu sai số 20% là : 10, 12, 15, 18, 20, 27, 33, 39, 47, 56, 68, 82.

cuu duong than cong . com

cuu duong than cong . com