

Lab1- Network solving & Transient response

Mục đích

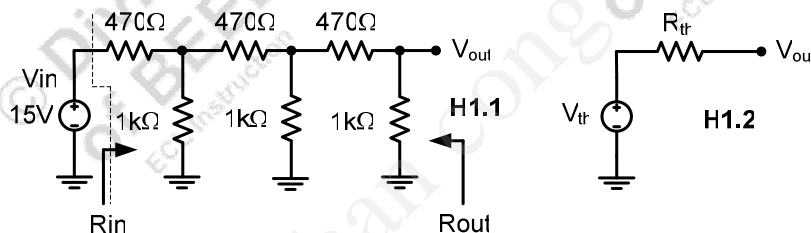
[1] Ôn lại về kiến thức mạch điện: giải tích mạch, mạch tương đương Thevernin, đáp ứng quá độ của mạch RC.

[2] Đo đặc trở kháng vào ra và xây dựng sơ đồ tương đương Thevernin của một mạch điện biết trước.

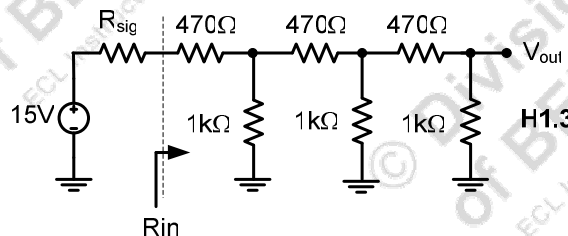
[3] Đo đặc đáp ứng quá độ của một mạch RC biết trước.

1. Chuẩn bị thí nghiệm

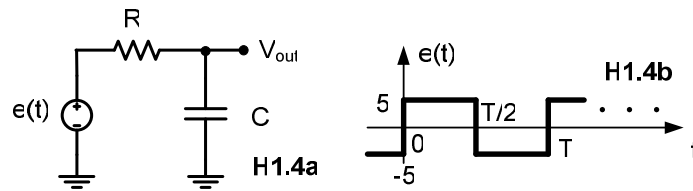
- Đọc lại lý thuyết về giải tích mạch: các phần liên quan trong sách mạch điện I & II.
- Cho mạch điện như **H1.1**, hãy xác định giá trị điện áp tại tất cả các nút của mạch, độ lợi $A_v = V_{out}/V_{in}$, trở kháng vào (R_{in}) và ra (R_{out}) của mạch.



- Xác định sơ đồ tương đương Thevernin của mạch điện trên **H1.1** như hình **H1.2**. Nếu nối tải là $R_L = 1k\Omega$ vào ngõ ra của mạch, hãy xác định điện áp V_{out} bằng 2 cách: a) dùng trực tiếp sơ đồ **H1.1**; b) dùng sơ đồ **H1.2**. Làm tương tự khi tải $R_L = R_{out}$.
- Nếu nguồn vào có nội trở là $R_{sig} = 470\Omega$, thì sơ đồ **H1.1** được vẽ lại như **H1.3**. Hãy xác định điện áp ra bằng 2 cách: a) tính trực tiếp từ sơ đồ **H1.3**; b) dựa vào tổng trở vào và độ lợi áp của mạch trên sơ đồ **H1.1**. Làm lại nếu $R_{sig} = R_{in}$.



- Từ các kết quả tính được hãy rút ra ảnh hưởng của R_{in} , R_{out} khi ta ghép nối tiếp các mạch điện với nhau.
- Cho mạch điện trên **H1.4a**, hãy xác định biểu thức điện áp ra theo R, C và điện áp vào có dạng trên **H1.4b** và giả sử T/2 rất lớn hơn thời gian quá độ của mạch. Hãy vẽ dạng của điện áp ra tương ứng với các trường hợp sau: a) $R = 1k\Omega$, $C = 0.01\mu F$, $T = 2ms$; b) $R = 1k\Omega$, $C = 0.1\mu F$, $T = 2ms$; c) $R = 2k\Omega$, $C = 0.1\mu F$, $T = 2ms$; d) $R = 2k\Omega$, $C = 1\mu F$, $T = 2ms$. Từ đó nhận xét về ảnh hưởng của R & C lên hoạt động của mạch.



- Đọc phần 3, **thực hiện thí nghiệm**, sau đó tóm tắt các công việc chính phải làm trong buổi thí nghiệm.
- Xem lại cách sử dụng dao động ký và máy đo vạn năng để đo các đại lượng liên quan trong buổi thí nghiệm.

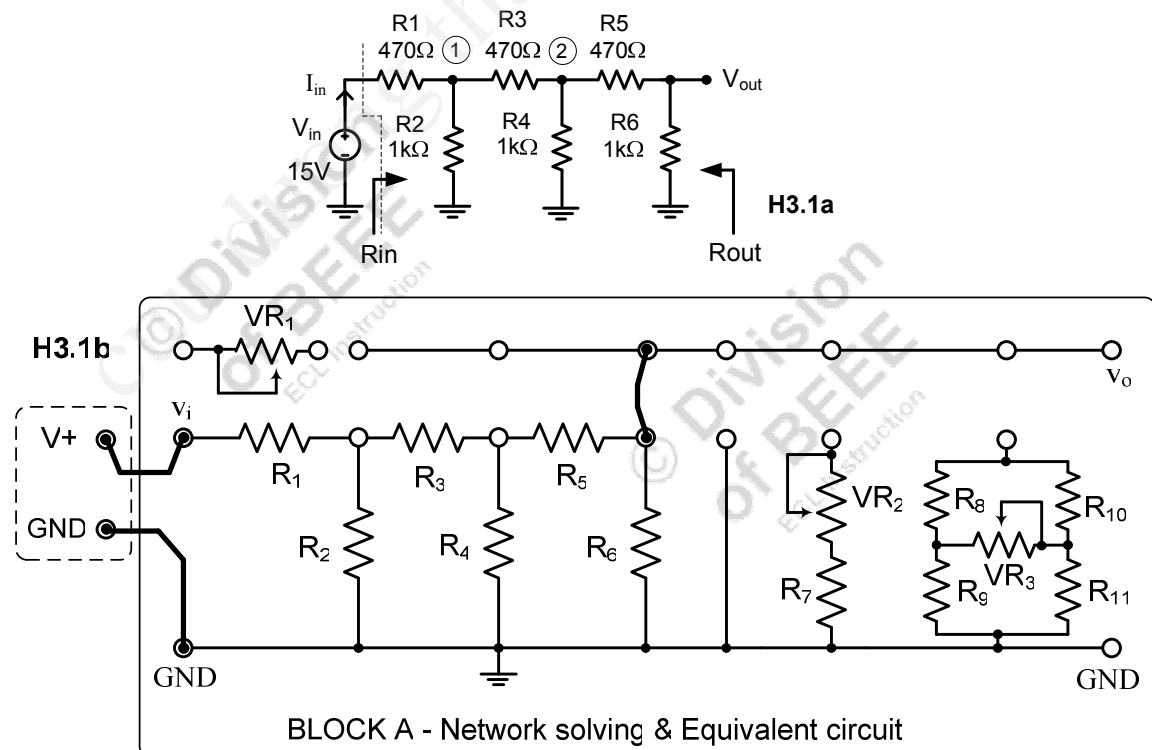
2. Dụng cụ thí nghiệm

- Bộ thí nghiệm chính **ELECTRONIC LAB ANA-MAIN**
- Module: **Network solving & Transient response**
- Dao động ký: **GRS-6052A**
- Máy đo: **Fluke 45**
- Bộ dây nối

3. Thực hiện thí nghiệm

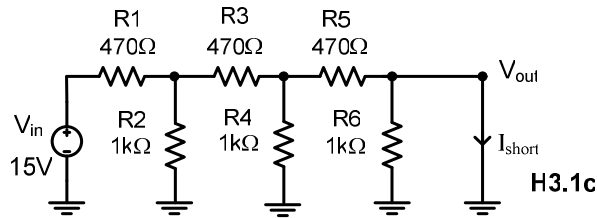
3.1. Phân tích một mạch điện và xây dựng sơ đồ tương đương

- Thực hiện mạch điện trên **H3.1a** dùng **BLOCK A** trên module **Network solving & Transient response** như **H3.1b**.

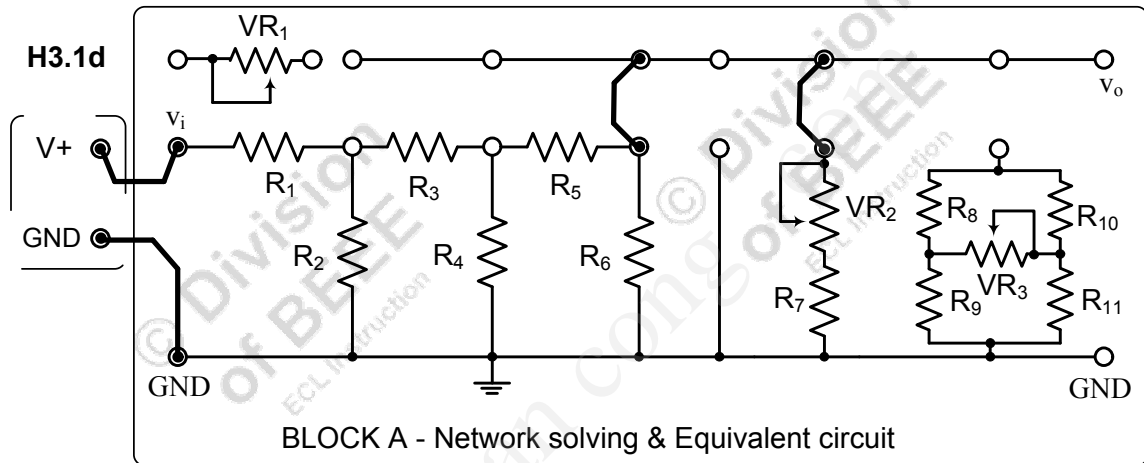


- Nguồn V+ chỉnh 15V, đo tất cả các điện áp tại các nút và so sánh với kết quả tính toán.
- Đo dòng điện I_{in} , từ đó xác định trở kháng vào R_{in} của mạch.

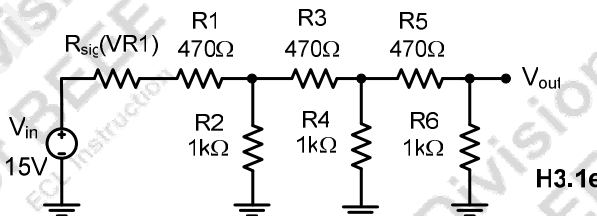
- d. Đo dòng ngắn mạch I_{short} (dòng ngỏ ra khi nối V_{out} xuống GND như **H3.1c**), từ đó xác định trở kháng ra R_{out} của mạch. Suy ra sơ đồ tương đương Thevernin của mạch.



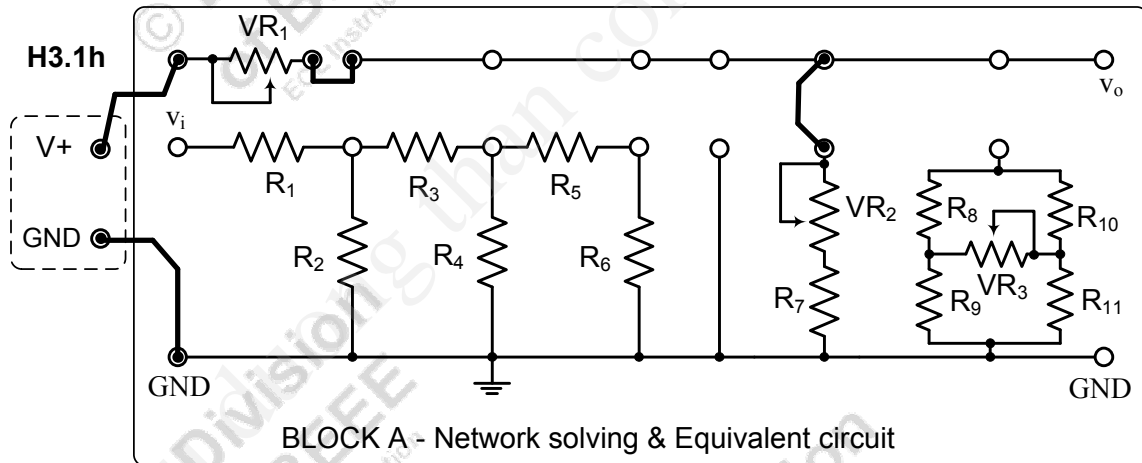
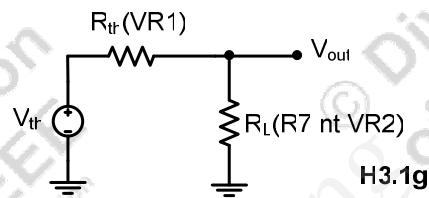
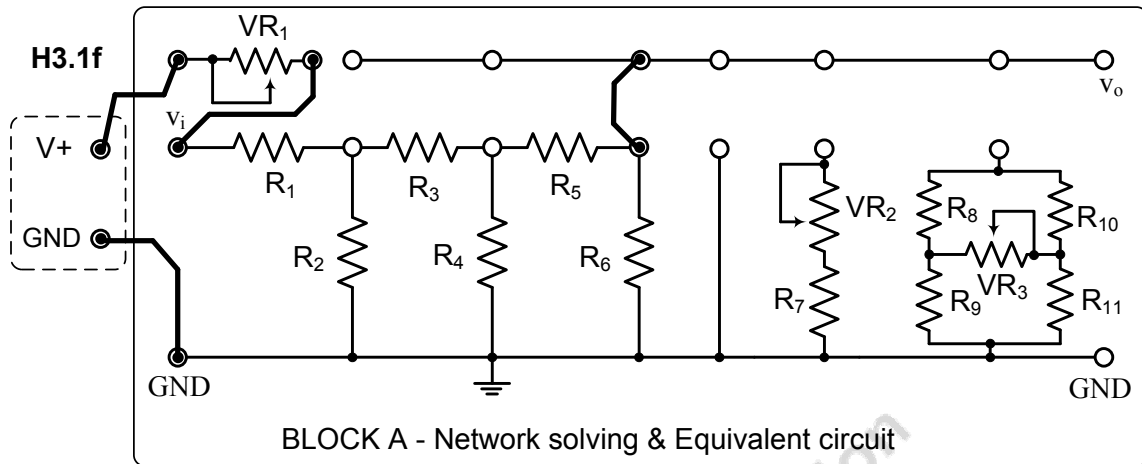
- e. Nối tải $R_L = 1K$ (R_7 nt VR_2) vào ngỏ ra của mạch trên **H3.1a** như **H3.1d** đo điện áp ra V_{out} và so sánh với kết quả tính toán.



- f. Lắp lại bước e với $R_L = R_{\text{out}}$ đo được trong bước d.
g. Thực hiện mạch điện trên **H3.1e** dùng module **Network solving & Transient response** như **H3.1f**. Chính VR_1 để $R_{\text{sig}} = 470\Omega$, đo điện áp V_{out} và so sánh với kết quả tính toán



- h. Lắp lại bước g khi $R_{\text{sig}} = R_{\text{in}}$ đo được trong bước c, đo điện áp V_{out} và so sánh với kết quả tính toán.
i. Thực hiện mạch điện trên **H3.1g** dùng **BLOCK A** trên module **Network solving & Transient response** như **H3.1h**. Chính VR_1 bằng R_{th} , chỉnh VR_2 để $R_L = 1K$, bộ nguồn DC chỉnh giá trị bằng V_{th} , đo điện áp V_{out} và so sánh với kết quả tính toán
j. Lắp lại bước i khi $R_L = R_{\text{out}}$ đo được trong bước d.



Bảng 3.1a. Phân tích mạch và xây dựng sơ đồ tương đương

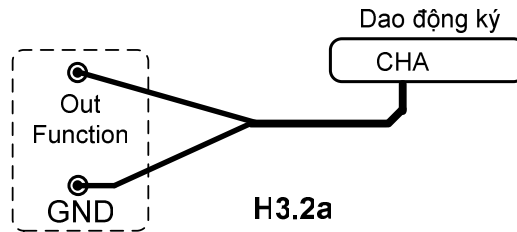
V_{in}	V_1	V_2	V_{out}	A_v	I_{in}	I_{short}	R_{in}	R_{out}	V_{th}	R_{th}
[V]	[V]	[V]	[V]	[V/V]	[mA]	[mA]	[Ω]	[Ω]	[V]	[Ω]

Bảng 3.1b. Các kết quả ngõ ra V_{out} khi có tải (R_L) hoặc nội trở nguồn (R_{sig})

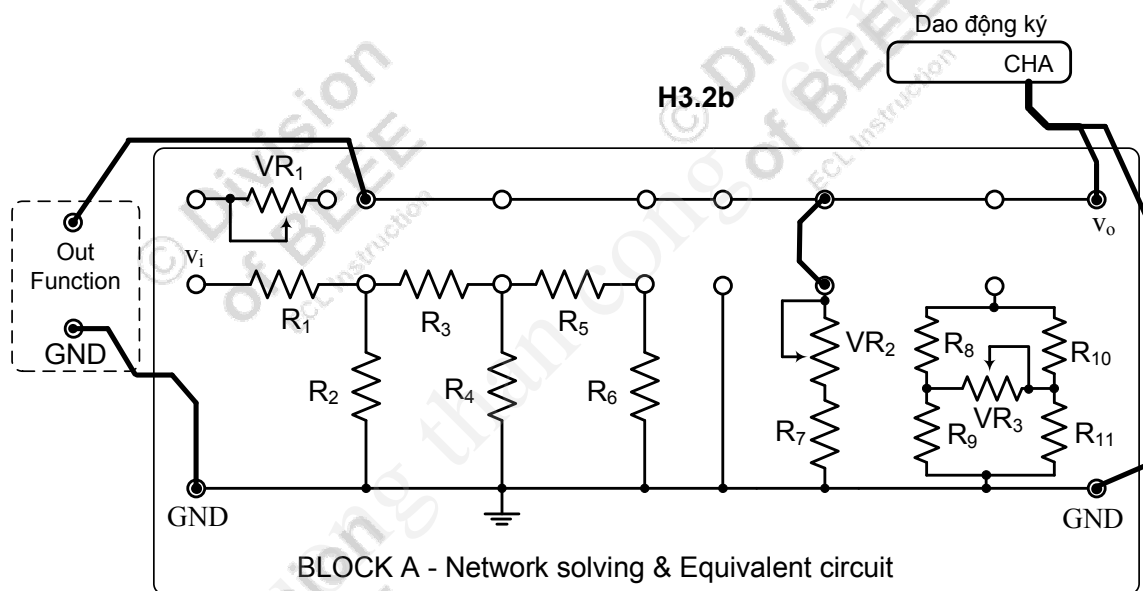
Trường hợp	(e) R_L 1k Ω	(f) R_L R_{out}	(i) R_L 1k Ω	(j) R_L R_{out}	(g) R_{sig} 470 Ω	(h) R_{sig} R_{in}
V_{out} [V]						

3.2. Xác định sơ đồ tương đương của máy phát sóng

- a. Thực hiện mạch điện trên **H3.2a**, độ suy hao chỉnh về 0dB, biên độ chỉnh cực đại (V_{\max}), tần số 1kHz.



- b. Nối tải RL (R7 nt VR2) như **H3.2b**, chỉnh VR₂ sao cho ngõ ra của máy phát sóng bằng $V_{\max}/2$, cách ly và đo giá trị của R_L, đây chính là trở kháng ra của máy phát sóng.

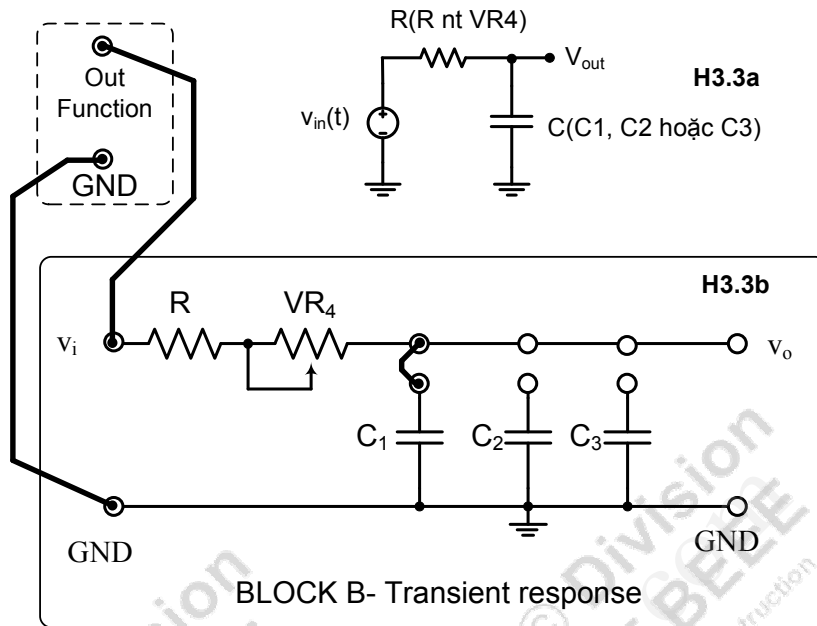


- c. Lặp lại bước a và b khi độ suy hao chỉnh lần lượt là 20dB và 40dB.
d. Vẽ sơ đồ tương đương cho máy phát sóng.

Bảng 3.2. Trở kháng ra của máy phát sóng			
Trường hợp	0dB	20dB	40dB
$R_{\text{out}} [\Omega]$			

3.3. Khảo sát đáp ứng quá độ của mạch RC

- a. Thực hiện mạch điện trên **H3.3a** dùng BLOCK B trên module **Network solving & Transient response** như **H3.3b**.
b. Máy phát sóng chỉnh sóng vuông biên độ 5V tần số 500Hz, đo đặc các số liệu để hoàn thành **Bảng 3.3** trong các trường hợp: a) $R=1k\Omega$, $C=0.01\mu F$; b) $R=1k\Omega$, $C=0.1\mu F$; c) $R=2k\Omega$, $C=0.1\mu F$; d) $R=2k\Omega$, $C=1\mu F$.

**Bảng 3.3** -Kết quả đo đặc ngỏ ra (input: square wave, 500Hz)

$R=1k\Omega$, $C=C1=0.01\mu F$		$R=1k\Omega$, $C=C2=0.1\mu F$	
	CH1: $v_i(t)$ VOLTS/DIV: Mode:DC CH2: $v_o(t)$ VOLTS/DIV: Mode:DC TIME/DIV: 0.5ms		CH1: $v_i(t)$ VOLTS/DIV: Mode:DC CH2: $v_o(t)$ VOLTS/DIV: Mode:DC TIME/DIV: 0.5ms
	Thời hằng: $\tau=.....$		Thời hằng: $\tau=.....$
$R=2k\Omega$, $C=C2=0.1\mu F$		$R=2k\Omega$, $C=C3=1\mu F$	
	CH1: $v_i(t)$ VOLTS/DIV: Mode:DC CH2: $v_o(t)$ VOLTS/DIV: Mode:DC TIME/DIV: 0.5ms		CH1: $v_i(t)$ VOLTS/DIV: Mode:DC CH2: $v_o(t)$ VOLTS/DIV: Mode:DC TIME/DIV: 0.5ms
	Thời hằng: $\tau=.....$		Thời hằng: $\tau=.....$

4. Báo cáo thí nghiệm

- Phân tích so sánh kết quả lý thuyết với thực nghiệm
- Nhận xét về ảnh hưởng của trở kháng vào và ra khi ghép nối tiếp các mạch điện-điện tử với nhau.
- Nhận xét về ảnh hưởng của giá trị R & C lên đáp ứng quá độ của mạch RC

© Division
of BEEE
ECL Instruction

© Division
of BEEE
ECL Instruction

© Division
of BEEE
ECL Instruction

© Division
of BEEE
ECL Instruction