

CHƯƠNG 1

CÁC MẠCH TÍNH TOÁN, ĐIỀU KHIỂN VÀ TẠO HÀM DÙNG KHUẾCH ĐẠI THUẬT TOÁN

Chương này nhằm giới thiệu việc ứng dụng mạch khuếch đại thuật toán (KĐTT) trong các mạch khuếch đại, tính toán, điều khiển, tạo hàm. Khảo sát các mạch cộng, trừ, nhân chia, khai căn, mạch khuếch đại loga và đối loga, mạch vi, tích phân, PD, PID, mạch chỉnh lưu chính xác, mạch so sánh tương tự...

1.1 Khái niệm chung

Hiện nay, các bộ khuếch đại thuật toán (KĐTT) đóng vai trò quan trọng và được ứng dụng rộng rãi trong kỹ thuật khuếch đại, tính toán, điều khiển, tạo hàm, tạo tín hiệu hình sine và xung, sử dụng trong ổn áp và các bộ lọc tích cực... Trong kỹ thuật mạch tương tự, các mạch tính toán và điều khiển được xây dựng chủ yếu dựa trên bộ KĐTT. Khi thay đổi các linh kiện mắc trong mạch hồi tiếp ta sẽ có được các mạch tính toán và điều khiển khác nhau.

Có 2 dạng mạch tính toán và điều khiển : tuyến tính và phi tuyến.

Tuyến tính : có trong mạch hồi tiếp các linh kiện có hàm truyền đạt tuyến tính.

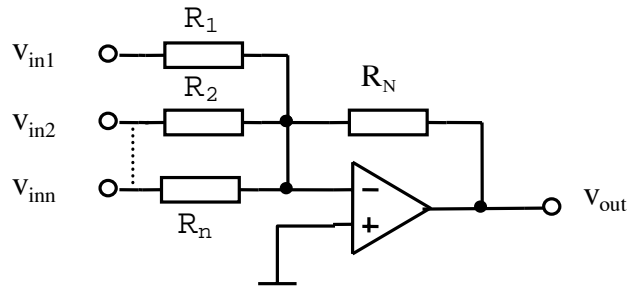
Phi tuyến : có trong mạch hồi tiếp các linh kiện có hàm truyền phi tuyến tính.

Về mặt kỹ thuật, để tạo hàm phi tuyến có thể dựa vào một trong các nguyên tắc sau đây :

1. Quan hệ phi tuyến Volt - Ampe của mặt ghép pn của diode hoặc BJT khi phân cực thuận (mạch khuếch đại loga)
2. Quan hệ phi tuyến giữa độ dốc của đặc tuyến BJT lưỡng cực và dòng Emitơ (mạch nhân tương tự).
3. Làm gần đúng đặc tuyến phi tuyến bằng những đoạn thẳng gấp khúc (các mạch tạo hàm dùng diode).
4. Thay đổi cực tính của điện áp đặt vào phân tử tích cực làm cho dòng điện ra thay đổi (khóa diode, khóa transistor).

1.2 Các mạch tính toán và điều khiển

1.2.1 Mạch cộng đảo



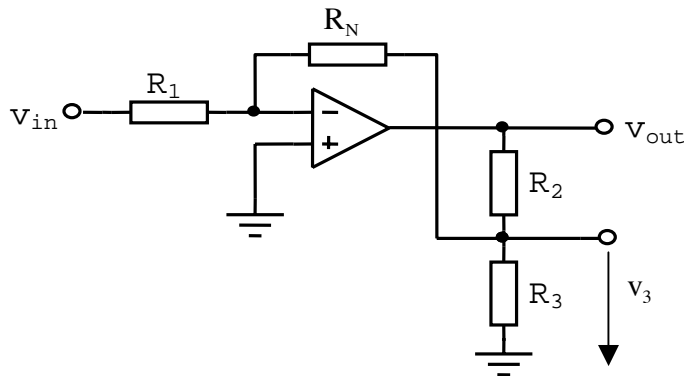
Hình 1.1. Sơ đồ mạch cộng đảo

Áp dụng quy tắc dòng điện nút cho N ta có :

$$\frac{V_{in1}}{R_1} + \frac{V_{in2}}{R_2} + \dots + \frac{V_{inn}}{R_n} + \frac{V_{out}}{R_N} = 0$$

$$\Rightarrow V_{out} = - \left(\frac{R_N}{R_1} V_{in1} + \frac{R_N}{R_2} V_{in2} + \dots + \frac{R_N}{R_n} V_{inn} \right)$$

1.2.2 Mạch khuếch đại đảo với trở kháng vào lớn



Hình 1.2. Sơ đồ mạch khuếch đại đảo với trở kháng vào lớn

Viết phương trình dòng điện cho nút N:

$$\frac{V_{in}}{R_1} + \frac{V_3}{R_N} = 0$$

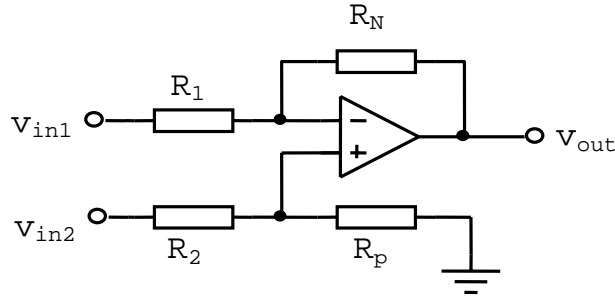
Mà $V_3 = V_{out} \frac{R_3}{R_2 + R_3}$ (điều kiện $R_N \geq R_3$)

$$\Rightarrow -V_{out} = \frac{R_N}{R_1} \left(1 + \frac{R_2}{R_3} \right) V_{in}$$

$$\Rightarrow \text{hệ số khuếch đại của mạch : } K' = \frac{R_N}{R_1} \left(1 + \frac{R_2}{R_3} \right)$$

Trường hợp yêu cầu hệ số khuếch đại lớn thì phải chọn R_1 nhỏ. Lúc đó trở kháng vào của mạch $Z_V = R_1$ nhỏ. Có thể khắc phục nhược điểm đó bằng cách chọn $R_1 = R_N$ lớn. Do đó K' chỉ còn phụ thuộc vào $\frac{R_2}{R_3}$, có thể tăng tỷ số này tùy ý mà vẫn không ảnh hưởng đến trở kháng vào $Z_V = R_1 = R_N$ của mạch. Với các cấu tạo như vậy có thể tăng thêm số đầu vào để thực hiện các mạch cộng hoặc mạch trừ có trở kháng vào lớn.

1.2.3 Mạch trừ



Hình 1.3. Sơ đồ mạch trừ

Điện áp ở cửa vào thuận :

$$V_p = V_{in2} \frac{R_p}{R_p + \frac{R_p}{a}}$$

Điện áp ở cửa vào đảo :

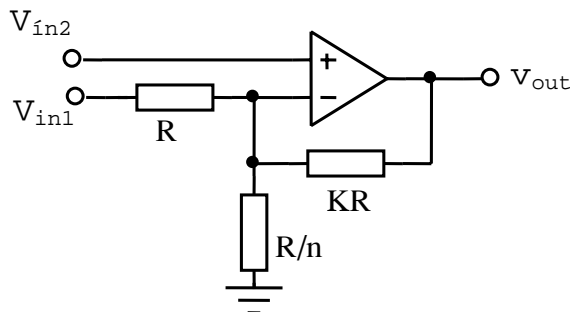
$$V_N = (V_{in1} - V_{out}) \frac{R_N}{R_N + \frac{R_N}{a}} + V_{out}$$

$$\text{Vì } V_d = V_p - V_N = 0 \Rightarrow V_p = V_N$$

$$\Rightarrow V_{in2} \cdot \frac{R_p}{R_p + \frac{R_p}{a}} = \frac{R_N}{R_N + \frac{R_N}{a}} (V_{in1} - V_{out}) + V_{out}$$

$$\Rightarrow V_{out} = a (V_{in2} - V_{in1}) \quad (\text{Nếu } R_N = R_p)$$

1.2.4 Mạch trừ với trở kháng vào lớn



Hình 1.4.a. Sơ đồ mạch trừ có một ngõ vào trở kháng lớn

Viết phương trình dòng điện nút cho nút N_1 và N_2 ta có :

$$\frac{v_{in1} - v_N}{R} - \frac{v_N}{\frac{R}{n}} + \frac{v_{out} - v_N}{KR} = 0 \quad \text{Mà } v_N = v_{in2}$$

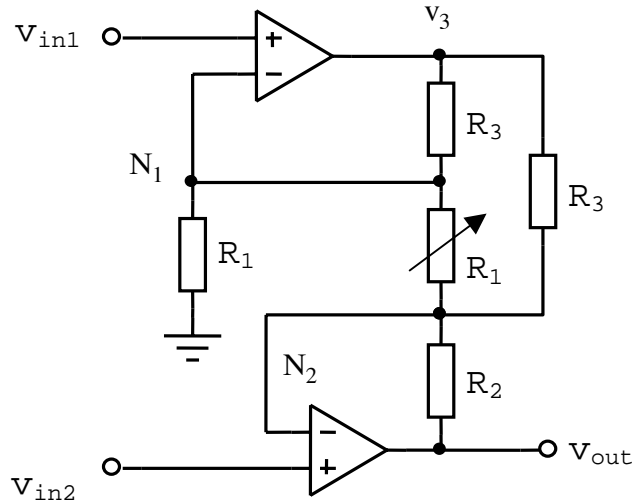
$$\Rightarrow v_{in1} - v_{in2} = nv_{in2} + \frac{v_{out} - v_{in2}}{K} = 0$$

$$\Rightarrow Kv_{in1} - (n+1)Kv_{in2} + v_{out} - v_{in2} = 0$$

$$\Rightarrow v_{out} = v_{in2} + K(n+1)v_{in2} - Kv_{in1}$$

$$\Rightarrow v_{out} = (1 + K + nK)v_{in2} - Kv_{in1}$$

Hệ số của V_{in2} luôn luôn lớn hơn hệ số của $V_{in1} \Rightarrow$ mạch không tạo được điện áp ra có dạng : $K(V_{in2} - V_{in1})$. Trở kháng vào của cửa P lớn ($Z_v = r_d$), nên không yêu cầu nguồn v_{in2} có công suất lớn.



Hình 1.4.b. Sơ đồ mạch trừ có hai ngõ vào trở kháng đều lớn

Hình 1.4.b trình bày mạch điện có trở kháng vào của cả hai cửa (cửa v_{in1} và v_{in2}) đều lớn.

Viết phương trình dòng điện nút cho N_1 và N_2 ta có :

$$\begin{cases} \frac{v_3 - v_{in1}}{R_3} + \frac{v_{in2} - v_{in1}}{R_1} + \frac{-v_{in1}}{R_2} = 0 \\ \frac{v_3 - v_{in2}}{R_3} + \frac{v_{out} - v_{in2}}{R_2} + \frac{v_{in1} - v_{in2}}{R_1} = 0 \end{cases}$$

Suy ra:
$$v_{out} = (1 + R_2 \frac{R_1 + 2R_3}{R_1 R_3})(v_{in2} - v_{in1})$$

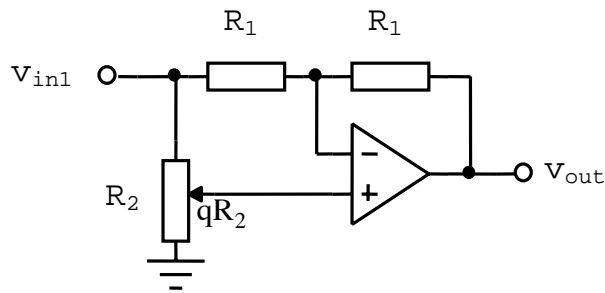
Ta thấy trở kháng vào của cả hai cửa đều lớn và bằng r_d của KĐTT. Có thể thay đổi được hệ số khuếch đại $K' = 1 + R_2 \frac{R_1 + 2R_3}{R_1 R_3}$ khi thay đổi R_1 .

$$K = K_{\min} \text{ khi } R_1 = \infty$$

Lúc đó:
$$v_{\text{out}} = \left(1 + \frac{R_2}{R_3}\right)(v_{\text{in2}} - v_{\text{in1}})$$

Vì $R_2 \neq 0, R_3 \neq \infty$ nên $K' > 1$

1.2.5 Mạch tạo điện áp ra có cực tính thay đổi



Hình 1.5. Sơ đồ mạch tạo điện áp ra có cực tính thay đổi

Ta có :
$$v_N = \frac{v_{\text{in1}} - v_{\text{out}}}{2} + v_{\text{out}} = \frac{v_{\text{in1}} + v_{\text{out}}}{2}$$

$$v_P = q v_{\text{in1}}$$

Vì :
$$v_P = v_N \Rightarrow \frac{v_{\text{in1}} + v_{\text{out}}}{2} = q v_{\text{in1}}$$

$$\Rightarrow v_{\text{out}} = (2q - 1)v_{\text{in1}}$$

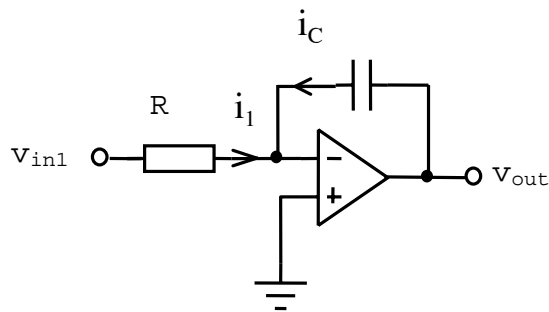
Khi thay đổi tiếp điểm trên chiết áp R_2 ta có hệ số của v_{out} lúc dương, lúc âm.

Khi $q = 1/2 \Rightarrow v_{\text{out}} = 0$ mặc dù $v_{\text{in1}} \neq 0$

Khi $q > 1/2 \Rightarrow v_{\text{out}}$ và v_{in1} cùng pha

Khi $q < 1/2 \Rightarrow v_{\text{out}}$ và v_{in1} ngược pha

1.2.6 Mạch tích phân đảo



Hình 1.6.a. Sơ đồ mạch tích phân đảo

Phương trình dòng điện nút tại N:

$$i_l + i_c = 0 \text{ hay } \frac{v_{inl}}{R} + C \frac{dv_{out}}{dt} = 0$$

Suy ra
$$v_{out} = -\frac{1}{RC} \int v_{inl}(t) dt = -\frac{1}{RC} \int_0^t v_{inl}(t) dt + v_{out}(t=0)$$

\Rightarrow điện áp ra tỉ lệ với tích phân điện áp vào.

Thường chọn hằng số thời gian $\tau = RC = 1s$

$v_{out}(t=0)$ là điều kiện đầu, không phụ thuộc vào điện áp vào v_{inl} .

Nếu v_{inl} là điện áp xoay chiều hình sin: $v_{inl} = V_{inl} \sin \omega t$ thì:

$$v_{out} = -\frac{1}{RC} \int V_{inl} \cdot \sin \omega t \cdot dt = \frac{V_{inl}}{\omega RC} \cdot \cos \omega t = V_{out} \cos \omega t$$

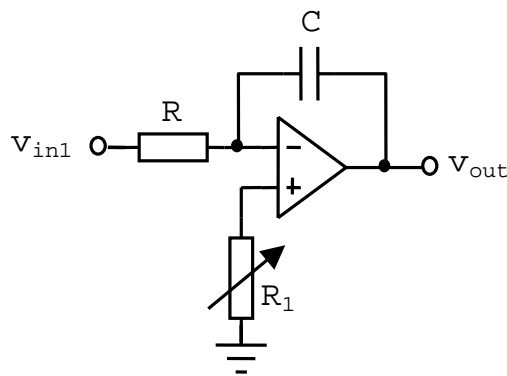
\Rightarrow biên độ điện áp ra tỷ lệ nghịch với tần số.

Đặc tuyến biên độ - tần số của mạch tích phân :

$$\frac{V_{out}}{V_{inl}} = f(\omega) \text{ có độ dốc } -20\text{dB/decade}.$$

Mạch được gọi là mạch tích phân trong một phạm vi tần số nào đó nếu trong phạm vi tần số đó đặc tuyến biên - tần của nó giảm với độ dốc 20dB/decade.

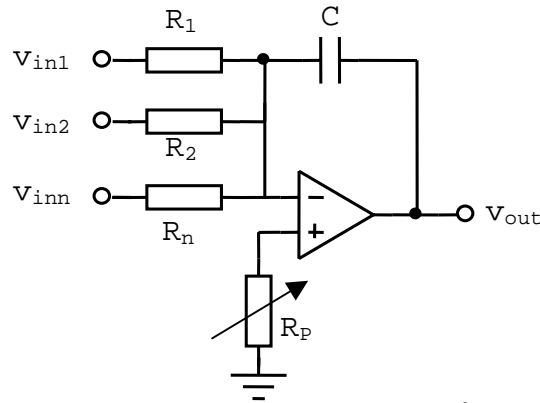
Để giảm ảnh hưởng của dòng tĩnh I_t và điện áp lệch không có thể gây sai số đáng kể cho mạch tích phân, ở cửa thuận của bộ KĐTT người ta mắc thêm một điện trở thay đổi được R_1 và nối xuống masse.



Hình 1.6.b. Mạch tích phân đảo có biến trở R_1 bù dòng lệch không.

Điều chỉnh R_1 sao cho $R_1 \cong R$ thì giảm được tác dụng của dòng điện lệch không $I_o = I_P - I_N$ và điện áp lệch không $v_o = v_P - v_N$ (khi $v_{out} = 0$)

1.2.7 Mạch tích phân tổng

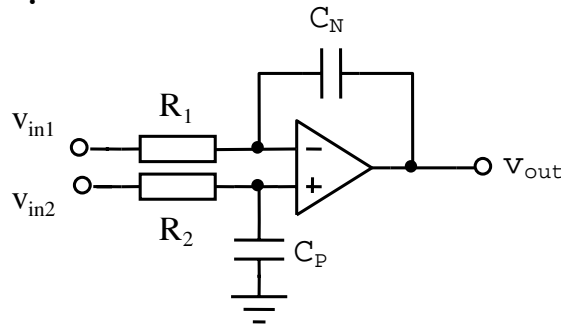


Hình 1.7. Sơ đồ mạch tích phân tổng

Dùng phương pháp xếp chồng và viết phương trình dòng điện nút đối với nút N ta tìm được:

$$v_{out} = -\frac{1}{C} \int \left(\frac{v_{in1}}{R_1} + \frac{v_{in2}}{R_2} + \dots + \frac{v_{inn}}{R_n} \right) dt$$

1.2.8 Mạch tích phân hiệu



Hình 1.8. Sơ đồ mạch tích phân hiệu

Viết phương trình đối với nút N :

$$\frac{v_{in1} - v_N}{R_1} + C_N \cdot \frac{d(v_{out} - v_N)}{dt} = 0 \quad (1)$$

Đối với nút P :

$$\frac{v_{in2} - v_P}{R_2} - C_P \cdot \frac{dv_P}{dt} = 0 \quad (2)$$

Biến đổi và cho $v_N = v_P$, $R_1 C_N = R_2 C_P = RC$

$$(1) \Rightarrow v_{in1} - v_N = -R_1 C_N \cdot \frac{dv_{out}}{dt} + R_1 C_N \cdot \frac{dv_N}{dt}$$

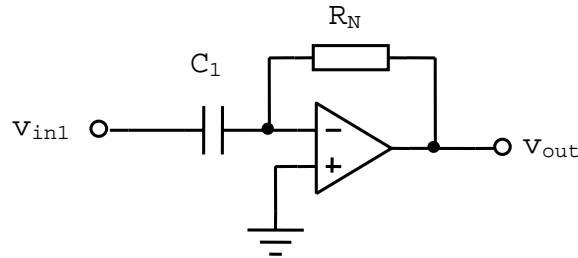
$$(2) \Rightarrow v_{in2} - v_P = R_2 C_P \cdot \frac{dv_P}{dt}$$

Suy ra:

$$v_{in2} - v_{in1} = RC \frac{dv_{out}}{dt}$$

$$\Rightarrow v_{out} = \frac{1}{RC} \int (v_{in2} - v_{in1}) dt$$

1.2.9. Mạch vi phân



Hình 1.9. Sơ đồ mạch vi phân

Ta có :

$$i = C_1 \frac{dv_{in1}}{dt} = \frac{v_{out}}{R_N}$$

$$\Rightarrow v_{out} = -R_N C_1 \frac{dv_{in1}}{dt}$$

giả thiết: $v_{in1} = V_{in1} \sin \omega t$

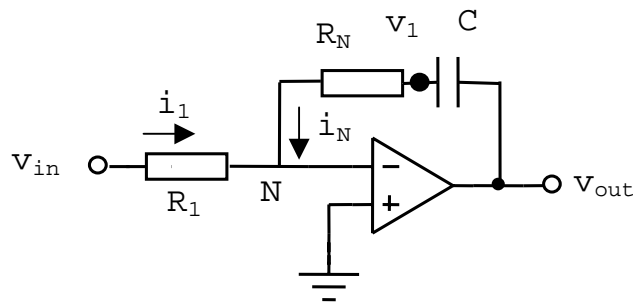
$$\Rightarrow v_{out} = -R_N C_1 \omega V_{in1} \cos \omega t = -V_{out} \cos \omega t$$

Hệ số khuếch đại của mạch: $K' = \frac{V_{out}}{V_{in1}} = \omega R_N C_1$

K' tăng theo tần số và đồ thị bode có độ dốc 20dB/decade.

Vậy : Mạch được gọi là mạch vi phân trong một phạm vi tần số nào đó nếu trong phạm vi tần số đó đặc tuyến biên - tần của nó tăng với độ dốc 20dB/decade.

1.2.10 Mạch PI (Proportional Integrated)



Hình 1.10.a. Sơ đồ mạch PI

Mạch thường được sử dụng trong các mạch điều khiển.

Mạch có điện áp ra được biểu diễn theo dạng: $v_{out} = A v_{in} + B \int v_{in} dt$

Áp dụng phương trình cân bằng dòng tại N: $i_1 + i_N = 0 \Rightarrow i_N = -i_1 = -v_{in}/R_1$ (1)

Mặt khác:

$$v_{out} = v_c + v_1 = \frac{1}{C} \int i_N dt + R_N i_N \quad (2)$$

Thay (1) vào (2)

$$\Rightarrow v_{out} = -R_N/R_1 v_{in} - \frac{1}{R_1 C} \int v_{in} dt$$

Giả sử $v_{in} = V_{in} \cos \omega t$

$$\Rightarrow v_{out} = -\frac{R_N}{R_1} V_{in} \cos \omega t - \frac{V_{in}}{\omega R_1 C} \sin \omega t = V_{out} \cos(\omega t + \Phi)$$

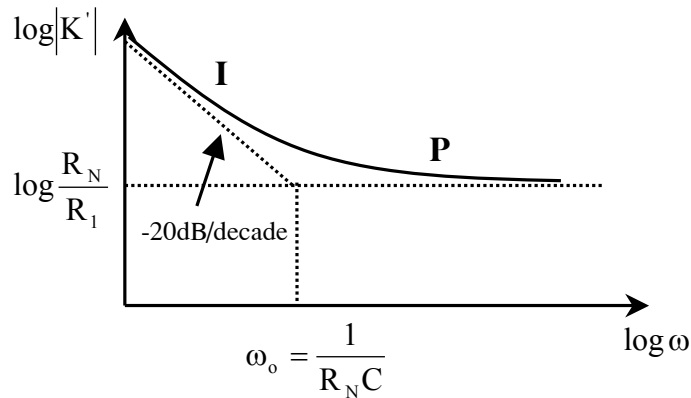
\Rightarrow Đặc tuyến biên tần:

$$|K'| = \left| \frac{V_{out}}{V_{in}} \right| = \frac{1}{R_1} \sqrt{R_N^2 + \frac{1}{\omega^2 C^2}} = \frac{1}{R_1} \sqrt{\frac{\omega^2 R_N^2 C^2 + 1}{\omega^2 C^2}} = \frac{1}{R_1} \sqrt{\left(\frac{\omega}{\omega_0} \right)^2 + 1}$$

Đặt: $\omega_0 = \frac{1}{R_N C}$ Khi $\omega \ll \omega_0$ thì $|K'| \approx \frac{1}{R_1} \frac{1}{\omega C}$

Suy ra đặc tuyến biên độ tần số có độ dốc -20dB/decade (tương ứng khu vực I)

Suy ra sơ đồ làm việc như một mạch tích phân

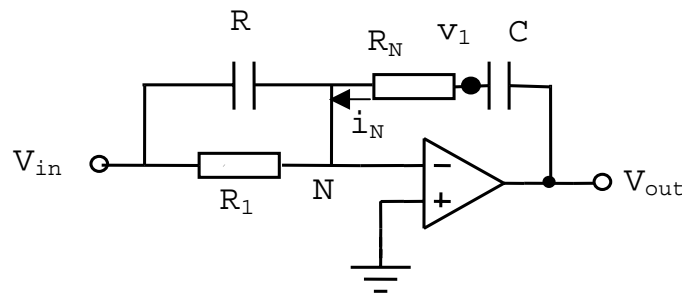


Hình 1.10.b. Đặc tuyến biên tần của mạch PI

Khi $\omega \gg \omega_0 \Rightarrow |K'| \approx \frac{R_N}{R_1} \Rightarrow$ Mạch mang tính chất khuếch đại nhiều hơn (tương ứng

với khu vực P). Khu vực trung gian là khu vực chuyển tiếp.

1.2.11 Mạch PID (Proportional Integrated Differential)



Hình 1.11.a. Sơ đồ mạch PID

PID cũng là mạch hay được sử dụng trong kỹ thuật điều khiển để mở rộng phạm vi tần số điều khiển của mạch và trong nhiều trường hợp tăng tính ổn định của hệ thống điều khiển trong một dải tần số rộng.

Điện áp ra có dạng: $v_{out} = Av_{in} + B \int v_{in} dt + C \frac{dv_{in}}{dt}$

Từ phương trình dòng điện nút tại N: $\frac{v_{in}}{R_1} + C_1 \frac{dv_{in}}{dt} + i_N = 0$ (1)

Và phương trình điện áp ra trên nhánh ra: $v_{out} = i_N R_N + \frac{1}{C_N} \int i_N dt$ (2)

Thay (1) vào (2):

$$v_{out} = - \left(\frac{v_{in}}{R_1} + C_1 \frac{dv_{in}}{dt} \right) R_N + \frac{1}{C_N} \int \left(\frac{v_{in}}{R_1} + C_1 \frac{dv_{in}}{dt} \right) dt$$

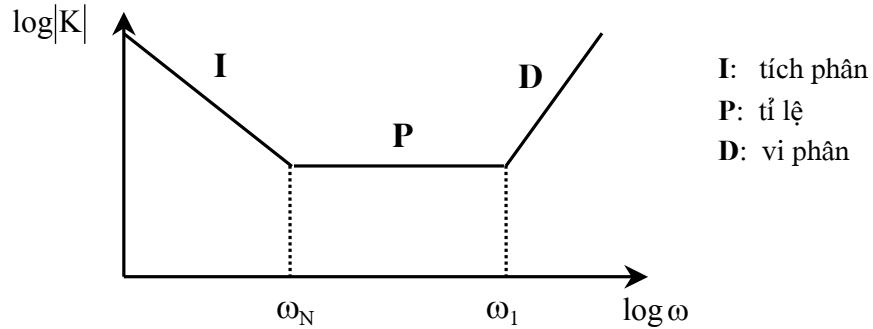
Suy ra: $v_{out} = - \left(\frac{R_N}{R_1} + \frac{C_1}{C_N} \right) v_{in} - \frac{1}{R_N C_N} \int v_{in} dt - R_N C_1 \frac{dv_{in}}{dt}$ (*)

* Ở tần số thấp $\omega \ll \omega_N = \frac{1}{R_N C_N}$ thì thành phần tích phân trong (*) chiếm ưu thế.

* Ở tần số cao $\omega \gg \omega_N = \frac{1}{R_N C_N}$ thì thành phần vi phân trong (*) chiếm ưu thế.

- Trong dải: $\omega_N < \omega < \omega_1$ thì thành phần khuếch đại $\left(\frac{R_N}{R_1} + \frac{C_1}{C_N} \right) v_{in}$ chiếm ưu thế.

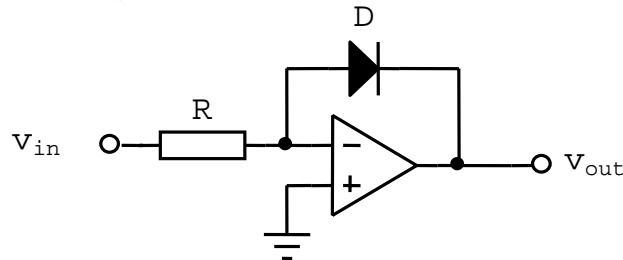
Do đó đặc tuyến biên tần của mạch có dạng như hình vẽ:



Hình 1.11.b. Đặc tính biên tần mạch PID

1.3 Các mạch khuếch đại và tính toán phi tuyến liên tục

1.3.1 Mạch khuếch đại Loga



Hình 1.12.a. Sơ đồ mạch khuếch đại Loga dùng Diode

Để tạo mạch khuếch đại loga, mắc diode hoặc BJT ở mạch hồi tiếp của bộ KĐTT.

Mạch điện dùng diode (1.12.a.) có thể làm việc tốt với dòng điện I nằm trong khoảng $nA \rightarrow mA$

Dòng điện qua diode và điện áp đặt lên diode có quan hệ :

$$i_D = I_0 \exp \left(\frac{v_D}{v_T} \right)$$

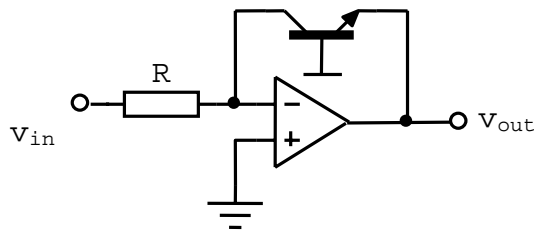
Trong đó :

i_D, v_D : dòng điện qua diode và điện áp đặt lên diode.

I_0 : dòng điện bão hòa, có trị số bằng dòng qua diode ứng với điện áp ngược cho phép.

v_T : điện áp nhiệt. Ở nhiệt độ bình thường thì $v_T = 26mV$

$$\Rightarrow v_{out} \cong -v_D = -v_T \ln \frac{i_D}{I_0} = -v_T \ln \frac{v_{in}}{RI_0}$$



Hình 1.12.b. Sơ đồ mạch khuếch đại Loga dùng BJT

Mạch (1.12.b.) làm việc tốt với dòng điện trong khoảng $pA \rightarrow mA$

Dòng Collector i_C phụ thuộc vào điện áp Bazo - emitơ theo quan hệ :

$$i_C = A_N i_E = A_N I_{Ebh} (e^{\frac{v_{BE}}{v_T}} - 1)$$

Với A_N : hệ số khuếch đại dòng điện khi mắc Bazo chung (BC)

I_{Ebh} : là dòng điện emitơ ở trạng thái bão hòa.

Khi $e^{\frac{v_{BE}}{v_T}} - 1 \gg 0 \Leftrightarrow e^{\frac{v_{BE}}{v_T}} \gg 1$

Ta có: $i_C = A_N I_{Ebh} e^{\frac{v_{BE}}{v_T}}$

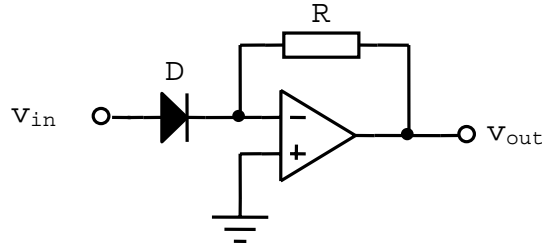
Mà $v_{out} = -v_{BE}$ và $i_C = v_{in}/R$

$$\Rightarrow v_{out} = -v_T \ln \frac{i_C}{A_N I_{Ebh}} = -v_T \ln \frac{v_{in}}{A_N I_{Ebh} R}$$

Mạch chỉ làm việc với điện áp vào dương (do mối nối p-n)

Muốn làm việc với điện áp âm → thay BJT npn bằng BJT pnp.

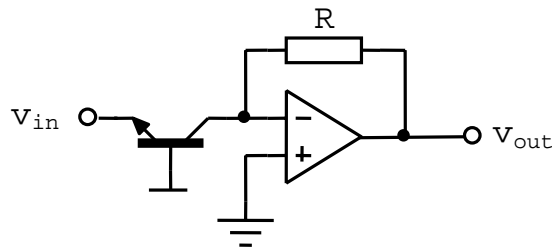
1.3.2 Mạch khuếch đại đối Loga



Hình 1.13.a. Sơ đồ mạch khuếch đại đối Loga dùng Diode

$$v_{out} = -I_D R = -R I_0 e^{\frac{v_D}{V_T}}$$

Vì: $v_D = v_{in}$ nên $v_{out} = -R I_0 e^{\frac{v_{in}}{V_T}}$



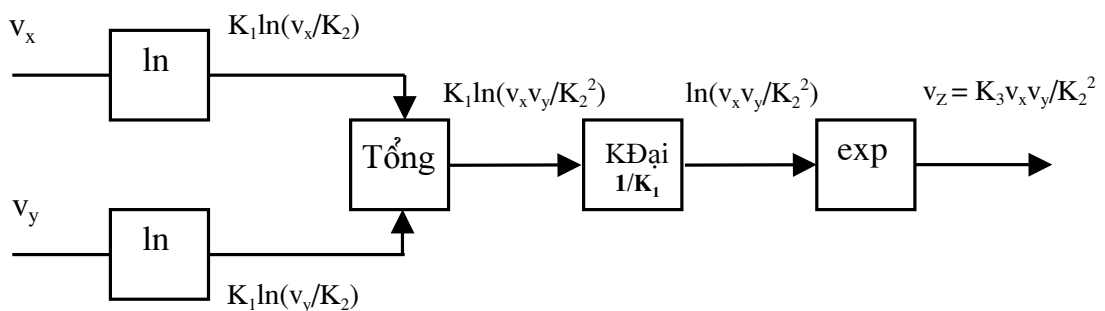
Hình 1.13.b. Sơ đồ mạch khuếch đại đối Loga dùng Transistor

$$i_C = A_N I_{Ebh} e^{\frac{v_{BE}}{V_T}} = A_N I_{Ebh} e^{\frac{-v_{in}}{V_T}}$$

(Do $v_{BE} = -v_{in}$)

$$\Rightarrow v_{out} = i_C R = R A_N I_{Ebh} e^{\frac{-v_{in}}{V_T}}$$

1.3.3 Mạch nhân dùng nguyên tắc khuếch đại loga và đối loga



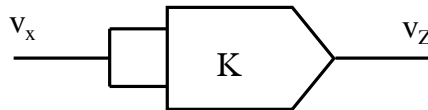
Hình 1.14. Mạch nhân dùng nguyên tắc khuếch đại Loga và đối Loga

Các mạch khuếch đại loga và đối loga có thể dùng mạch như đã xét ở mục trên. Coi mạch tổng có thể dùng một khuếch đại tổng KĐTT. Mạch nhân này có sai số khoảng 0,25% đến 1% so với giá trị cực đại của tín hiệu vào.

Mạch chỉ làm việc được với các tín hiệu $v_X, v_Y > 0$ (do tính chất hàm loga). Mạch nhân 4200 là một trong những mạch tiêu biểu được chế tạo theo nguyên tắc này.

1.3.4 Mạch lũy thừa bậc hai

Đầu hai đầu vào của mạch nhân với nhau ta sẽ có mạch lũy thừa:



Hình 1.15. Sơ đồ mạch lũy thừa bậc hai

Lúc này $v_X = v_Y \Rightarrow v_Z = K \cdot v_X^2$

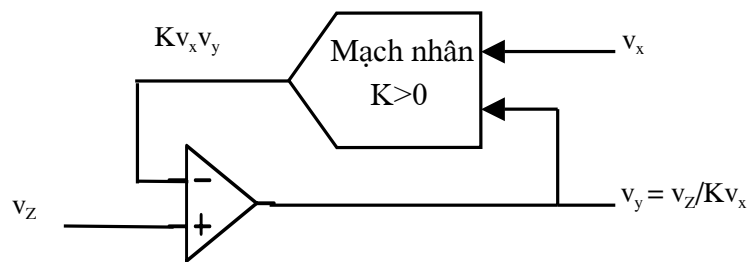
Giả sử điện áp vào có dạng sin: $v_X = V \cos \omega t$

$$\begin{aligned} \text{Thì điện áp ra: } v_{\text{out}} &= K(V \cos \omega t)^2 = \frac{KV^2}{2}(1 + \cos 2\omega t) \\ &= \frac{KV^2}{2}(1 + \cos 2\omega t) \end{aligned}$$

\Rightarrow có thể dùng mạch lũy thừa bậc hai để nhân tần số.

1.3.5 Mạch chia theo nguyên tắc nhân đảo

a. Mạch chia thuận

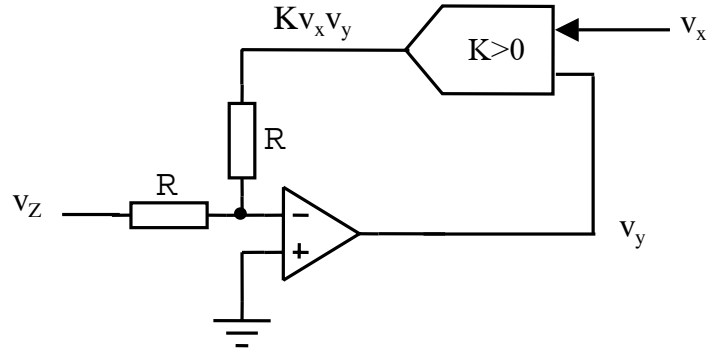


Hình 1.16. Sơ đồ mạch chia thuận

Ta có tại cửa thuận :

$$\begin{aligned} v_N &= K v_X v_Y \\ v_P &= v_Z \quad \text{mà } v_P = v_N \\ \Rightarrow v_Z &= K v_X v_Y \\ \Rightarrow v_{\text{in}} = v_Y &= \frac{v_Z}{K v_X} \end{aligned}$$

b. Mạch chia đảo



Hình 1.17. Sơ đồ mạch chia đảo

PTCB dòng tại N : $\frac{K \cdot v_X}{R} + \frac{v_Z}{R} = 0 \Rightarrow v_Y = -\frac{v_Z}{K v_X} = 0$

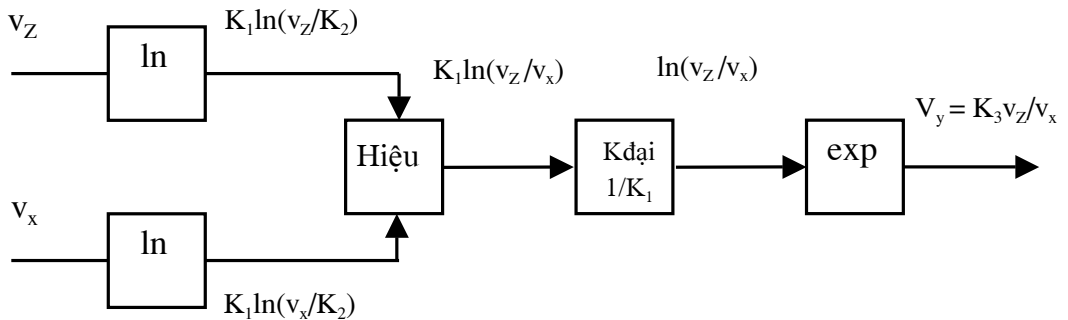
Trong các biểu thức trên v_Z có thể lấy dấu tùy ý, còn v_X luôn luôn dương.

Nếu $v_X < 0$ thì hồi tiếp qua bộ nhân về đầu vào bộ KĐTT là hồi tiếp dương, làm cho mạch chuyển sang trạng thái bão hòa gây méo lớn.

$v_X > 0$ chỉ đúng với mạch nhân thuận ($K > 0$)

$v_X < 0$ chỉ đúng với mạch nhân đổi dấu ($K < 0$)

1.3.6 Chia mạch dùng khuếch đại loga và đối loga



Hình 1.18. Mạch chia tương tự dùng nguyên tắc khuếch đại Loga và đối Loga

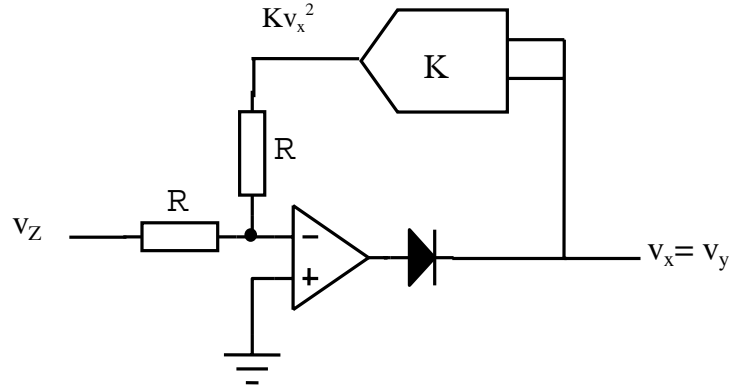
$$A = K_1 \ln \frac{v_Z}{K_2} - K_1 \ln \frac{v_X}{K_2} = K_1 \ln \frac{v_Z}{v_X}$$

$$v_Y = K_3 \cdot e^{\ln \frac{v_Z}{v_X}} = K_3 \frac{v_Z}{v_X} = K \frac{v_Z}{v_X}$$

Điều kiện : v_Z, v_X, v_Y : chỉ lấy giá trị dương

1.3.7 Mạch khai căn

Mạch khai căn được thực hiện bằng cách mắc vào mạch hồi tiếp của bộ KĐTT một mạch lũy thừa.



Hình 1.19.a. Mạch khai căn đảo

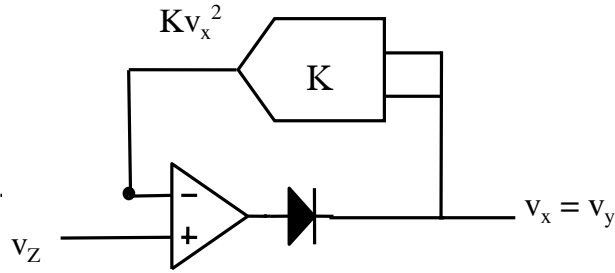
$$v_P = 0; \quad v_N = \frac{v_Z}{2} + \frac{Kv_x^2}{2} \quad (\text{dùng phương pháp xếp chồng})$$

Do :

$$v_P = v_N = 0 \Rightarrow \frac{v_Z}{2} + \frac{Kv_x^2}{2} = 0$$

$$\Rightarrow v_x^2 = v_y^2 = v_{out}^2 = \frac{-v_Z}{K}$$

$$\Rightarrow v_{out} = \sqrt{\frac{1}{K}(-v_Z)} \quad \text{với } v_Z < 0$$



Hình 1.19.b. mạch khai căn thuận

Ta có:

$$v_Z = v_N$$

Mà

$$v_N = Kv_x^2 = Kv_y^2 = Kv_{out}^2$$

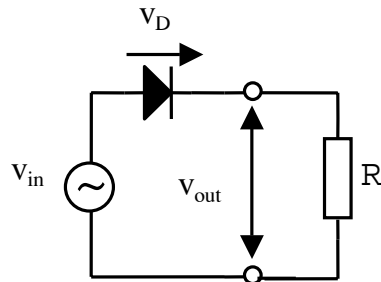
$$\Rightarrow Kv_{out}^2 = v_Z \Rightarrow v_{out} = \sqrt{\frac{v_Z}{K}} \quad \text{với } v_Z \geq 0$$

Mạch điện hình 1.19.a chỉ làm việc với điện áp vào $v_Z < 0$, còn mạch điện hình 1.19.b thì $v_Z > 0$. Trong trường hợp ngược lại thì mạch sẽ có hồi tiếp dương làm mạch bị kẹt. Để ngăn ngừa người ta mắc thêm diode (mỗi mạch một diode) ở đầu ra của bộ KĐTT như hình vẽ.

1.4 Các mạch phi tuyến không liên tục

1.4.1 Nguyên tắc thực hiện các mạch phi tuyến không liên tục và các phần tử cơ bản của nó

Các phần tử cơ bản dùng để tạo hàm phi tuyến không liên tục là các bộ so sánh tương tự và diode lý tưởng. Diode lý tưởng được cấu tạo bằng cách mắc vào mạch hồi tiếp của bộ KĐTT một diode thực. Ta so sánh nguyên lý làm việc và sai số trong trường hợp dùng diode thực và diode lý tưởng.

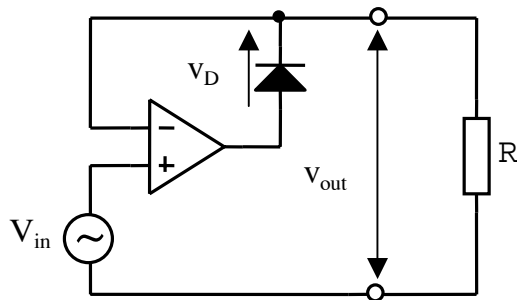


Hình 1.20.a. Mạch phi tuyến không liên tục dùng diode thực

$$V_{out} = V_{in} - V_D$$

- Khi $v_{in} < v_{ng}$ thì mạch không làm việc, $v_{out} = 0$
- Khi $v_{in} > v_{ng}$ thì $v_{out} \neq 0$

\Rightarrow mạch điện dùng diode thực có điện áp ngưỡng v_{ng} nên không thể làm việc với điện áp vào bé được.



Hình 1.20.b. Mạch phi tuyến không liên tục dùng diode lý tưởng

$$v_o = K_o v_d = K_o (v_{in} - v_{out})$$

$$v_D + v_{out} = K_o (v_{in} - v_{out}) \text{ với } K_o \geq 1$$

$$\Rightarrow v_{out} \approx v_{in} - \frac{v_D}{K_o}$$

$$\Rightarrow \text{điện áp ngưỡng: } v'_{ng} = \frac{v_{ng}}{K_o}$$

Với K_o cỡ $10^4 \div 10^5$ và $V_{ng} \approx 0,6V$ thì mạch điện này có thể chỉnh lưu được điện áp cỡ mV.

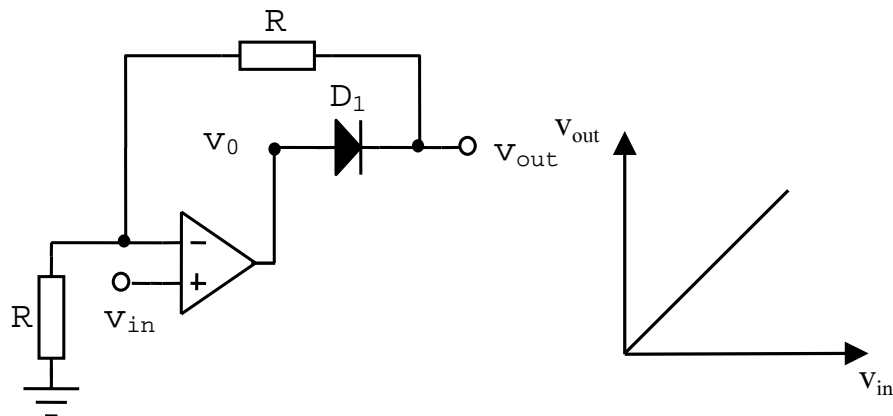
1.4.2 Mạch chỉnh lưu chính xác

Được dùng chủ yếu trong các bộ nguồn cung cấp, trong các máy đo.

Phân loại mạch chỉnh lưu:

- Mạch chỉnh lưu nửa sóng.
- Mạch chỉnh lưu toàn sóng : gồm chỉnh lưu cân bằng và chỉnh lưu cầu.

1.4.2.1 Mạch chỉnh lưu nửa sóng



Hình 1.24. Mạch chỉnh lưu nửa sóng

Khi $v_{in} < 0$ thì $v_o < 0 \Rightarrow D_1$ tắt $\Rightarrow v_{out} = 0$

Khi $v_{in} > 0$ thì $v_o > 0 \Rightarrow D_1$ mở $\Rightarrow v_{out} = v_o$

Mặt khác : $v_N = \frac{v_{out}}{2} = v_{in} \Rightarrow v_{out} = 2 v_{in}$

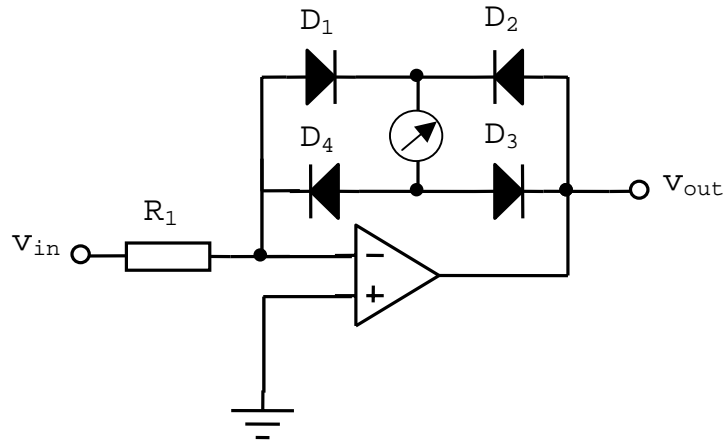
1.4.2.2 Mạch chỉnh lưu toàn sóng dùng sơ đồ cầu: (chỉnh lưu giá trị trung bình số học)

Khi $v_{in} > 0 \Rightarrow i_{in} = \frac{v_{in}}{R_1}$ chạy qua R_1 , diode D_1 , điện trở tải (dụng cụ đo), diode D_3 rồi đến đầu ra bộ KĐTT và về đất.

Khi $v_{in} < 0 \Rightarrow i_{in}$ chạy từ đầu ra bộ KĐTT, qua D_2 , qua dụng cụ đo, qua diode D_4 , qua R_1 rồi trở về đầu vào.

Do đó dòng điện qua dụng cụ đo bằng:

$$i_{out} = \frac{|v_{in}|}{R}$$

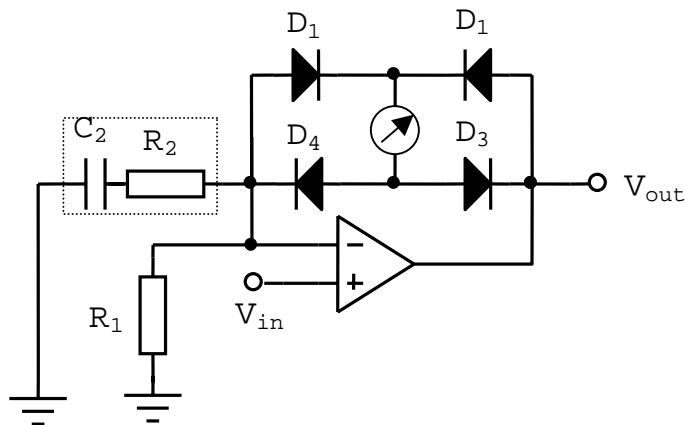


Hình 1.25. Mạch chỉnh lưu toàn sóng dùng sơ đồ cầu

$$V_{\text{out}} = v_t \text{ (trên cơ cấu đo)} = v_{\text{in}} \text{ (lấy N làm mốc).}$$

1.4.2.3 Mạch chỉnh lưu giá trị hiệu dụng

Khi mắc thêm vào cửa đảo mạch nối tiếp R_2 , C_2 thì ta có một mạch chỉnh lưu giá trị hiệu dụng.



Hình 1.26. Mạch chỉnh lưu giá trị hiệu dụng

Ta đã biết:

$$I_{\text{Sh}} = \frac{1}{T} \int_0^T I \sin \omega t \, dt$$

$$I_{\text{Sh}} = \frac{2I}{T} \int_0^{\frac{T}{2}} \sin \omega t \, dt = \frac{2I}{\pi}$$

$$I_{\text{hd}} = \sqrt{\frac{1}{T} \int_0^T (I \sin \omega t)^2 \, dt} = I \sqrt{\frac{1}{T} \int_0^T \sin^2 \omega t \, dt} = \frac{I}{\sqrt{2}}$$

\Rightarrow so với trị trung bình số học thì trị hiệu dụng lớn gấp $\frac{\pi}{2\sqrt{2}}$ lần.

$$I_{hd} = \frac{1}{\sqrt{2}} \frac{\pi}{2} I_{Sh} = \frac{\pi}{2\sqrt{2}} I_{Sh}$$

Lúc đo điện áp một chiều thì R_2 , C_2 không có tác dụng.

Lúc đo điện áp xoay chiều thì R_2 , C_2 tham gia vào điện trở R_1 dưới dạng $R_1 // R_2$. Để đồng hồ chỉ giá trị hiệu dụng thì ta phải có :

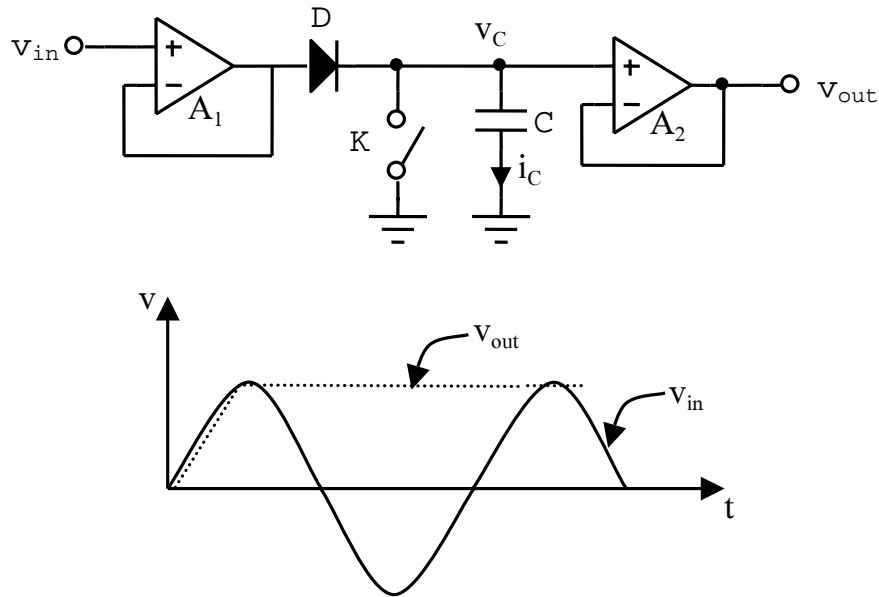
$$\frac{R_1 R_2}{R_1 + R_2} = R_1 \frac{2\sqrt{2}}{\pi} \Rightarrow R_2 = \frac{2\sqrt{2}}{\pi - 2\sqrt{2}} R_1$$

Tụ C_2 phải chọn sao cho trở kháng của nó đối với thành phần xoay chiều không đáng kể, nếu không hạ áp trên nó sẽ gây ra sai số đo.

Giả thiết sai số đo cho phép là 1% ứng với tần số vào thấp nhất f_{min} bằng cách tính toán trở kháng Z của $R_1 // (R_2 + 1/j\omega C_2)$ ta có thể tìm được giá trị C_2 .

$$C_2 = \frac{0,32}{2\pi f_{min} R_1}$$

1.4.2.4 Mạch chỉnh lưu giá trị đỉnh



Hình 1.27. Mạch chỉnh lưu giá trị đỉnh và dạng sóng ra

Khi $v_{in} > 0$ và $v_{in} > v_c$ thì diode thông và dòng ra của bộ KĐTT A_1 nạp điện cho tụ C cho tới khi bằng điện áp cực đại của tín hiệu vào (điện áp đỉnh): $v_c \approx V_{inmax}$.

Nếu sau đó v_{in} giảm thì D ngắt, tụ C phóng điện qua điện trở ngược của diode và tạo dòng tải i_t . Nếu điện trở ngược của diode và điện trở vào A_1 lớn \Rightarrow điện áp trên tụ C là điện áp đỉnh có giá trị ổn định.

Nếu đổi chiều diode D thì điện áp trên tụ C là điện áp đỉnh âm A_2 là mạch lặp điện áp làm tăng đệm để tăng trở kháng tải cho mạch chỉnh lưu.

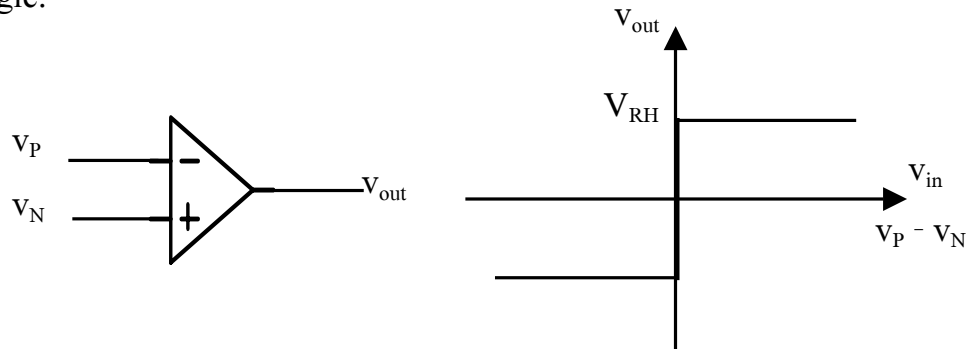
Khóa K tạo đường xả cho tụ khi cần đo giá trị mới.

1.4.2.5 Mạch so sánh tương tự

Mạch so sánh tương tự có nhiệm vụ so sánh một điện áp vào v_{in} với một điện áp chuẩn V_{ch} . Tín hiệu vào dạng tương tự sẽ được biến thành tín hiệu ra dưới dạng mã nhị phân. Nghĩa là đầu ra hoặc ở mức thấp (L) hoặc ở mức cao (H). Nó là mạch ghép nối giữa ANALOG và DIGITAL.

Đặc điểm: Phân biệt giữa bộ KĐTT thông thường với bộ so sánh chuyên dụng (mà thực chất cũng là một bộ KĐTT).

- Bộ so sánh có tốc độ đáp ứng cao hơn để thời gian xác lập và phục hồi nhỏ.
- Là KĐTT làm việc ở trạng thái bão hòa nên mức ra thấp (L) và mức ra cao (H) của nó là mức dương và mức âm của nguồn. Các mức này phải tương ứng với mức logic.



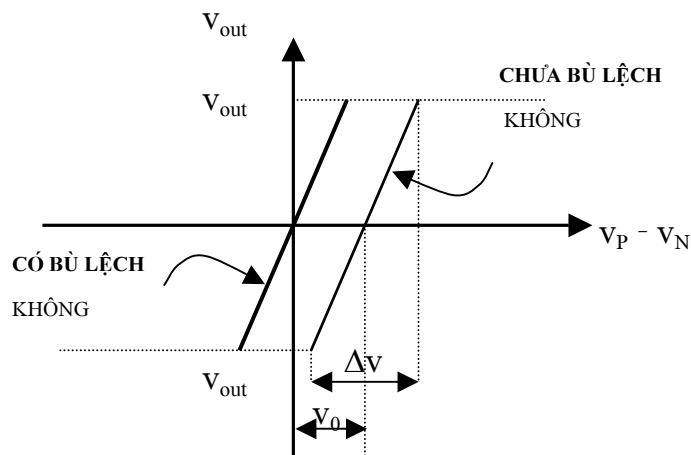
Hình 1.28. Mạch so sánh và đặc tuyến vào ra

1.4.2.5.1 Đặc tuyến truyền đạt tĩnh của bộ so sánh

$V_P - V_N > 0 \Rightarrow v_{out} = V_{RH}$: điện áp ra ứng với mức cao.

$V_P - V_N < 0 \Rightarrow v_{out} = V_{RL}$: điện áp ra ứng với mức thấp.

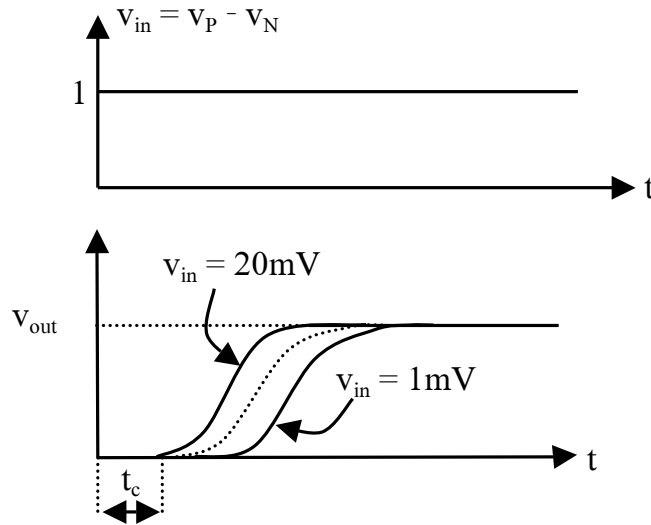
1.4.2.5.2 Đặc tuyến truyền đạt thực



Hình 1.29. Đặc tuyến truyền đạt thực

Δv : đặc trưng cho bộ nhảy của bộ so sánh v_o : điện áp lệch không.

1.4.2.5.3 Đặc tính động của bộ so sánh



Hình 1.30. Đặc tính động của bộ so sánh

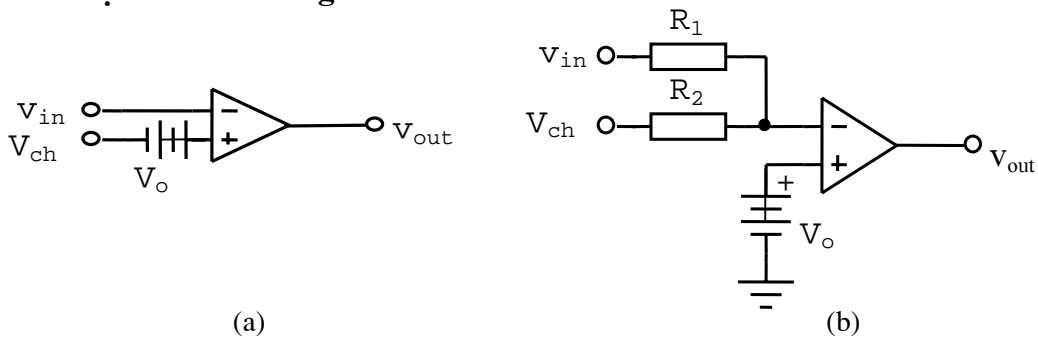
$t_c \approx 10\text{ns}$: gọi là thời gian chết.

Sườn dốc của đặc tuyến ra tỷ lệ thuận với biên độ v_{in} .

Bộ so sánh yêu cầu phải có độ nhạy cao : đáp ứng nhanh.

t_c nhỏ và phải có độ dốc lớn : vùng khuếch đại bé.

1.4.2.5.4 Bộ so sánh không có trễ



Hình 1.31. Bộ so sánh không trễ

Hình a) $v_{in} = v_{ch} + V_o$

Hình b) $\frac{v_{in} - V_o}{R_1} + \frac{V_{ch} - V_o}{R_2} = I_N$

$$\Rightarrow v_{in} = -\frac{R_1}{R_2} V_{ch} + V_o \left(1 + \frac{R_1}{R_2} \right) + I_N \cdot R_1$$

$$\Rightarrow v_{in} = -\frac{R_1}{R_2} V_{ch} + V_o \left(1 + \frac{R_1}{R_2} \right) + I_N \cdot R_1$$