

BÀI THỰC HÀNH SỐ 1

KHẢO SÁT CÁC CỔNG LOGIC CƠ BẢN

1.KHẢO SÁT CÁC CỔNG LOGIC

a, IC 74LS02:

A	B	$Y = \overline{A + B}$
Low	Low	High
Low	High	Low
High	Low	Low
High	High	Low

Cho Biết : Led sáng khi ngõ ra Y ở mức :High

Led sáng khi ngõ ra Y ở mức :Low

b, IC 74LS43:

A	B	$Y = A + B$
Low	Low	Low
Low	High	High
High	Low	High
High	High	High

c, IC 74LS47:

A	B	$Y = \overline{A . B}$
Low	Low	High
Low	High	High
High	Low	High
High	High	Low

d, IC 74LS08:

A	B	$Y = A . B$
Low	Low	Low
Low	High	Low
High	Low	Low
High	High	High

e, IC 74LS86:

A	B	$Y = A \oplus B$
Low	Low	Low
Low	High	High
High	Low	High
High	High	Low

f, IC 74LS04:

A	$Y = \overline{A}$
Low	High
High	Low

2, Cách biến đổi các cổng:

a, Dùng cổng NAND để thực hiện các cổng logic sau:

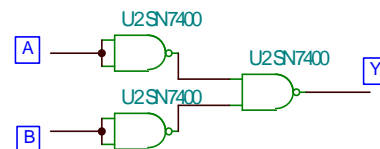
A	Y
Low	High
High	Low



A	B	Y
Low	Low	Low
Low	High	Low
High	Low	Low
High	High	High

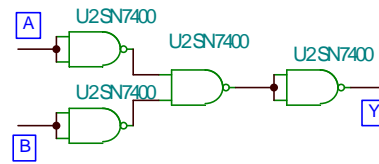


A	B	Y
Low	Low	Low
Low	High	High
High	Low	High
High	High	High



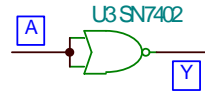
A	B	Y
Low	Low	High

Low	High	Low
High	Low	Low
High	High	Low

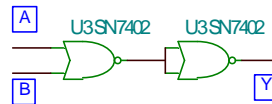


b, Dùng các cổng NOR để thực hiện các cổng logic khác:

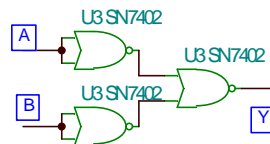
A	Y
Low	High
High	Low



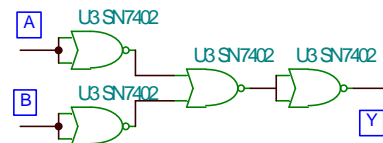
A	B	Y
Low	Low	Low
Low	High	High
High	Low	High
High	High	High



A	B	Y
Low	Low	Low
Low	High	Low
High	Low	Low
High	High	High



A	B	Y
Low	Low	High
Low	High	High
High	Low	High
High	High	Low

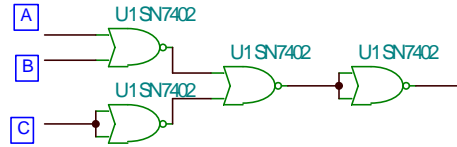


LẮP MẠCH THỰC HIỆN HÀM

*Chỉ sử dụng cổng NOR(74LS02)

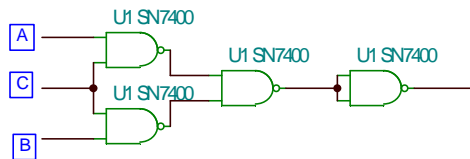
$$\text{Ta có :} f = \overline{A}.\overline{B} + \overline{C} = \overline{\overline{A}.\overline{B}} + \overline{C} = \overline{A+B} + \overline{C} = \overline{A+B+C}$$

Sơ đồ:



*Chỉ sử dụng cổng NAND (74LS00)

$$\begin{aligned} \text{Ta có } f &= \overline{A}.\overline{B} + \overline{C} = \overline{\overline{\overline{A}.\overline{B} + \overline{C}}} = \overline{\overline{\overline{A}.\overline{B}}.\overline{C}} = \overline{(A+B).\overline{C}} = \overline{A.C + B.C} = \\ &\overline{A.C} + \overline{B.C} = \overline{\overline{\overline{A.C} + \overline{B.C}}} \end{aligned}$$



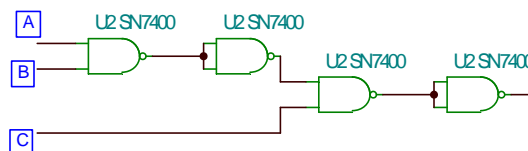
3.Thiết kế mạch tổ hợp dùng các cổng logic:

a, Bảng đồ K:

A \ CB	00	01	11	10
0	0	0	0	0
1	0	0	1	0

$$Y = f = A.B.C = \overline{\overline{\overline{A.B.C}}}$$

Sơ đồ:



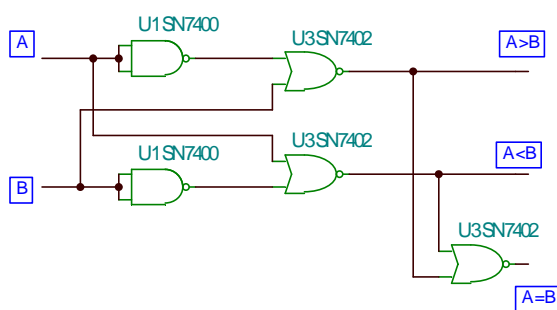
b.Xây dựng bộ so sánh 2 số nhị phân 1 bit từ các cổng logic:

Sơ đồ bộ so sánh :

$$f_1 (\text{hàm } A < B) = \overline{A} \cdot B = \overline{\overline{\overline{A} \cdot B}} = \overline{A + \overline{B}}$$

$$f_2 (\text{hàm } A > B) = A \cdot \overline{B} = \overline{\overline{\overline{A} \cdot \overline{B}}} = \overline{A + B}$$

$$f_3 (\text{hàm } A = B) = \overline{A \oplus B} = \overline{\overline{A} \cdot B + A \cdot \overline{B}}$$



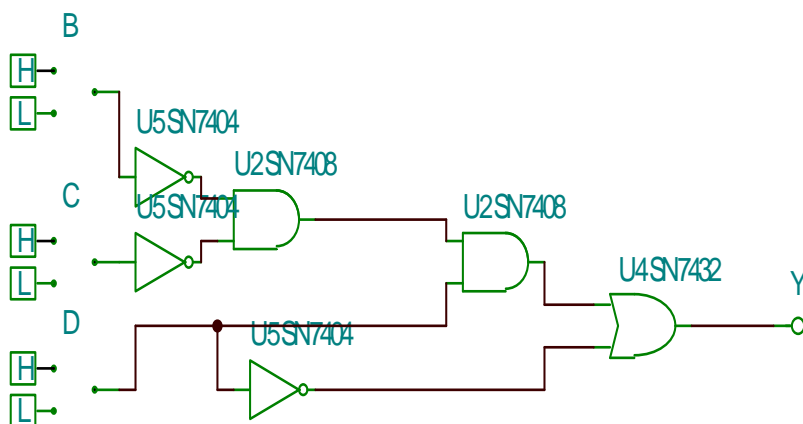
c. Thiết kế mạch phát hiện số BCD:

Bảng đồ K:

CD \ AB	00	01	11	10
00	1	1	1	1
01	1	1	1	1
11	0	0	0	0
10	1	1	0	0

$$Y = \overline{D} + \overline{B} \cdot \overline{C} \cdot D$$

Sơ đồ:



BÀI THỰC HÀNH SỐ 2

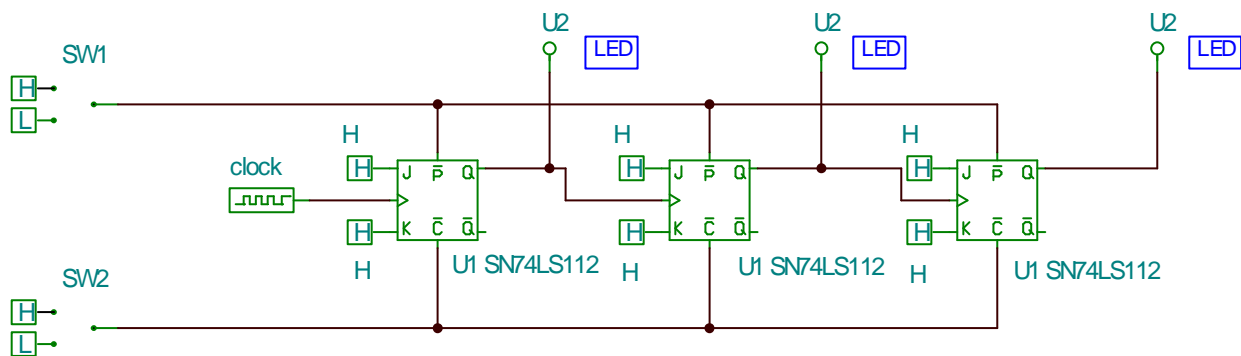
KHẢO SÁT CÁC FLIP-FLOP-THIẾT KẾ CÁC MẠCH ĐẾM

PHẦN THỰC HÀNH:

1. Thiết kế các mạch đếm bất đồng bộ.

1a. Thiết kế các mạch đếm bất đồng bộ 3 bit, $M=8$, dùng IC 74LS112

- Sơ đồ thực hiện.



Khi ta để SW1 và SW2 ở mức cao thì mạch hoạt động.

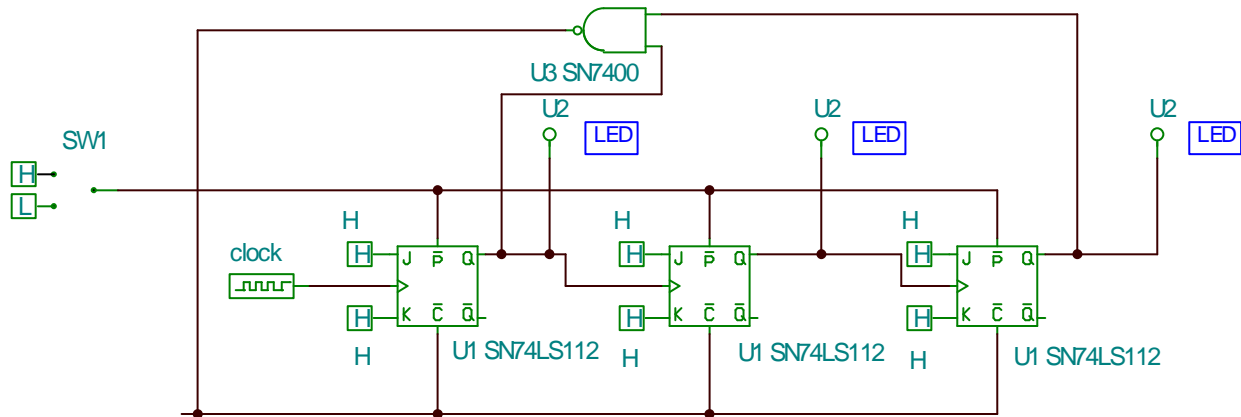
-Nếu SW1 ở mức cao SW2 ở mức thấp thì ta có đèn sẽ tắt hết và ngược lại thì đèn sẽ sáng hết

-Quan sát hoạt động của mạch ta thấy đèn led hiển thị từ 000 -> 111 (0->7)

-Trong quá trình thực hành thì một vài dây có tiếp xúc xấu dẫn đến kết quả nhiều lúc bị sai lệch.

-Nhưng sau khi thử các dây tốt và thay vào mạch thì mạch đã chạy tốt.

1b. Thực hiện mạch đếm lên bất đồng bộ 3 bit, $M=5$, dùng IC 74LS112

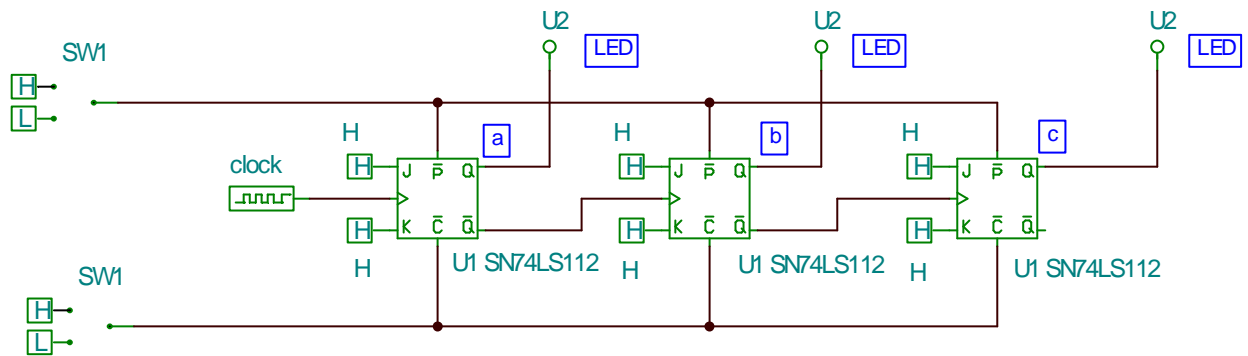


-Mạch đếm từ 000-> 100. Nên khi mạch chuẩn bị bước sang 101 thì cổng ngõ ra cổng NAND sẽ kích vào clear và mạch trở về 000.

Trong quá trình thực hành có những nhận xét sau:

- Cổng Q chỉ có một mà đưa ra tới 3 ngõ dẫn đến dòng yếu đi → sẽ bị sai lệch tín hiệu mức cao và mức thấp.
- Khắc phục bằng cách ta lấy tín hiệu ngõ ra ở cổng \bar{Q} rồi cho qua cổng Not sau đó đưa đến vị trí ta cần lấy tín hiệu
- Trong bo mạch thì nếu các cổng NAND mà hư thì ta có thể cho qua cổng Nor ($\overline{Qa.Qc} = \overline{Qa} + \overline{Qc}$)
- Và sau khi lắp mạch thì mạch đã chạy đúng như lí thuyết đã học.

1c. Thiết kế và lắp một mạch đếm xuống bất đồng bộ 3 bit, M=8, dùng IC 74LS112



Điều khiển hai cổng SW1 và SW2 cũng như mạch 1a

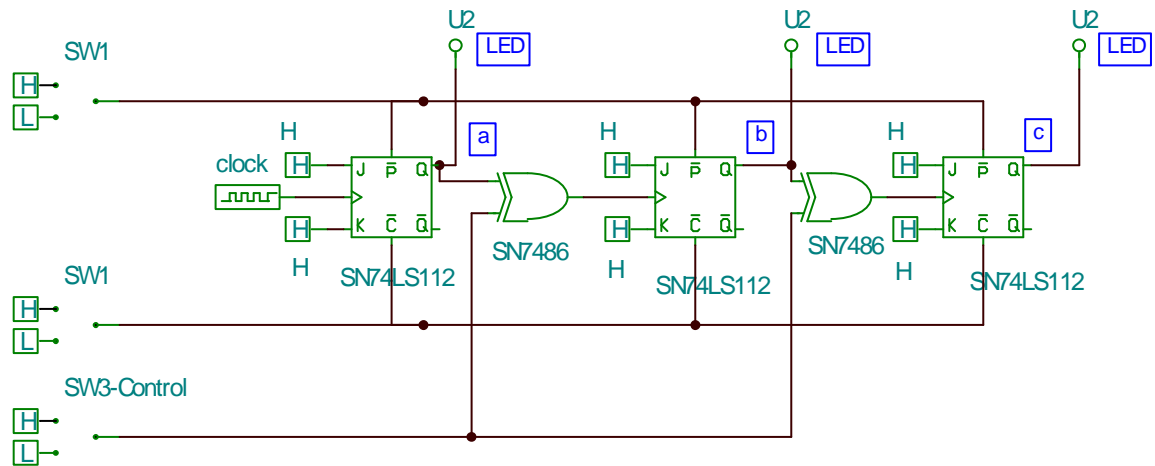
-Ta thấy mạch đếm xuống đèn LED hiển thị từ 111->000.

1d. Thiết kế và lắp một mạch đếm lên/ xuống bất đồng bộ 3 bit, M=8, dùng IC 74LS112 và các cổng logic.

Khi ngõ vào điều khiển C=0 :mạch thực hiện đếm lên.

Khi ngõ vào điều khiển C=1 :mạch thực hiện đếm xuống.

- Sơ đồ thực hiện



Nhận xét:

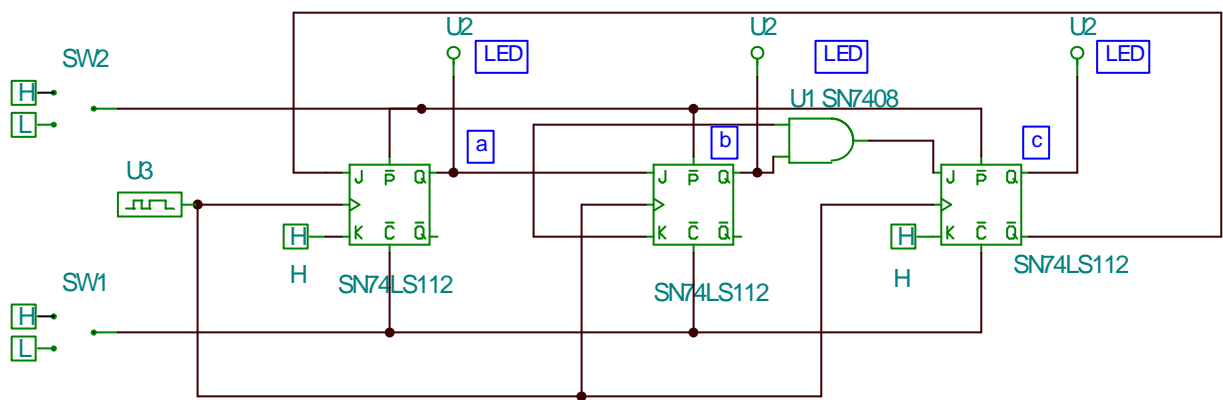
Khi thực hiện mạch này ta sử dụng nhiều dây. Nên có nhiều dây hư dẫn đến mạch chạy không đúng.

Sau đó thay dây thì mạch đã chạy đúng.

Phải kiểm tra các công tắc trước khi thực hiện vì có nhiều công tắc hư.

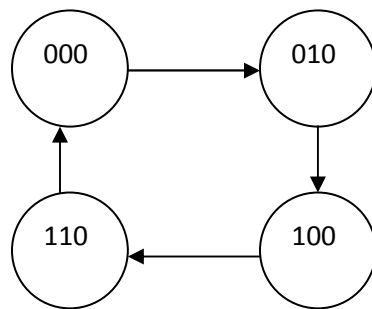
2. Thiết kế mạch đếm đồng bộ.

2a. Mạch đếm đồng bộ, đếm 5, đếm lên.



Sau khi lắp mạch ta thấy mạch chạy đúng. 000→100

2b. Thiết kế và lắp mạch đếm đồng bộ 3 bit theo đồ hình trạng thái sau:



Qc	Qb	Qa	Q*c	Q*b	Q*a	Jc	Kc	Jb	Kb	Ja	Ka
0	0	0	0	1	0	0	x	1	x	0	x
0	1	0	1	0	0	1	x	x	1	0	x
1	0	0	1	1	0	x	0	1	x	0	x
1	1	0	0	0	0	x	1	x	1	0	x

Dựa vào bảng ta có:

Ja=0, Ka=1;

Qa \ Qb Qc	00	01	11	10
0	1	x	x	x
1	1	x	x	x

$J_b = 1$

Qa \ Qb Qc	00	01	11	10
0	x	x	x	1
1	x	x	x	1

$K_b = 1$

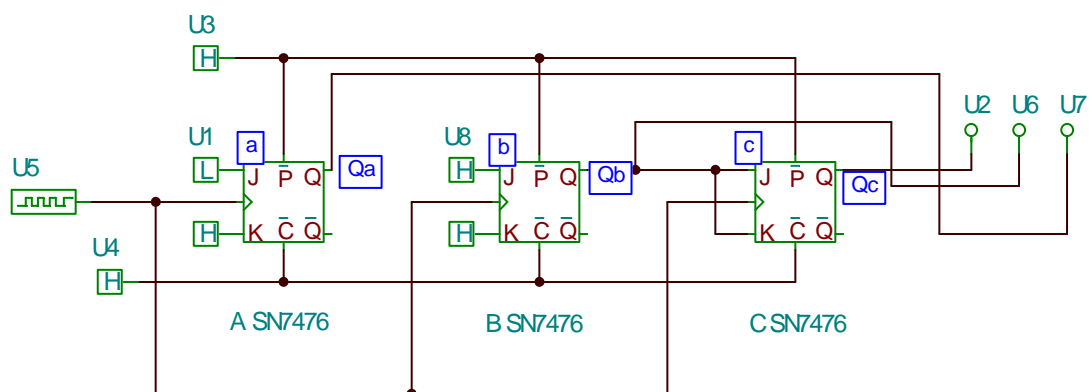
Qa \ Qb Qc	00	01	11	10
0	0	x	x	1
1	x	x	x	x

$J_c = Q_b$

Qa \ Qb Qc	00	01	11	10
0	x	x	x	x
1	0	x	x	1

$K_c = Q_b$

Ta có mạch được thiết kế như sau:



Vì các con FF JK bị hư nên không thấy được kết quả.

3. Thiết kế mạch chốt có ngõ điều khiển.

Ở đây giáo viên không yêu cầu thiết kế mạch mà chỉ khảo sát IC 74244

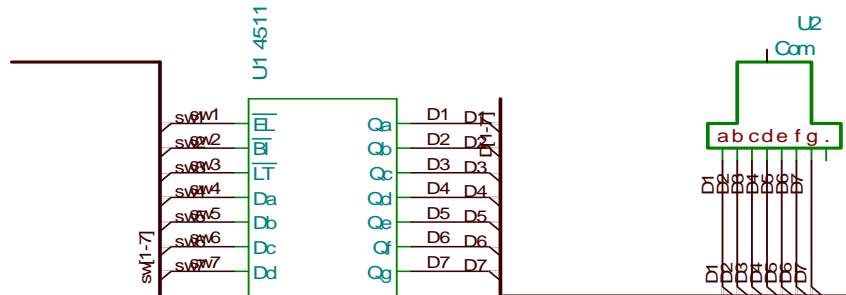
Và sau khi khảo sát :

Ta thấy khi OE ở mức 0 thì dữ liệu được truyền qua các cổng ra. OE ở mức 1 thì đèn tắt.

BÀI THỰC HÀNH SỐ 3 MẠCH ĐẾM – GIẢI MÃ KÉO LED 7 ĐOẠN

Phần thực hành

1. khảo sát mạch chốt ,led giải mã led 7 đoạn Cathode chung IC4511



- ✓ Các chân a,b,c,d,e,f,g của IC 4511 đưa đến A,B,C,D,E,F,G tại LED K trên khối 7 SEGMENT DISPLAY
- ✓ Các chân dữ liệu DCBA đưa đến công tắc điều khiển Switch
- ✓ Các chân điều khiển LT,BI,LE đưa đến công tắc điều khiển Swicth.
- ✓ Bảng hoạt động của IC 4511 giải mã led 7 đoạn Cathode chung.

✓

Input							Output							Display
Ngõ điều khiển			Ngõ dữ liệu											
LE	BI	LT	D	C	B	A	a	b	c	d	e	f	g	
0	1	1	0	0	0	0	1	1	1	1	1	1	0	0
0	1	1	0	0	0	1	0	1	1	0	0	0	0	1
0	1	1	0	0	1	0	1	1	0	1	1	0	1	2
0	1	1	0	0	1	1	1	1	1	1	0	0	1	3
0	1	1	0	1	0	0	0	1	1	0	0	1	1	4

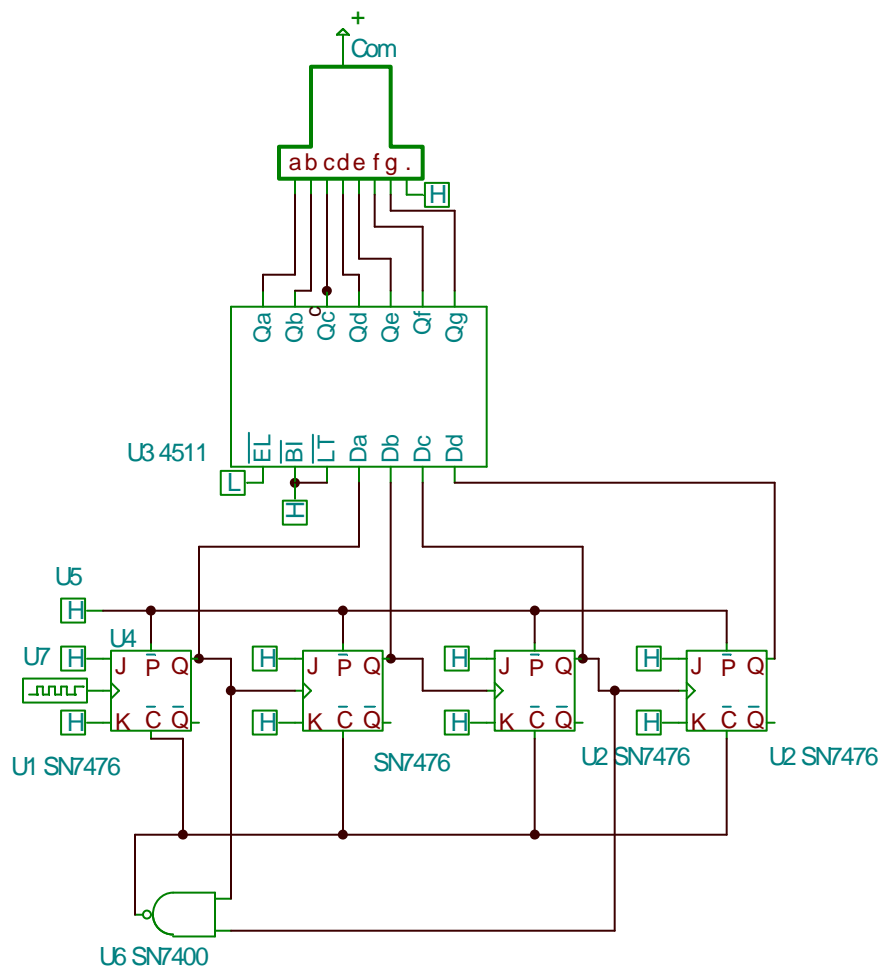
1	1	1	0	0	0	1	1	0	0	1	1	1	1	1
1	1	1	0	0	1	0	0	0	1	0	0	1	0	2
1	1	1	0	0	1	1	0	0	0	0	1	1	0	3
1	1	1	0	1	0	0	1	0	0	1	1	0	0	4
1	1	1	0	1	0	1	0	1	0	0	1	0	0	5
1	1	1	0	1	1	0	1	1	0	0	0	0	0	6
1	1	1	0	1	1	1	0	0	0	1	1	1	1	7
1	1	1	1	0	0	0	0	0	0	0	0	0	0	8
1	1	1	1	0	0	1	0	0	0	1	1	0	0	9
0	1	1	x	x	x	x	0	0	0	0	0	0	0	Đèn sáng
x	0	1	x	x	x	x	1	1	1	1	1	1	1	Đèn tắt
x	x	0	x	x	x	X	1	1	1	1	1	1	1	Đèn tắt

Chức năng của chân LampTest (LT) là thử đèn ,khi tác động thì đèn sáng nếu không thì đèn tắt.

- Ripple-Blanking input(RBI) là ngõ vào xoá dọn song .
- chân RBO là ngõ ra xoá dọn song .nhưng trong thí nghiệm ta thấy là chân RBI khi tác động thì kết quả vẫn không đổi ,có lẽ do chân này bị mất tác dụng.

3. Thiết kế mạch đếm hiển thị ra led 7 đoạn.

3a. Thiết kế mạch đếm lên, M=10.



Nhận xét:

-Đèn led hiển thị số từ 0→9. Khi để chân LT ở mức thấp thì đèn hiển thị số 8 bất chấp ngõ vào là gì.

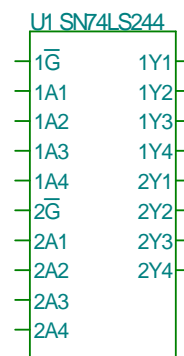
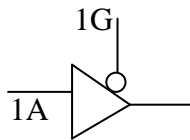
-Khi chân BI ở mức thấp chân LT ở mức cao và bất chấp ngõ vào và chân LE ở mức gì thì tất cả các đèn led đều tắt.

-Khi chân LE ở mức thấp hai chân BI và LT ở mức cao thì đèn giữ nguyên trạng thái sáng trước đó.

3b. Thiết kế mạch đếm lên M=100.

-Vì các con IC trong kit bị hư nên không thể tiến hành thí nghiệm.

4. Khảo sát cổng 3 – state buffer IC 74LS244

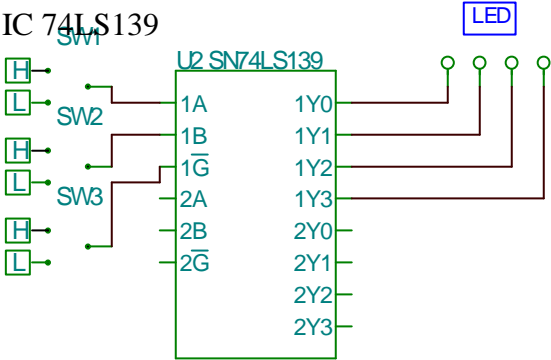


1Y

G	A	Y
0	0	0
0	1	1
1	X	0

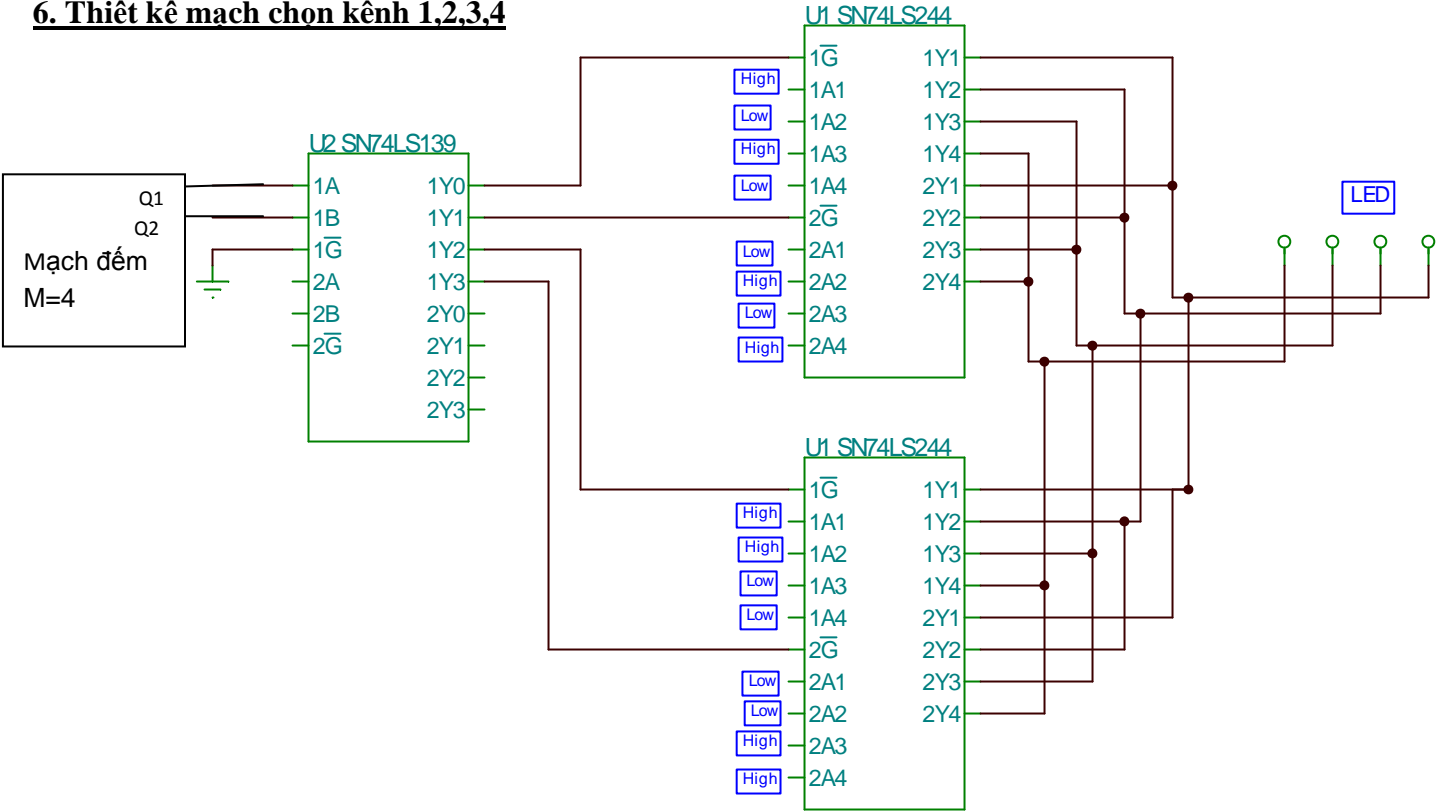
5. khảo sát mạch giải mã 2 sang 4 đường ngõ ra tích cực mức thấp : IC 74LS139

Bảng trạng thái của



Input		Đk	Output			
A	B	G	Y3	Y2	Y1	Y0
0	0	0	1	1	1	0
0	1	0	1	1	0	1
1	0	0	1	0	1	1
1	1	0	0	1	1	1
x	x	1	0	0	0	0

6. Thiết kế mạch chọn kênh 1,2,3,4



Mạch đếm M= 4 đếm từ 00→11

-Khi đưa ngõ ra Q1 và Q2 vào A và B thì ngõ ra lần lượt Y0 Y1 Y2 Y3 ở mức thấp.Tương ứng với các chân G của IC ở mức thấp.

-Khi G ở mức thấp thì IC cho dữ liệu ra ở ngõ ra tương ứng với ngõ vào .

-Cuối cùng thì ta thấy đèn chớp tắt vui mắt.

Nhưng vì số dây không đủ nên chỉ hiển thị được một con IC đầu.

7. Thiết kế mạch đèn Led sáng lan

Tương tự như trên nhưng dữ liệu đầu vào sẽ khác.

1000 1100 1110 1111

Lúc này vì tốc độ chớp tắt của đèn rất nhanh sau mỗi lần đổi hoạt động của các chân G nên ta thấy đèn có vẻ như lan ra.

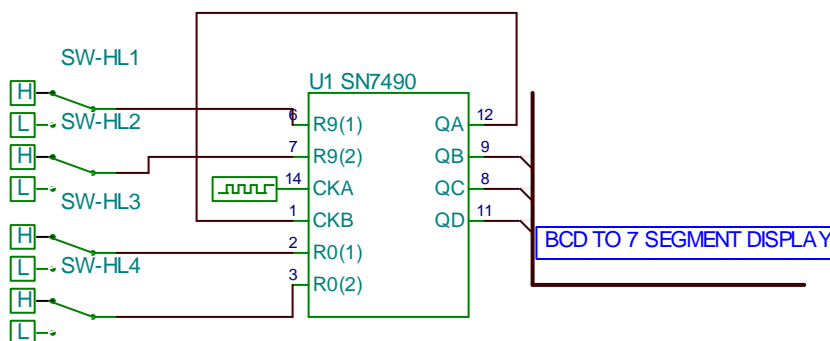
BÀI THỰC HÀNH SỐ 4

MẠCH ĐẾM VÀ THANH GHI DỊCH

PHẦN THỰC HÀNH

1a.Khảo sát IC đếm thập phân 74LS90

Mạch điện như hình vẽ

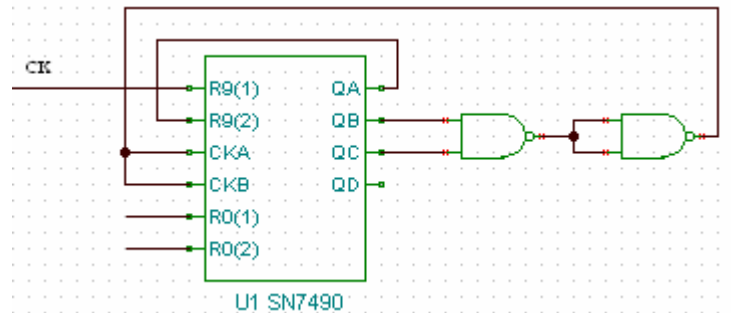


Ta được kết quả như sau :

-Khi các sw đều ở mức thấp và có xung kích vào thì ta thấy trên khối BCD đếm từ 0-9.Khi MR1,MR2 tác động thì mạch tự động bị xóa và BCD không hiển thị .Khi MS1,MS2 tác động thì mạch tự động reset lại(BCD đều sáng).

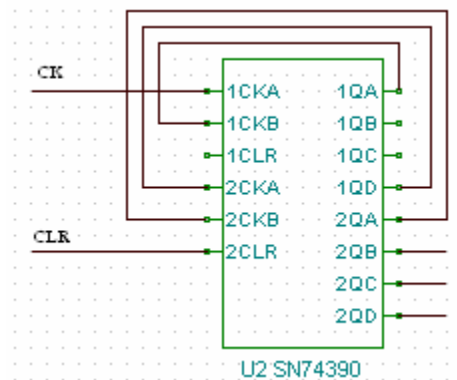
1b.Thiết kế mạch M=6 dùng thêm IC 74LS00

Mạch điện như hình vẽ:



1. Khảo sát IC đếm thập phân 74LS390

a) sử dụng IC 74LS390 thực hiện mạch đếm 100:

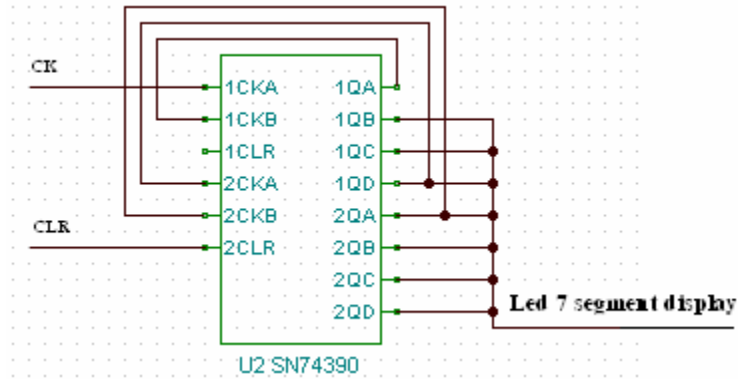


Ta có kết quả sau;Với cách mắc như trên thì theo lí thuyết thì trên khối BCD sẽ hiển thị từ 00 đến 99.Nhưng do các chân của IC74LS390 bị chạm với nhau nên ta thu được kết quả không như mong muốn.là BCD chỉ hiển thị toàn là chẵn hoặc lẻ.

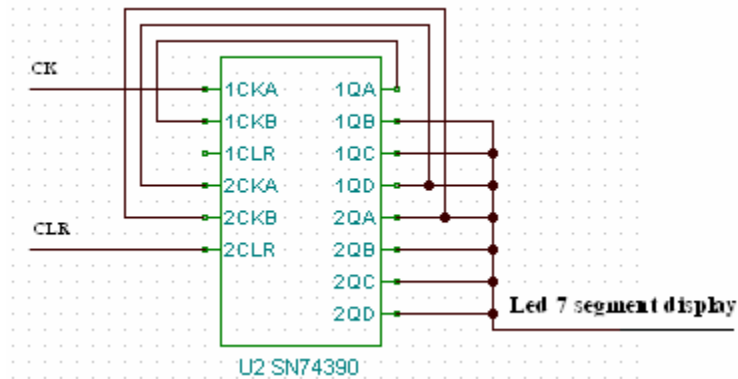
b) Thiết kế mạch đếm chặn lẻ.

- Đếm chặn : led 7 đoạn hiển thị :00,02,04,06,.....96,98,00.
- Đếm lẻ : led 7 đoạn hiển thị :01,03,05,.....97,99,01.

Mạch chặn như sau:



Mạch lẻ như sau :



c) Thiết kế mạch đếm từ 00-59 với yêu cầu chỉ sử dụng thêm IC74LS00.

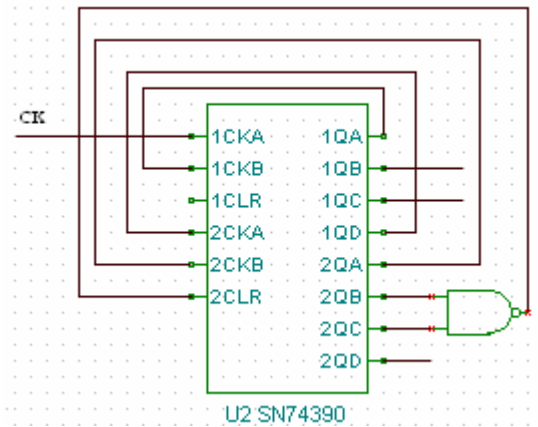
Mạch như hình sau:

Bảng trạng thái

CK	Chức			
1	0	0	0	0
2	0	0	0	0
3	0	0	0	0
4	0	0	0	0
5	0	0	0	0
6	0	0	0	0

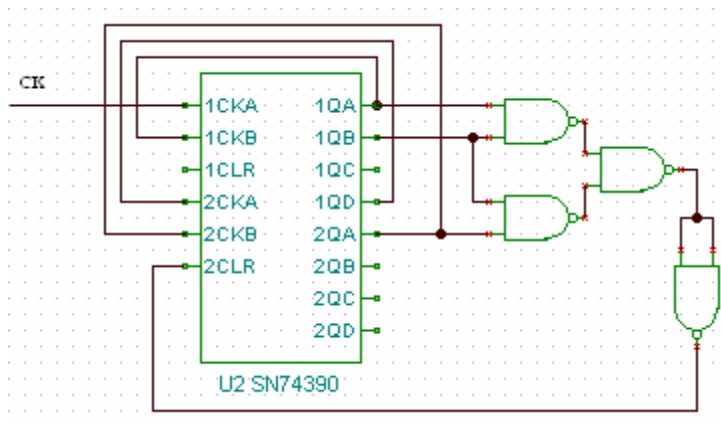
Đơn vị			
0	0	0	0
0	0	0	1
0	0	1	0
0	0	1	1
0	1	0	0
0	1	0	1

7	0	0	0	0	0	1	1	0
8	0	0	0	0	0	1	1	1
9	0	0	0	0	1	0	0	0
10	0	0	0	0	1	0	0	1
11	0	0	0	1	0	0	0	0
...
59	0	1	0	1	1	0	0	1
60	0	0	0	0	0	0	0	0

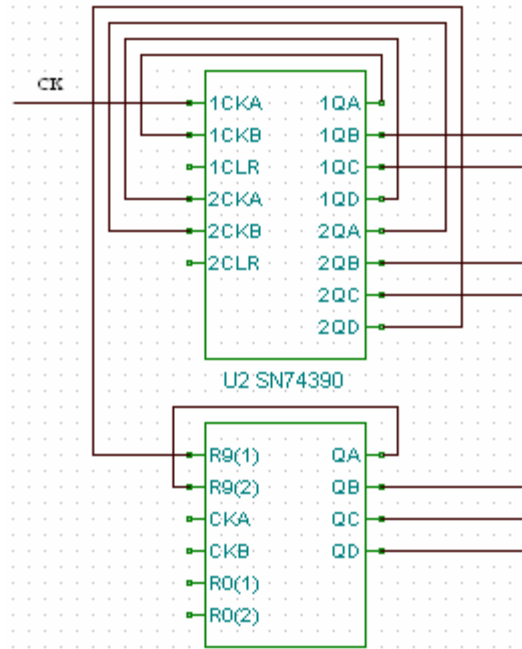


d) Thiết kế mạch đếm từ 00-12 với yêu cầu chỉ sử dụng thêm IC 74LS00;

Mạch điện như hình sau;

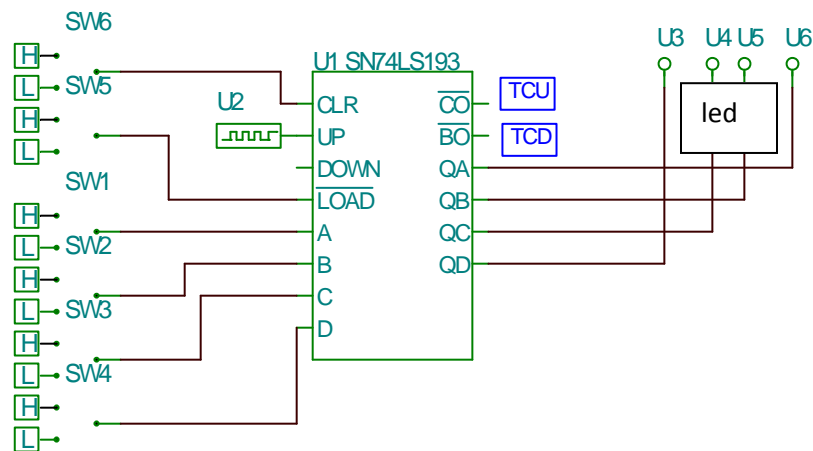


e) Kết hợp với IC74LS90 thiết kế mạch đếm 1000



3. Khảo sát IC đếm 74LS193

3a. Khảo sát chức năng



MR	PL	CPU	CPD	CHỨC NĂNG
L	L	X	X	Load dữ liệu
L	H	CLOCK	H	Đếm lên
L	H	H	CLOCK	Đếm xuống
L	H	H	H	Giữ nguyên trạng thái
H	X	H	X	Xóa đèn

Nhận xét:

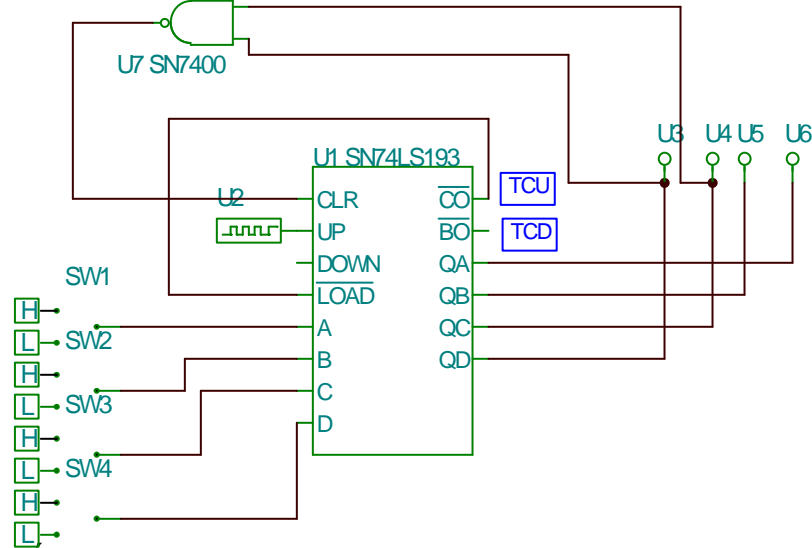
khi mạch đếm lên tới 15 thì TCU xuống 0 sau đó lên 1 tạo một xung kích ở mức thấp

Tương tự khi mạch đếm xuống tới 0000 thì TCD xuống 0 sau đó lên 1 tạo một xung kích ở mức thấp. ứng dụng của nó là khi muốn đếm từ số bất kì trong (0,14)→15 thì ta đưa TCU vào ngõ PL để load dữ liệu vào và mạch đếm lên sẽ đếm từ số dữ liệu đó.

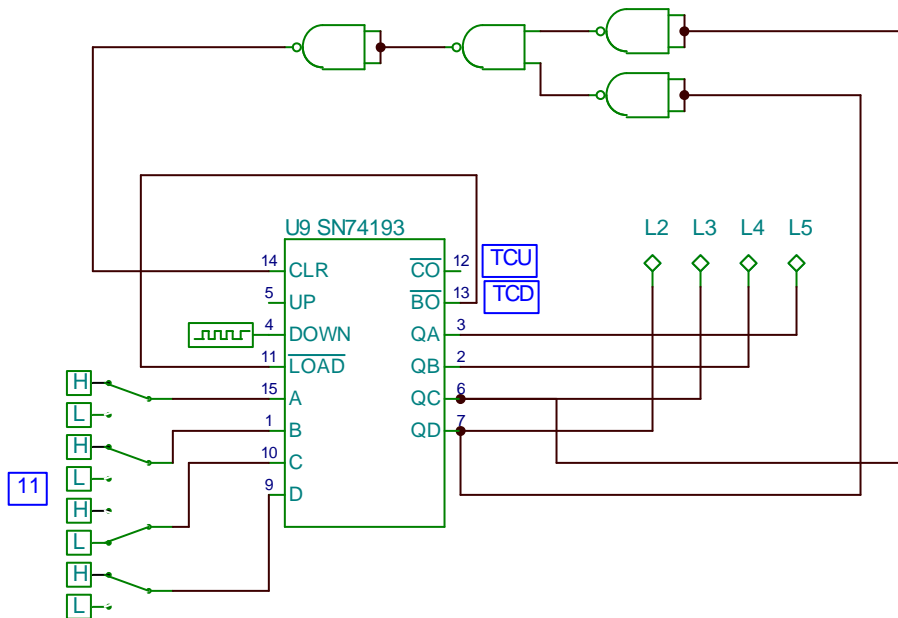
Và tương tự ngõ TCD cũng vậy nhưng là đếm xuống.

3b. Mạch đếm lên lập trình:

- Đếm từ giá trị thập phân 4:
- Ta thấy sau khi mạch đếm tới 11 thì sau đó mạch đếm lại từ đầu từ 4.



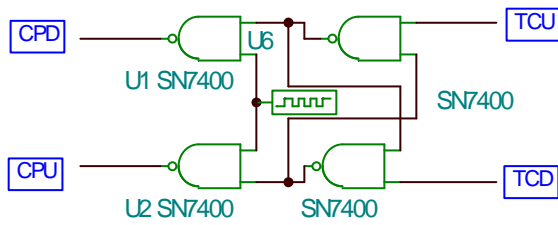
3c. mạch đếm xuống lập trình.



Tương tự như trên nhưng ta đưa cổng TCD tới cổng LOAD.

Và mạch chạy đúng như ý đồ của ta đếm xuống từ 11→4.

3d. Thực hiện mạch đếm – giải mã:



Vì các thiết bị bị lỏng nên thực hiện mạch không được.

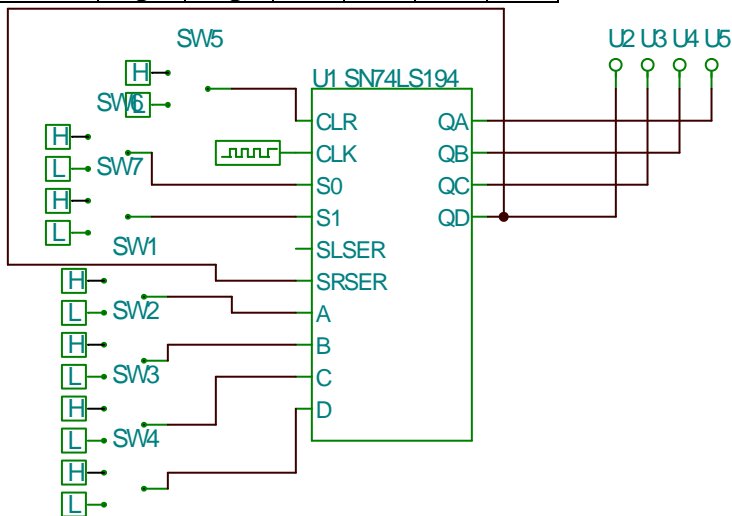
Nhưng mẫu chốt ở đây là mạch trên , chỉ cần có mạch này thì ta ráp vào các cổng thì có thể thực hiện được mạch.

Và qua thực hành ta thấy , khi TCU xuống 0 rồi lên 1 thì CPD có xung kích, và ngược lại khi TCD xuống 0 rồi lên 1 thì CPU có xung kích.

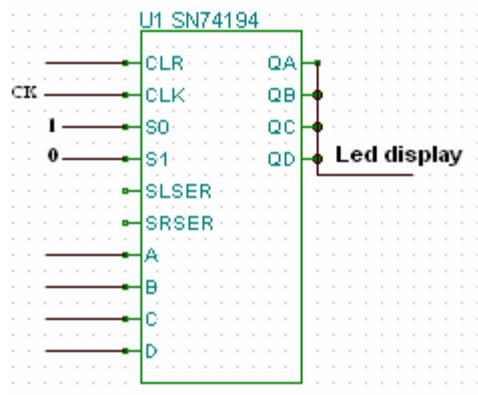
Nhờ mạch này mà ta có thể làm mạch dịch trái rồi dịch phải.

4. Khảo sát thành ghi dịch 4 bit 74LS194

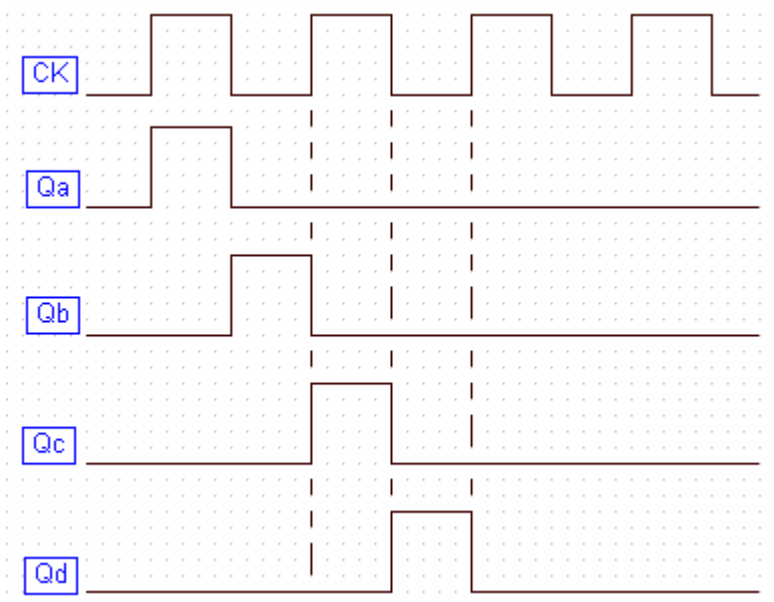
Chức năng	Input		Out put			
	S1	S0	QA	QB	QC	QD
Hold	low	Low	QA	QB	QC	QD
Shift right	Low	high	SR	QA	QB	QC
Shift left	High	low	QB	QC	QD	SL
load	high	High	A	B	C	D



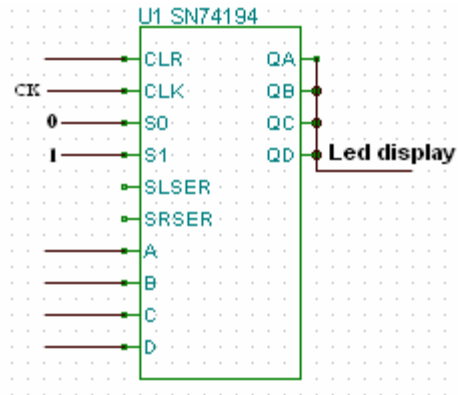
4a. Dịch phải



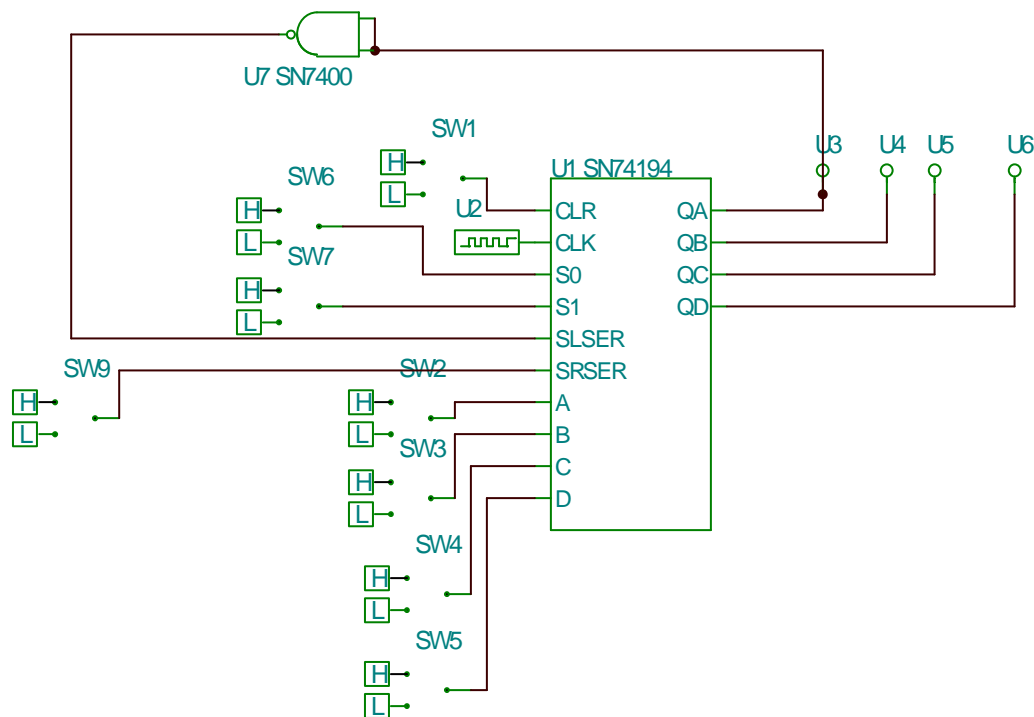
Giản đồ dạng xung ở ngõ ra của mạch theo CK là:



4b. Dịch trái.



4c. Thiết kế mạch đếm Johnson từ thanh ghi dịch.



Nhận xét:

Clr ở mức 0 tắt cả đèn tất.

Quan sát ta thấy các cổng hoạt động giống như bản trên về các chức năng.

Riêng về phần hiển thị led.

Khi S1 S0 ở mức 01 thì đèn hiển thị như sau

0000 → 0001 → 0011 → 0111 → 1111

Khi S1 S0 ở mức 10 thì đèn hiển thị như sau

1000 → 1100 → 1110 → 1111

Sau khi cổng Qa = 1 thì nó phủ định thành 0 đưa đến cổng SL và lúc đó mạch tiếp tục dịch trái và dữ liệu đưa vào là 0

Trạng thái đèn lúc này là 1111→0111→0011→0001→0000

Và tiếp tục cổng Qa=0 sau khi phủ định thành mức 1 thì đưa đến cổng SI và dữ liệu dịch trái đưa vào là mức 1 ta có trạng thái hiển thị đèn như lần đầu.

Và như thế nó lập lại tuần hoàn.

BÀI THỰC HÀNH SỐ 5

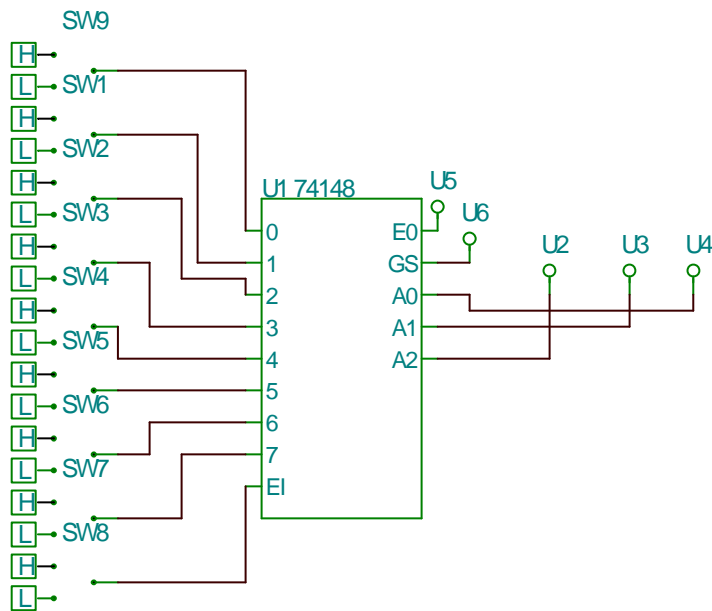
THIẾT KẾ MẠCH TỔ HỢP DÙNG IC GIẢI MÃ, DÒNG KÊNH

I/ PHẦN THỰC HÀNH

1. Khảo sát vi mạch mã hóa 8 →3: IC 74LS148

1a. Lập bảng hoạt động.

Input									Out put				
EI	D0	D1	D2	D3	D4	D5	D6	D7	GS	A2	A1	A0	E0
1	X	X	X	X	X	X	X	X	1	1	1	1	1
0	1	1	1	1	1	1	1	1	1	1	1	1	0
0	X	X	X	X	X	X	X	0	0	0	0	0	1
0	X	X	X	X	X	X	0	1	0	0	0	1	1
0	X	X	X	X	X	0	1	1	0	0	1	0	1
0	X	X	X	X	0	1	1	1	0	0	1	1	1
0	X	X	X	0	1	1	1	1	0	1	0	0	1
0	X	X	0	1	1	1	1	1	0	1	0	1	1
0	X	0	1	1	1	1	1	1	0	1	1	0	1
0	0	1	1	1	1	1	1	1	0	1	1	1	1



-Chức năng của cổng GS là

Khi các ngõ vào không có tác động tức là không có cổng nào ở mức thấp thì GS sẽ ở mức 1.

Báo hiệu cho ta biết tất cả các cổng đều ở mức cao (EI ở mức 0)

-Còn E0 thì ngược lại so với cổng GS

Khi các ngõ vào có tác động tức là trong các cổng có cổng ở mức thấp. thì E0 sẽ xuống 0.

Báo hiệu cho ta biết trong các cổng vào có cổng ở mức thấp.

Đồng thời mở rộng thêm địa chỉ.

1b. Chức năng mã hóa ưu tiên.

Trường hợp 1:

- $I_3=I_2=I_1=0$
- $I_7=I_6=I_4=I_0=1$.

Các ngõ ra sẽ là 001

Trường hợp 2:

- $I_7=I_2=0$
- $I_6=I_5=I_4=I_3=I_1=I_0=1$

Các ngõ ra sẽ là 001

Trường hợp 3:

Cả 8 ngõ đều bằng 0. Thì cổng ra là 001

Nhận xét:

Ta thấy sự ưu tiên trong này.

Trong các cổng ở mức thấp. Thì cổng nào có số thứ tự lớn hơn sẽ được ưu tiên.

1c.Thiết kế:

- Khi SW7 hoặc SW5 hoặc SW3 tác động thì LED sáng
- Khi SW8 hoặc SW6 hoặc SW4 hoặc SW2 hoặc SW1 tác động thì LED tắt

2.Khảo sát vi mạch giải mã 3→8: IC 74LS138

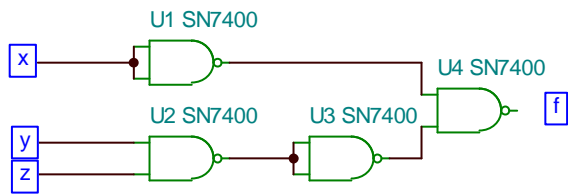
Input						Output							
G1	G2A	G2B	C	B	A	Y0	Y1	Y2	Y3	Y4	Y5	Y6	Y7
1	0	0	0	0	0	0	1	1	1	1	1	1	1
1	0	0	0	0	1	1	0	1	1	1	1	1	1
1	0	0	0	1	0	1	1	0	1	1	1	1	1
1	0	0	0	1	1	1	1	1	0	1	1	1	1
1	0	0	1	0	0	1	1	1	1	0	1	1	1
1	0	0	1	0	1	1	1	1	1	1	0	1	1
1	0	0	1	1	0	1	1	1	1	1	1	0	1
1	0	0	1	1	1	1	1	1	1	1	1	1	0
0	X	X	X	X	X	1	1	1	1	1	1	1	1
X	1	X	X	X	X	1	1	1	1	1	1	1	1
X	X	1	X	X	X	1	1	1	1	1	1	1	1

3.Thiết kế mạch tổ hợp từ vi mạch giải mã

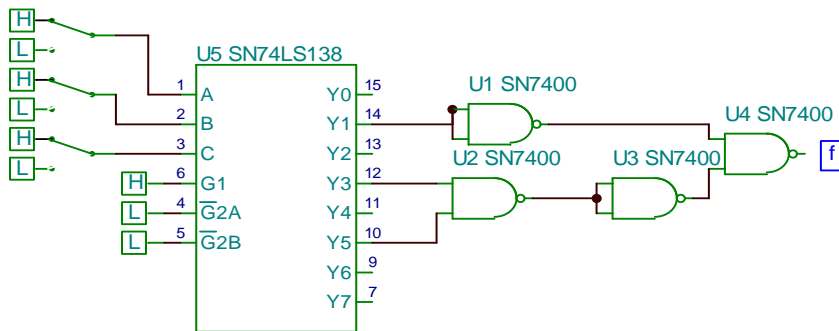
3a.Tạo hàm Boole từ cổng logic

Vẽ sơ đồ mạch thực hiện $f = \sum_{x,y,z} (1,3,5) = x\bar{z} + x\bar{y}$

$$f = \overline{\overline{x} \cdot \overline{z} \cdot \overline{y}}$$



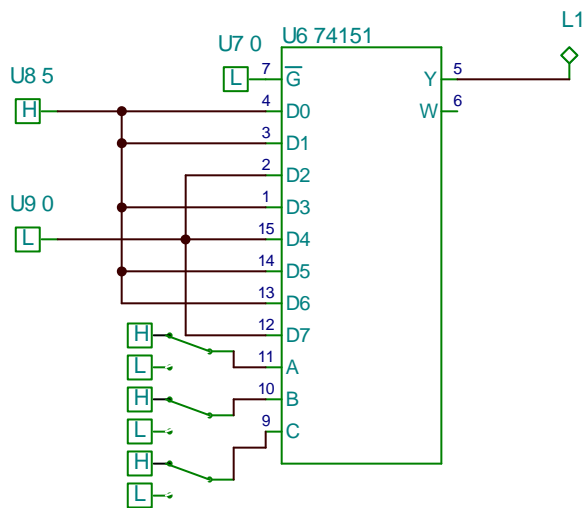
3b. Tạo hàm Boole từ IC 74LS138



4. Thiết kế mạch tổ hợp từ vi mạch Multiplexer

4a. Thực hiện hàm 3 biến:

$$F(C,B,A) = \sum_{CBA} (0,1,3,5,6)$$

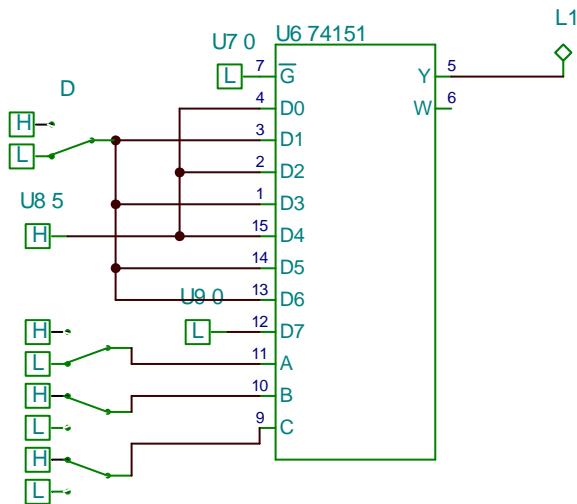


Nhận xét:

Khi ta thay đổi các mức logic của các ngõ vào C,B,A. Tín hiệu ở ngõ ra lên mức cao khi CBA ở các mức sau 000,001,011,101,110.

Giải thích tại các vào D ở các cổng 0,1,3,5,6 thì ở mức cao. Khi ta thay đổi các mức logic của các ngõ vào C,B,A thì khi CBA tương ứng với các ngõ D thì Y sẽ lấy dữ liệu từ các ngõ D. Do đó đèn LED sẽ hiển thị sáng khi ngõ vào D ở mức cao.

4b. Thực hiện hàm 4 biến:



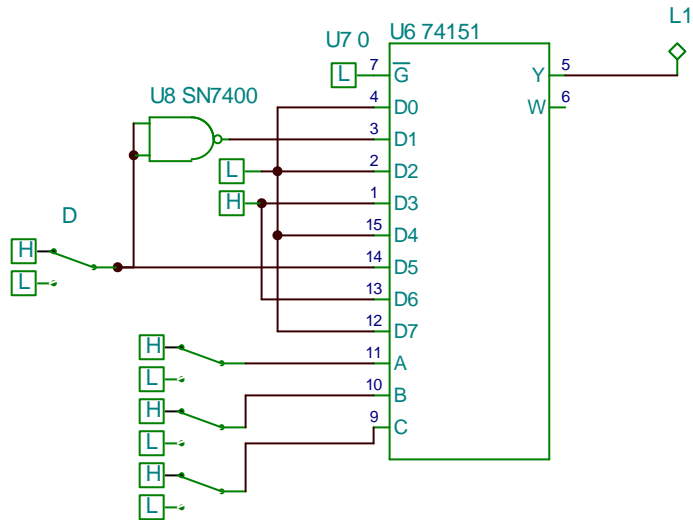
Nhận xét:

Khi công logic DCBA điều khiển ở các mức 0000,0010,0100,1001,1011,1101,1110 thì đèn LED sáng. Ở các mức 001,011,101,110,111 ở mức thấp.

Nên hàm $f(D,C,B,A) = A + \bar{C} \cdot \bar{D} + \bar{A} \bar{B} \bar{D}$

4c. Thực hiện mạch tạo hàm sau:

$$F(DCBA) = DC\bar{B}A + C\bar{B}\bar{A} + \bar{C}BA + \bar{D}\bar{C}BA$$



Sau khi lắp mạch ta kiểm tra đúng như hàm.