

BÀI THỰC HÀNH SỐ 2

MẠCH GIẢI MÃ KÉO LED 7 ĐOẠN

MẠCH ĐẾM – THANH GHI DỊCH

I/ MỤC ĐÍCH, YÊU CẦU.

- Trong phần thực hành này, chúng ta sẽ sử dụng các flip flop để thiết kế các mạch đếm hỗn hợp.
- Giúp sinh viên hiểu được hoạt động của các vi mạch chốt, giải mã kéo led 7 đoạn.

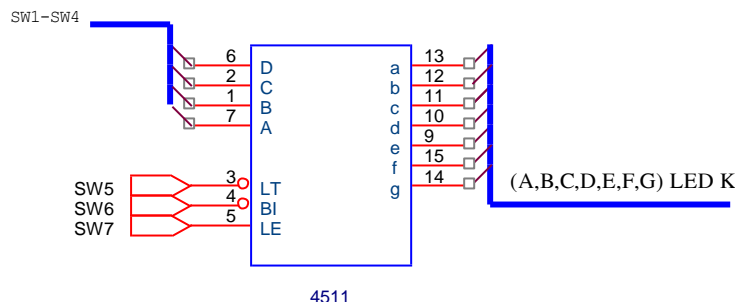
II/ LINH KIỆN SỬ DỤNG.

Sử dụng Kit thực hành số 1 & 2: BASIC DIGITRAINER

1. Khối INVERTER GATE: IC74LS06 gồm 6 cổng NOT.
2. Khối 2 INPUT NAND GATE: IC 74LS00 gồm 4 cổng NAND 2 ngõ vào.
3. Khối 2 INPUT XOR GATE: IC 74LS86 gồm 4 cổng XOR 2 ngõ vào.
4. Khối DUAL J-K FLIP-FLOP: IC 74LS112 gồm 2 JK-FF..
5. Khối DUAL D FLIP-FLOP: IC 74LS74 gồm 2 D-FF.
6. Khối BCD – 7 SEG LED DECODER: IC 4511 là IC giải mã led 7 đoạn Cathode chung.
7. Khối BCD – 7 SEG LED DECODER: IC 74LS47 là IC giải mã led 7 đoạn Anode chung.
8. Khối 3 → 8 DECODER: IC 74LS138 giải mã 3 → 8.
9. Khối 8 → 3 ENCODER: IC 74LS148 mã hóa 8 → 3.
10. Khối 4 → 16 DECODER: IC 74LS154 giải mã 4 → 16.
11. Khối 8 INPUT MULTIPLEXER: IC 74LS151 phân kênh 8 → 1.
12. Khối 4 INPUT MULTIPLEXER: IC 74LS153 phân kênh 4 → 1.
13. Khối 2 INPUT MULTIPLEXER: IC 74LS157 phân kênh 2 → 1.
14. Khối 2 INPUT NAND: IC 74LS00 gồm 4 cổng NAND 2 ngõ vào

III/ PHẦN THỰC HÀNH.

1. Khảo sát vi mạch chốt, giải mã led 7 đoạn Cathode chung: IC 4511.

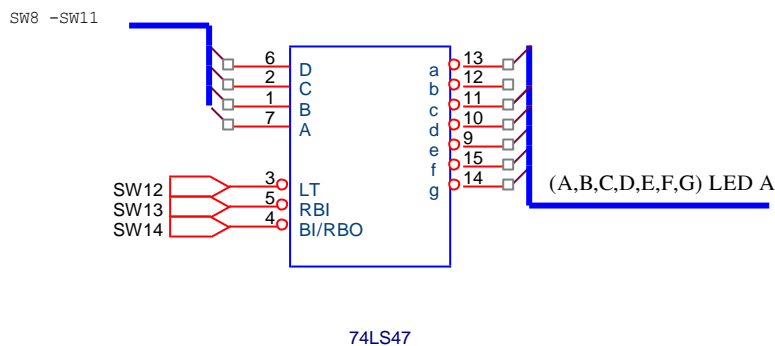


- Các chân a,b,c,d,e,f,g của IC 4511 đưa đến A,B,C,D,E,F,G tại LED K trên khối 7 SEGMENT DISPLAY.
- Các chân dữ liệu D,C,B,A đưa đến 4 công tắc điều khiển Switch (0000 đến 1001)
- Các chân điều khiển LT, BI, LE đưa đến 3 công tắc điều khiển Switch.
- Lập bảng hoạt động của IC 4511 giải mã led 7 đoạn Cathode chung:

Input							Output							Display
Ngõ điều khiển			Ngõ dữ liệu											
LE	BI	LT	D	C	B	A	a	B	c	d	e	f	g	
0	1	1	0	0	0	0								
0	1	1	0	0	0	1								
0	1	1	0	0	1	0								
0	1	1	0	0	1	1								
0	1	1	0	1	0	0								
0	1	1	0	1	0	1								
0	1	1	0	1	1	0								
0	1	1	0	1	1	1								
0	1	1	1	0	0	0								
0	1	1	1	0	0	1								
1	1	1	X	X	X	X								
0	0	1	X	X	X	X								
0	1	0	X	X	X	X								

- Cho biết chức năng của các chân LampTest (LT), Blanking Input (BI), Latch Enable (LE) ?

2. Khảo sát vi mạch chốt, giải mã led 7 đoạn Anode chung: IC 74LS47.

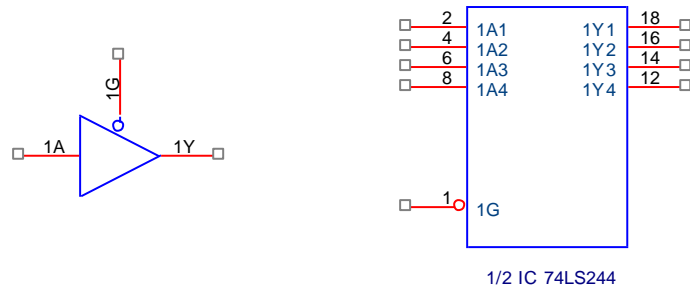


- Các chân a,b,c,d,e,f,g của IC 74LS47 đưa đến A,B,C,D,E,F,G tại LED A trên khối 7 SEGMENT DISPLAY.
- Các chân dữ liệu D,C,B,A đưa đến 4 công tắc điều khiển Switch.
- Các chân điều khiển LT, RBI, BI/ RBO đưa đến 3 công tắc điều khiển Switch.
- Lập bảng hoạt động của IC 74LS47 giải mã led 7 đoạn Anode chung.

Input							Output							Display
Ngõ điều khiển			Ngõ dữ liệu											
LT	RBI	RBO	D	C	B	A	a	b	c	d	e	f	g	
1	1	1	0	0	0	0								
1	1	1	0	0	0	1								
1	1	1	0	0	1	0								
1	1	1	0	0	1	1								
1	1	1	0	1	0	0								
1	1	1	0	1	0	1								
1	1	1	0	1	1	0								
1	1	1	0	1	1	1								
1	1	1	1	0	0	0								
1	1	1	1	0	0	1								
0	1	1	X	X	X	X								
1	0	1	X	X	X	X								
1	1	0	X	X	X	X								

- Cho biết chức năng của các chân LampTest (LT), Ripple- Blanking input (RBI), Blanking Input or Ripple Blanking input (BI/ RBO) ?

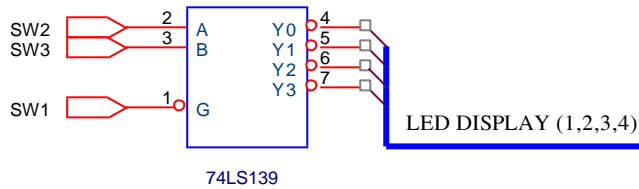
3. Khảo sát cổng 3- state buffer IC 74LS244.



- Ngõ ra Y1 đưa đến Led – display
- Ngõ dữ liệu vào 1A và ngõ điều khiển 1G đưa đến công tắc Switch.
- Thay đổi trạng thái ngõ vào để lập bảng trạng thái sau.

1G	A1	Y1
0	0	
0	1	
1	X	

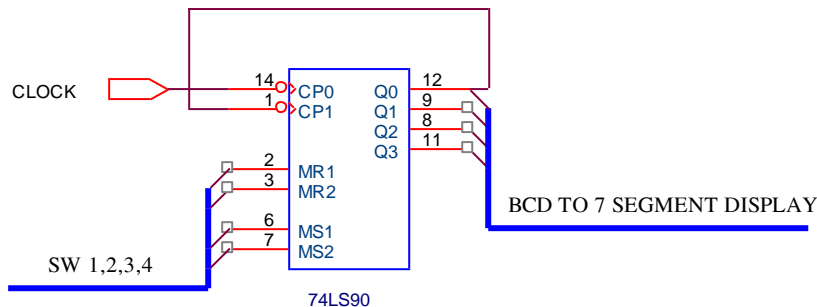
4. Khảo sát mạch giải mã 2 sang 4 đường ngõ ra tích cực mức thấp: IC 74LS139.



- Bốn ngõ ra Y0 – Y3 đưa đến bốn Led display (Led 1-4).
- Ngõ dữ liệu vào B, A và ngõ điều khiển G đưa đến 3 công tắc Switch.
- Thay đổi trạng thái ngõ vào để lập bảng trạng thái của IC 74LS139.

Input			Output			
ĐK	Data		Y0	Y1	Y2	Y3
G	B	A				
0	0	0				
0	0	1				
0	1	0				
0	1	1				
1	X	X				

5. Khảo sát IC đếm thập phân 74LS90.



IC 74LS90 là IC đếm thập phân (đếm 2 x 5).

CP0 là xung clock của khối đếm 2.

CP1 là xung clock của khối đếm 5.

MR1, MR2: Master Reset (Clear) .

MS1, MS2: Master Set (Preset 9).

Q0: ngõ ra khối đếm 2.

Q1,Q2,Q3: ngõ ra khối đếm 5.

- Các ngõ ra Q0,Q1,Q2,Q3 đưa đến khối BCD TO 7 SEGMENT DISPLAY.
- Các giá trị xung lấy 1 Hz từ khối Clock.
- Các ngõ MR1, MR2, MS1, MS2 đưa đến 4 Switch để điều khiển.

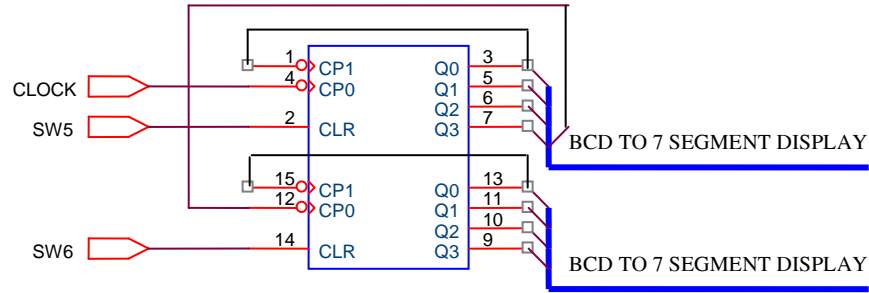
6a. Lắp mạch thực hiện như trên.

Điều khiển MR1= MR2= MS1= MS2 = 0. Nhận xét.

Điều khiển MR1=MR2=MS1=MS2= 1. Nhận xét

6b. Sử dụng thêm IC 74LS00, thiết kế mạch đếm $M = 6$ (đếm từ 0000 đến 0101).

7. Khảo sát IC đếm thập phân 74LS390 (BCD COUNTER)



IC 74LS390 gồm 2 khối đếm thập phân

CP0 là xung clock khối đếm lên.

CP1 là xung clock khối đếm xuống.

CLR (MR): Clear (tích cực ở mức cao).

Q0, Q1, Q2, Q3: ngõ ra khối đếm mode 10 (0000 đến 1001)

- Các ngõ ra Q0, Q1, Q2, Q3 đưa đến khối BCD TO 7 SEGMENT DISPLAY.
- Các giá trị xung lấy 1 Hz từ khối Clock.
- Ngõ CLR đưa đến Switch để điều khiển.

Thực hành: Sử dụng IC 74LS390 hãy lắp mạch thực hiện đếm 00-99

- Thực hiện mạch như hình trên.
- Điều khiển mạch hoạt động.
- Quan sát kết quả.

8. Khảo sát IC đếm 74LS193 (đếm 4 bit)

CPU: Count Up Clock.

CPD: Count Down Clock.

MR: Master Reset.

PL: Parallel Load Input.

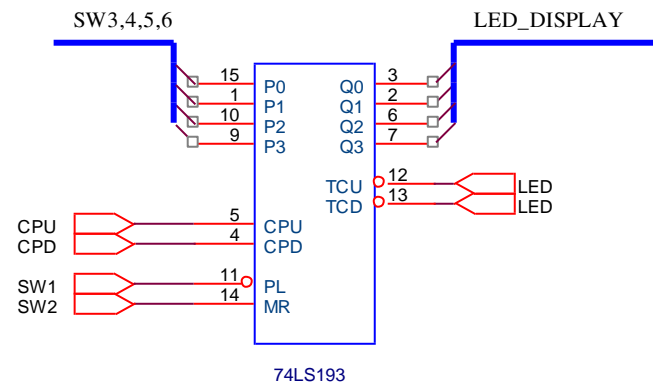
P0, P1, P2, P3: Parallel Data Input.

Q0, Q1, Q2, Q3: Output.

TCU: Terminal Count Up.

TCD: Terminal Count Down.

8a. Khảo sát chức năng.



- Các ngõ ra Q0,Q1,Q2,Q3 và TCU, TCD đưa đến Led- display.
- Các ngõ vào đưa đến Switch, cho trạng thái $P_3P_2P_1P_0 = 0000$
- Xung clock sử dụng 1 Hz cho ngõ CPU và CPD.

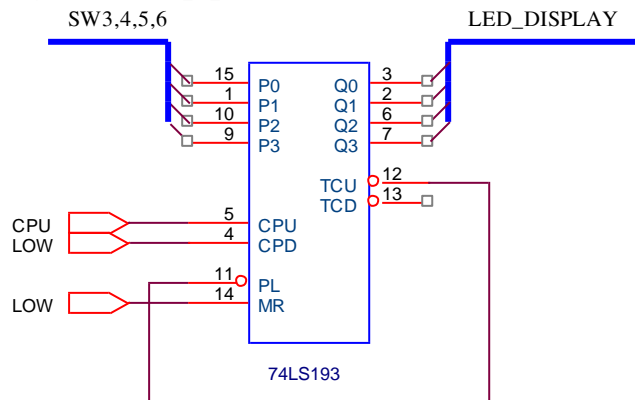
Kiểm tra các chức năng sau:

MR	PL	CPU	CPD	CHỨC NĂNG
L	H	CLOCK	H	Đếm lên
L	H \rightarrow L	CK	H	PL: Load dữ liệu song song
L \rightarrow H	H	CK	H	MR: Xóa mạch
L	H	H	CLOCK	Đếm xuống

- Trạng thái ngõ ra TCU, TCD như thế nào khi mạch đếm Lên và Đếm Xuống ?

8b. Mạch đếm lên lập trình:

- **Đếm lên từ giá trị thập phân 4:**



- Thực hiện mạch như trên.
- Nhập $P_3P_2P_1P_0 = 0100$.
- **Đếm lên từ giá trị thập phân 4 đến 11:**
- Yêu cầu: sử dụng thêm các cổng N-AND (IC 74LS00).
- Trình bày sơ đồ mạch.
- Thực hiện và quan sát kết quả.

8c. Mạch đếm xuống lập trình:

- **Đếm xuống từ 11:**

- Yêu cầu: Thực hiện mạch đếm xuống từ 11.
- Trình bày sơ đồ mạch.
- Thực hiện và quan sát kết quả.

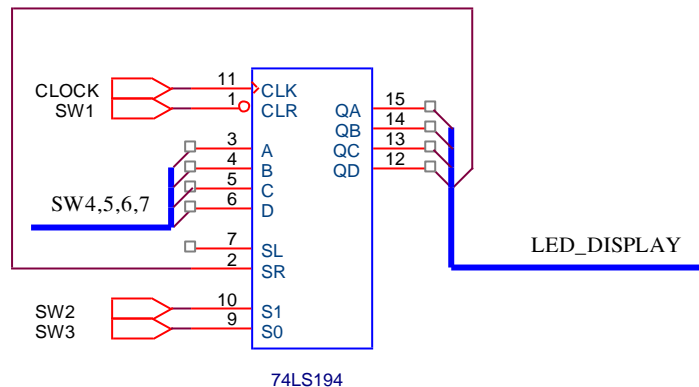
- **Đếm xuống từ 11 ÷ 4:**

- Yêu cầu: Thực hiện mạch đếm xuống từ $11 \div 4$, sử dụng thêm cổng IC 74LS00.
- Trình bày sơ đồ mạch.
- Thực hiện và quan sát kết quả.

9. Khảo sát thanh ghi dịch 4 bit 74LS194.

Tóm tắt hoạt động của 74LS194:

Chức năng	Input		Output			
	S1	S0	QA	QB	QC	QD
Hold	Low	Low	QA	QB	QC	QD
Shift right	Low	High	SR	QA	QB	QD
Shift left	High	Low	QB	QC	QD	SL
Load	High	High	A	B	C	D



- Các ngõ ra QA, QB, QC, QD đưa ra led- display.
 - Xung Clock đến CLK.
 - CLR, S0, S1 đưa đến Switch điều khiển.
 - Dữ liệu vào ABCD = 0001.
- 9a. Dịch phải.
- Thiết kế và lắp mạch dịch phải như hình trên.
 - Trình bày cách điều khiển 2 ngõ S0 và S1 để mạch thực hiện Reset mạch, Load dữ liệu vào thanh ghi rồi thực hiện dịch phải.
 - Quan sát sự dịch phải của thanh ghi.
 - Vẽ giản đồ dạng xung ở ngõ ra QD, QC, QB, QA theo CK.
- 9b. Dịch trái.

- Hãy thiết kế và lắp mạch dịch trái.
- $SL = ?$; $S1 = ?$ $S0 = ?$
- Lập lại các bước tương tự như phần 4a.
- Quan sát sự dịch trái của thanh ghi.
- Vẽ giản đồ dạng xung ở ngõ ra QD, QC, QB, QA theo CK.
