

ĐIỆN TỬ TƯƠNG TỰ

https://www.mediafire.com/folder/vbppv6yzfadba/2021_Analog_Electroncis

Chương 1: Mạch khuếch đại thuật toán (OPAMP- OPERATIONAL AMPLIFIERS)

Chương 3: Đáp ứng tần số trong OPAMP

Chương 4: Mạch lọc tích cực

Chương 5: Mạch dao động và mạch định thời

Chương 6: Một số mạch khuếch đại đặc biệt

Chương 7: Mạch ôn áp

Chương 8: Mạch điện tử thông tin

Chương 9: Mạch chuyển đổi dữ liệu

Giáo trình:

Bộ khuếch đại xử lý và IC tuyến tính, William D. Stanley, NXB Khoa học và Kỹ thuật.

Điểm đánh giá môn học

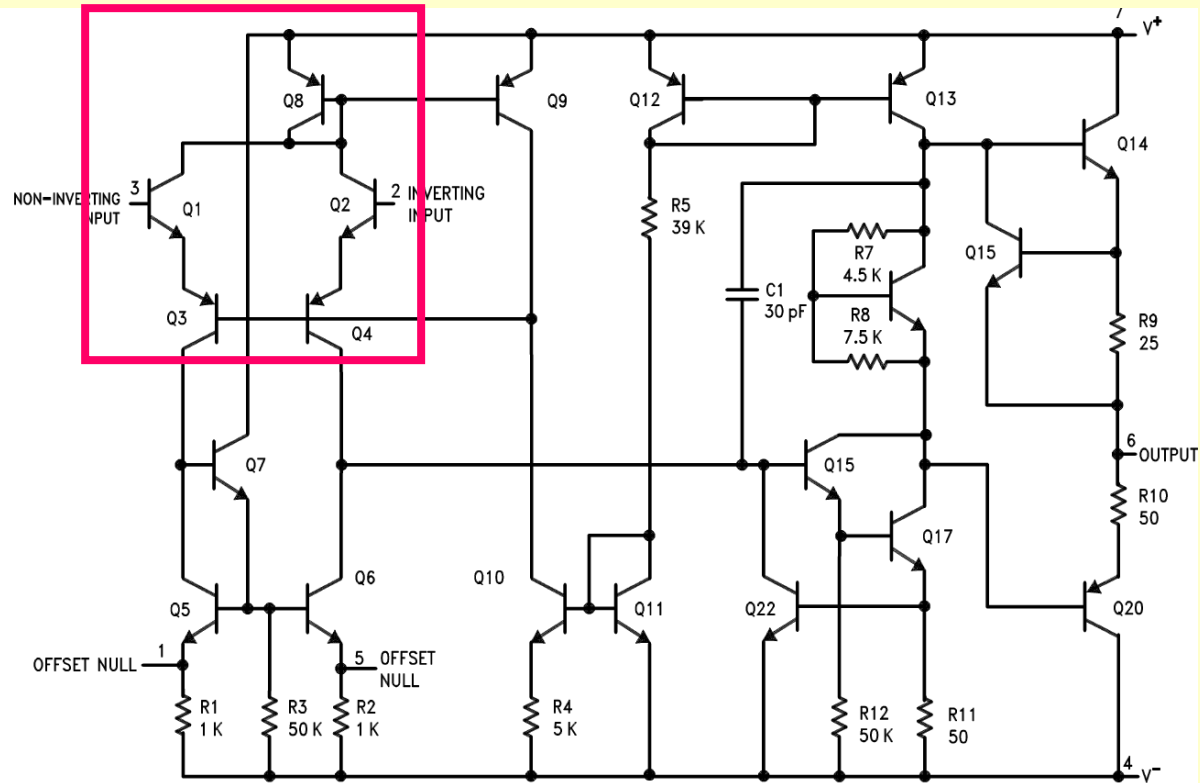
Thành phần điểm	Trọng số
Project 1	15%
Project 2	15%
Kiểm tra giữa kỳ	30 %
Kiểm tra cuối kỳ	40% (Project hay offline)

Chương 1

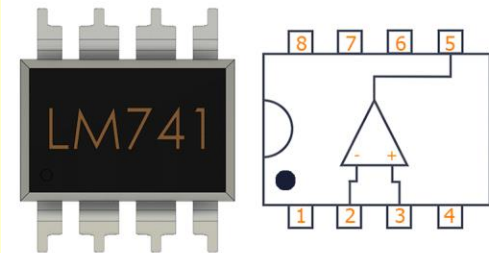
Mạch khuếch đại thuật toán
(Operational Amplifier)

LM 741

Khuếch đại vi sai



AMPLIFICADOR OPERACIONAL IM741



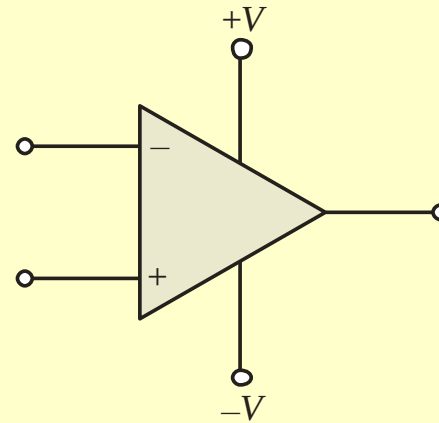
PINOUT LM741							
1. OFFSET NULL	5. OFFSET NULL						
2. INVERTING INPUT	6. OUTPUT						
3. NO INVERTING INPUT	7. V+						
4. V-	8. NC						

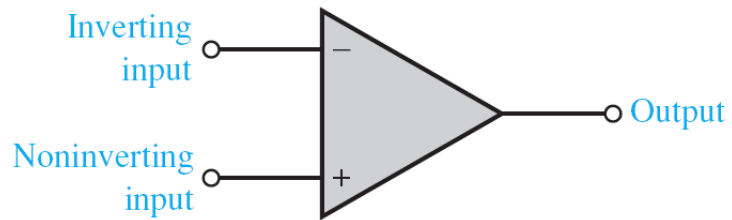
Op-amp (Operational Amplifier)

4

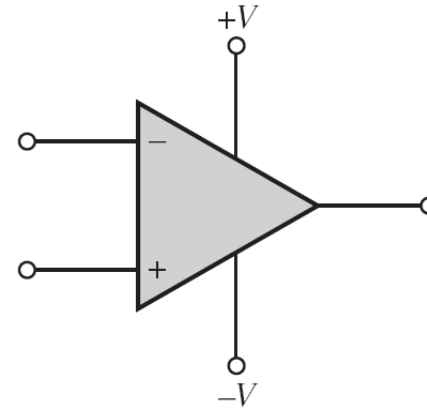
Op-amp (bộ khuếch đại thuật toán) là linh kiện/mạch khuếch đại sự khác biệt điện thế giữa hai ngõ vào

Hầu hết Op-amp hoạt động với nguồn đối xứng. Ký hiệu nguồn có thể bỏ qua trong sơ đồ mạch.

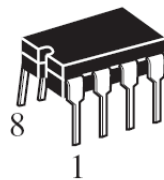




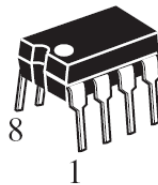
(a) Symbol



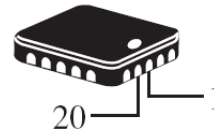
(b) Symbol with dc supply connections



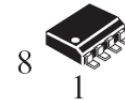
DIP



DIP



SMT

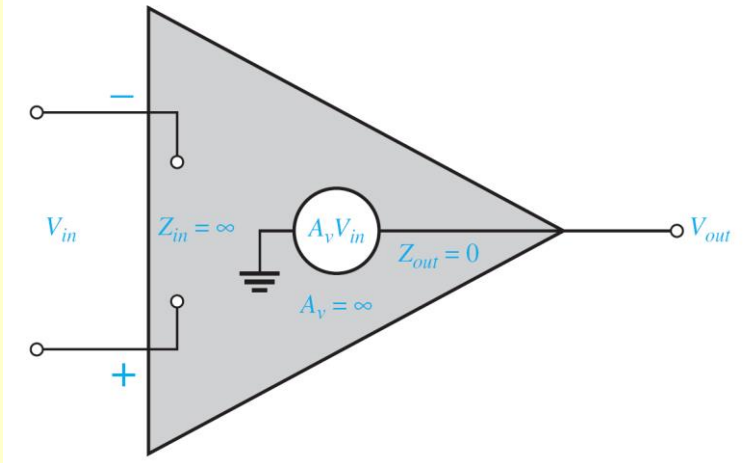


SMT

(c) Typical packages. Pin 1 is indicated by a notch or dot on dual-in-line (DIP) and surface-mount technology (SMT) packages, as shown.

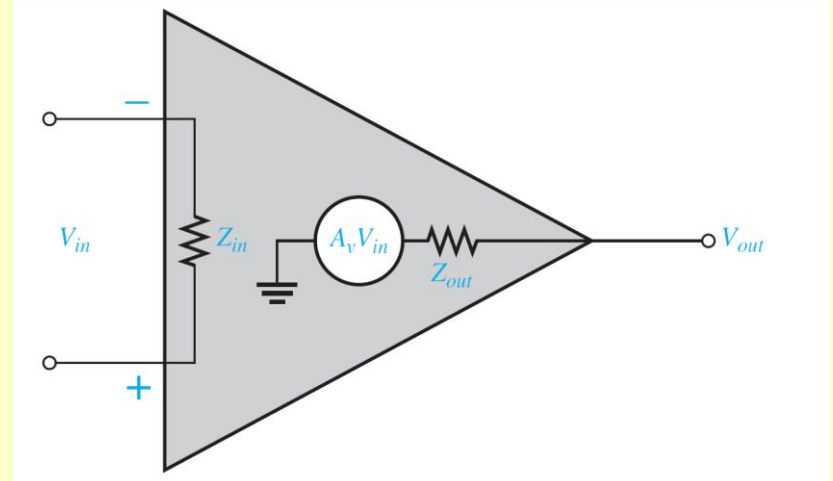
OP-AMP lý tưởng

6



- Độ lợi điện thế vô hạn
- Trở kháng vào vô hạn
- Trở kháng ra bằng 0
- Băng thông rộng vô hạn
- Độ lệch điện thế vào bằng 0.

OP-AMP thực tế



- Độ lợi điện thế lớn nhưng hữu hạn
- Trở kháng vào hữu hạn
- Trở kháng ra nhỏ nhưng khác 0
- Băng thông rộng giới hạn
- Độ lệch điện thế vào khác không.

Hệ quả

7

Hệ quả

Ta hãy xét tiếp các hệ quả của những giả thiết lý tưởng đó. Các hệ quả sẽ được xét theo cùng trình tự như các giả thiết.

1. Giả thiết trở kháng vào vô hạn suy ra rằng không có dòng nào chạy vào hoặc chạy ra khỏi đầu nối vào nào của op-amp. Như vậy, khi mắc một số mạch rẽ vào một đầu nối vào của op-amp thì có thể áp dụng định luật dòng Kirchhoff cho nút có liên quan, song có thể giả định dòng zero cho dòng đầu nối vào của op-amp trong trường hợp lý tưởng.

2. Giả thiết trở kháng ra bằng không suy ra rằng điện áp v_o ở đầu nối ra không được thay đổi khi tải thay đổi. Khi đó op-amp lý tưởng tạo ra cùng điện áp ra không phụ thuộc vào dòng rút ra tải.

3. Hệ quả của giả thiết thứ ba là quan trọng nhất và được thấy rõ nhất bằng cách trước hết giải tìm v_d ở (2-2). Ta có:

$$v_d = v^+ - v^- = \frac{v_o}{A} \quad (2-3)$$

Bây giờ hãy xét giả thiết tổng quát rằng mạch cần quan tâm hoạt động ở chế độ tuyến tính ổn định. Như vậy, v_o phải là điện áp hữu hạn, mà đối với phần lớn các op-amp tín hiệu nhỏ nó có thể dưới 13V hoặc gần như vậy. Khi $A \rightarrow \infty$ trong (2-3),

$$\lim_{A \rightarrow \infty} v_d = \lim_{A \rightarrow \infty} \frac{v_o}{A} = 0 \quad (2-4)$$

trong đó v_o là hữu hạn. Kết quả đó cho thấy rằng *điện áp vi sai tiến tới zero*. Hệ quả tương đương là:

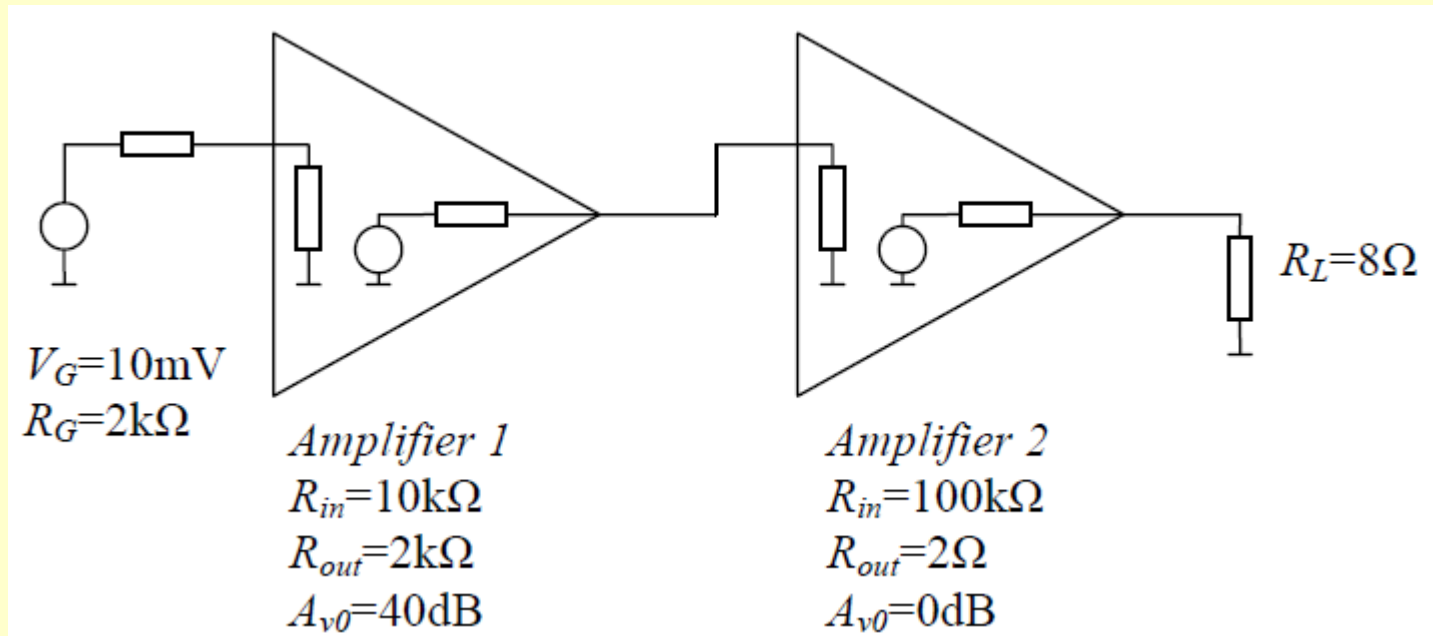
$$v^+ - v^- = 0 \quad (2-5)$$

$$\text{hoặc} \quad v^+ = v^- \quad (2-6)$$

nó cho thấy rằng *điện áp ở hai đầu nối vào bị buộc phải bằng nhau ở giới hạn*.

Trở kháng vào và ra

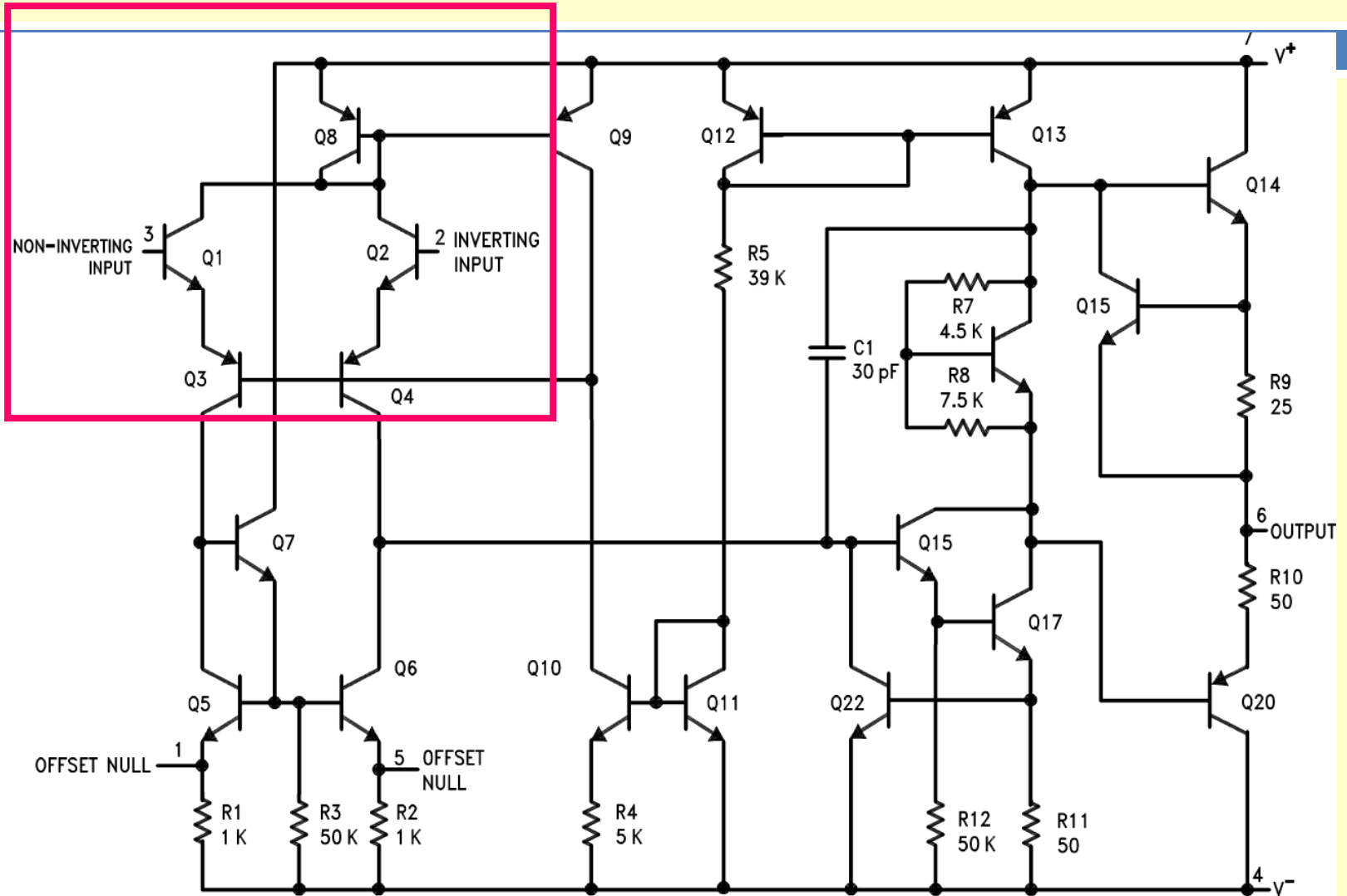
8



LM 741

Khuếch đại vi sai

9



Các ký hiệu dùng trong mạch

10

v_p : điện thế vào ở ngõ vào dương (+)

(có thể ký hiệu v_+ , v^+ , v_{in+} , v_{in}^+)

v_n : điện thế vào ở ngõ vào âm (-)

(có thể ký hiệu v_- , v^- , v_{in-} , v_{in}^-)

v_{out} : điện thế ra

(có thể ký hiệu v_o)

i_p : dòng điện vào ở ngõ vào dương (+)

i_n : dòng điện vào ở ngõ vào âm (-)

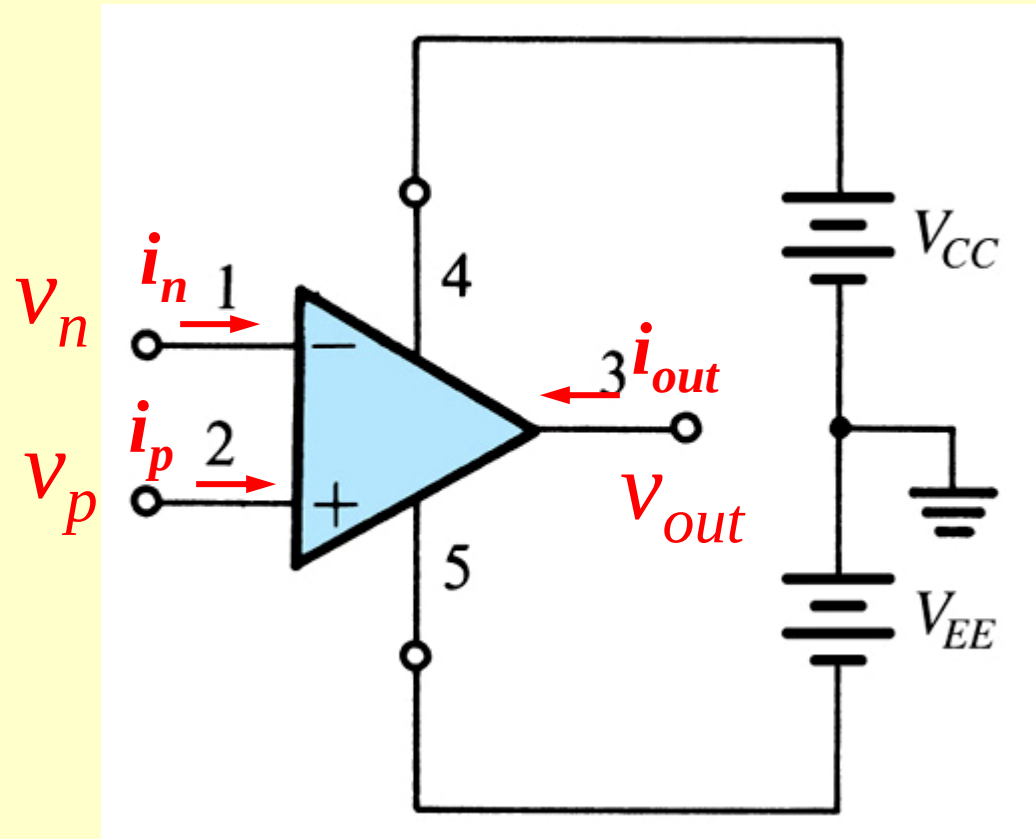
i_{out} : dòng điện ra

(có thể ký hiệu i_o)

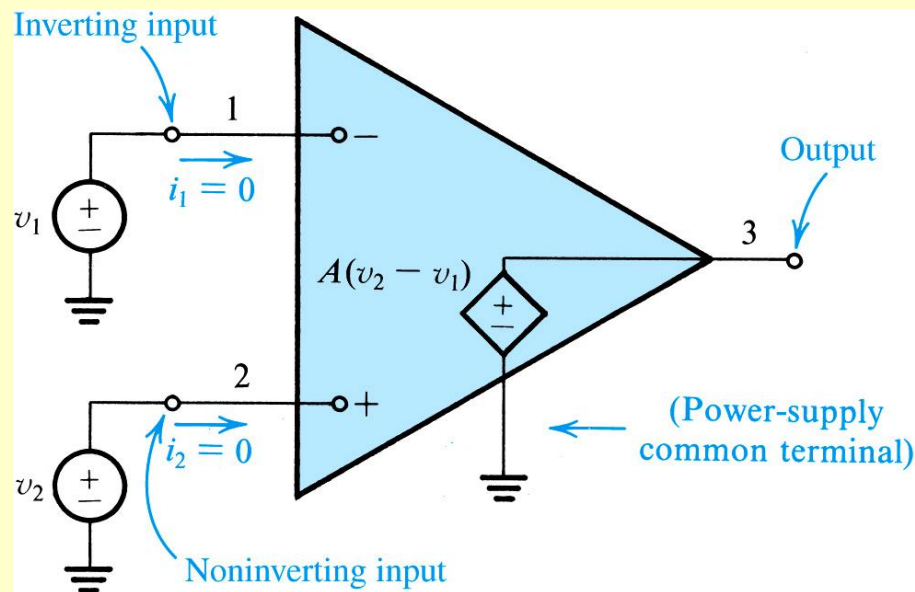
V_{CC} : nguồn dương, VD: +15V

V_{EE} : nguồn âm, VD: -15V

(đôi khi ký hiệu $-V_{CC}$)



Mạch OPAMP lý tưởng

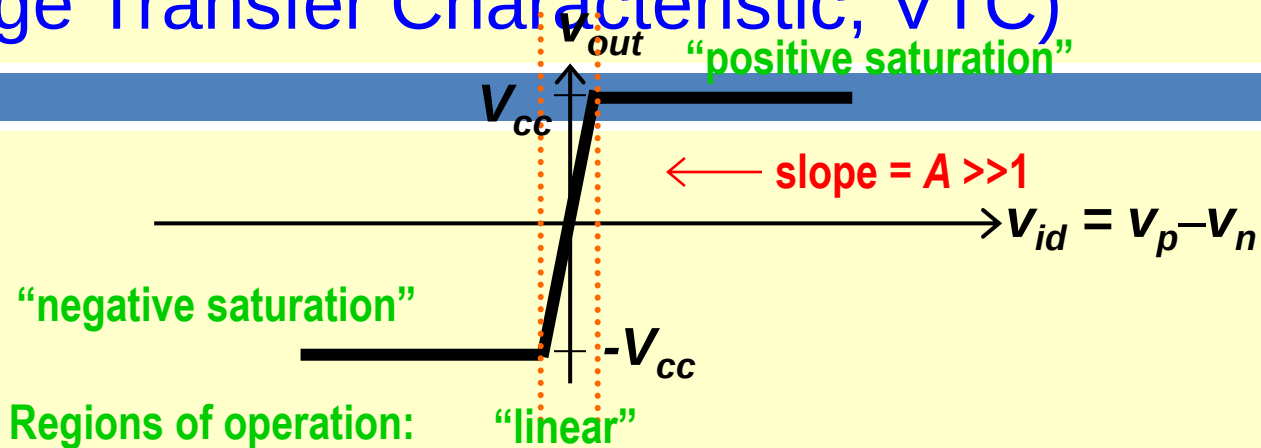


$$v_{out} = A(v_p - v_n) = A(v_2 - v_1)$$

Đặc tính chuyển điện thế của OPAMP (Op-Amp Voltage Transfer Characteristic, VTC)

12

Cơ bản thì OPAMP là một bộ khuếch đại vi sai



- Trong vùng tuyến tính (*linear region*), $v_{out} = A (v_p - v_n) = A v_{id}$
 A là hệ số khuếch đại vòng hở (*open-loop gain*)
- Trị số điển hình: $V_{cc} \leq 20 \text{ V}$ và $A > 10^4$

Khoảng tuyến tính (linear range): $-2 \text{ mV} \leq v_{id} = (v_p - v_n) \leq 2 \text{ mV}$

- Do hệ số khuếch đại vòng hở rất lớn nên v_p và v_n buộc phải gần bằng nhau để mạch khuếch đại tuyến tính

$$v_p \cong v_n$$

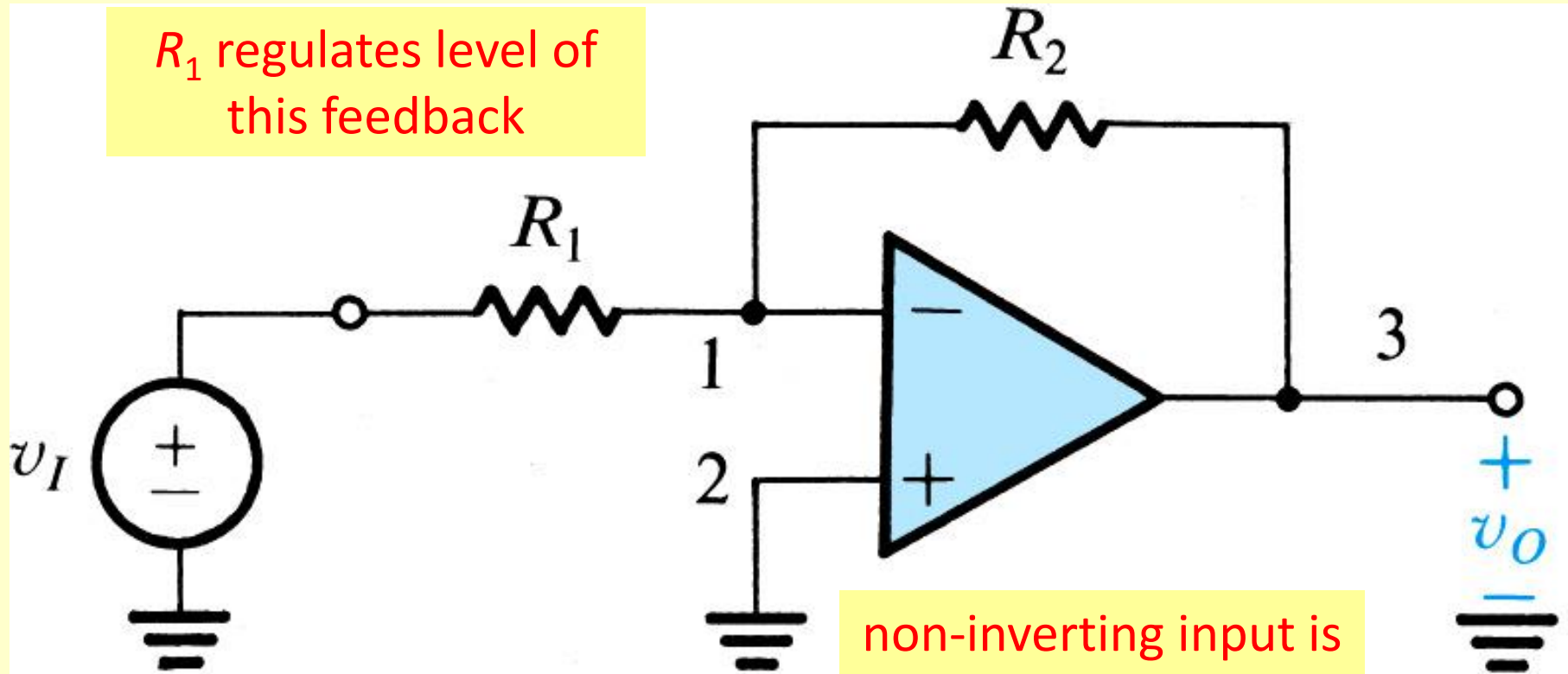
(Sẽ có đường nối tắt ảo giữa hai ngõ vào)

Mạch khuếch đại đảo

13

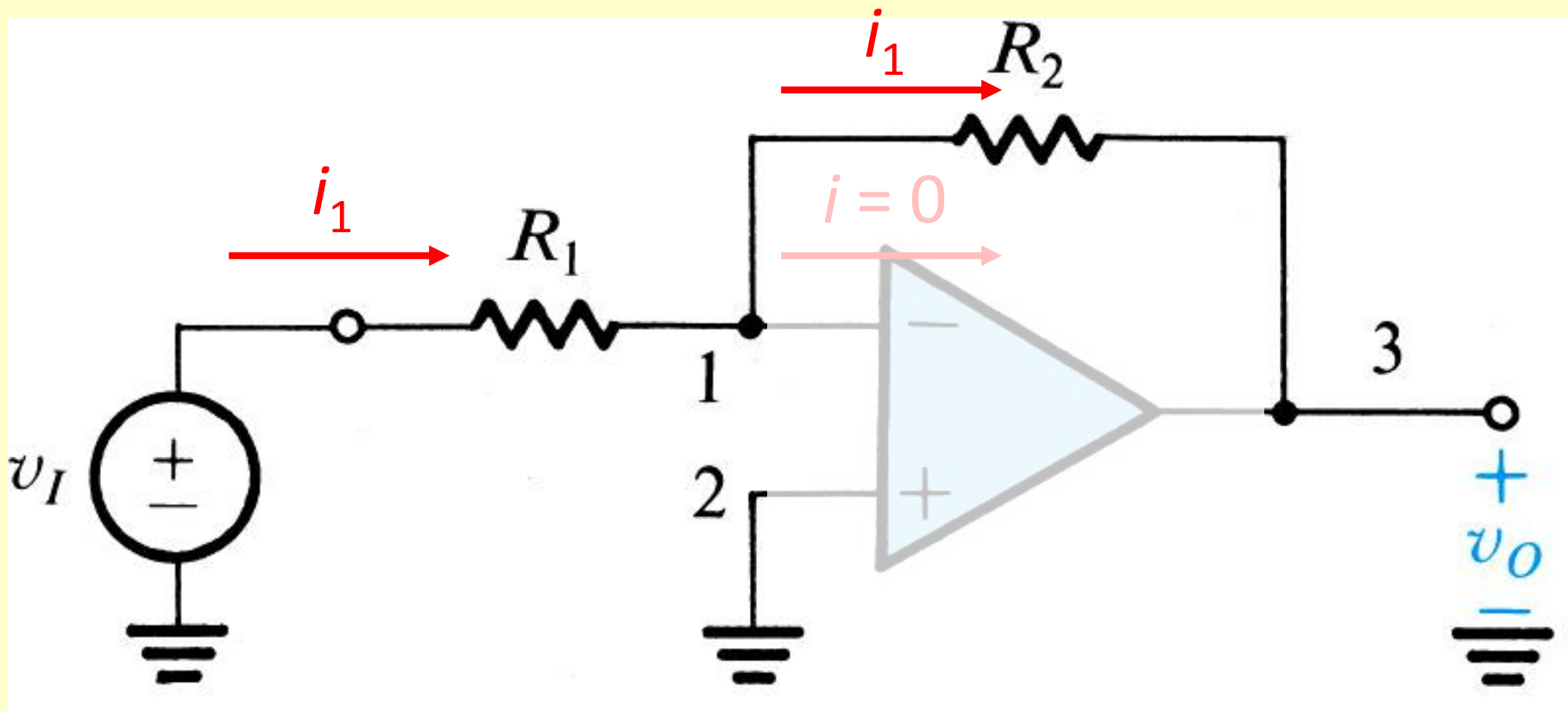
R_2 facilitates “negative feedback”

R_1 regulates level of this feedback



non-inverting input is grounded

source is applied to inverting input



virtual
ground

$$i_1 = \frac{(v_{In}) - (v_1)}{R_1} = \frac{v_{In} - 0}{R_1} = \frac{v_{In}}{R_1}$$

virtual
ground

$$v_{Out} = (v_1) - (i_1 R_2) = -i_1 R_2$$

$$v_{Out} = -\frac{R_2}{R_1} v_{In}$$

FETEL 2021

solution

BT: Tìm lại công thức nếu A hữu hạn

15

$$G_{A < \infty} = \frac{V_{Out}}{V_{In}} =$$

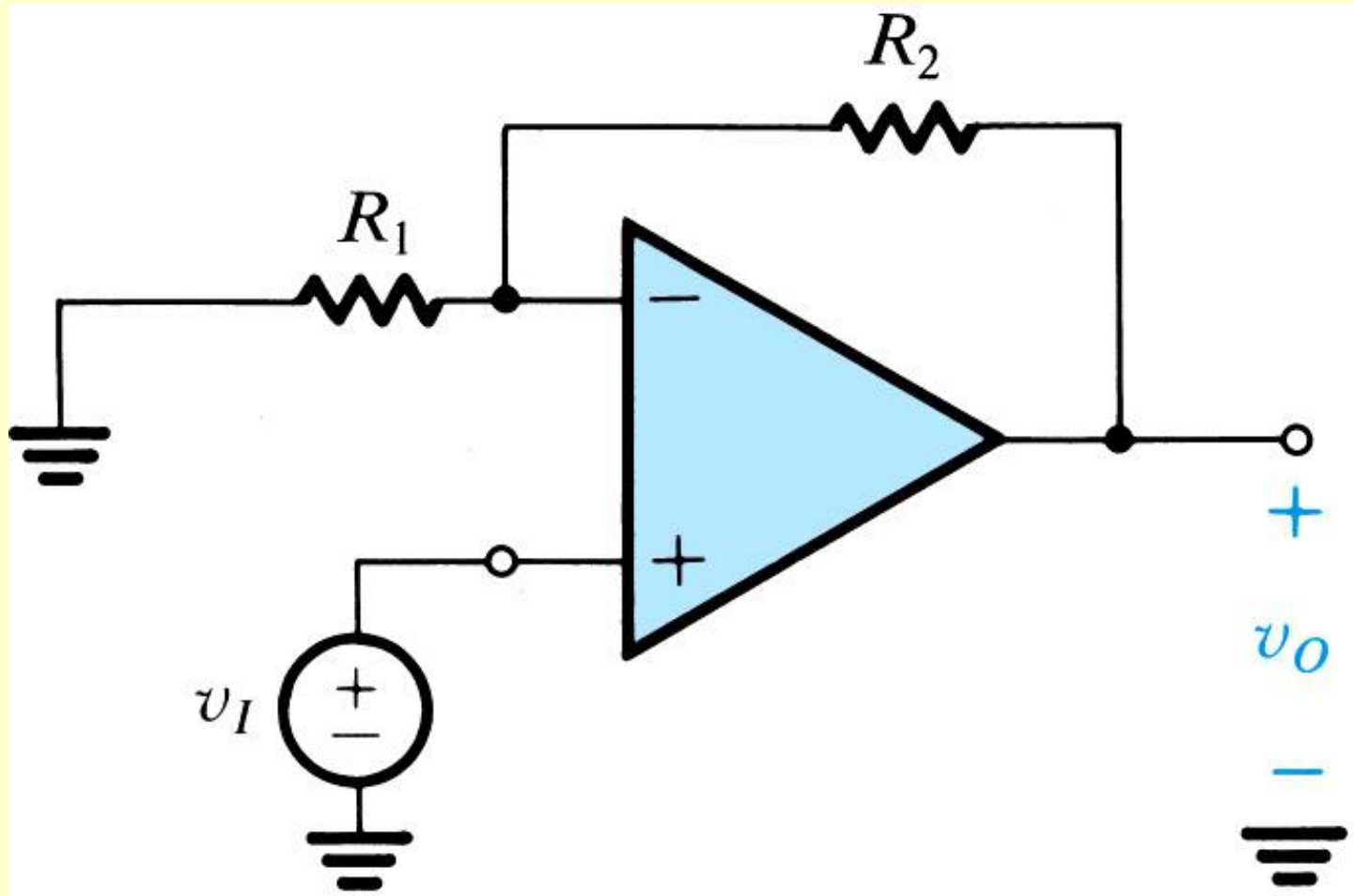


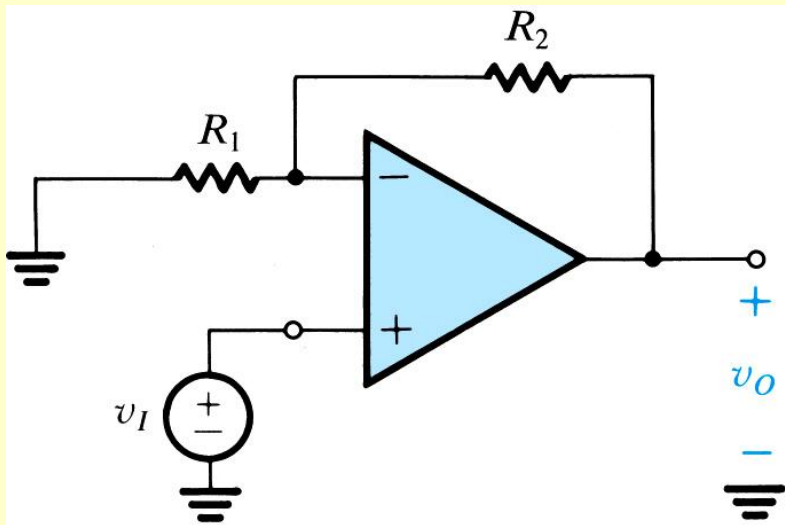
non-ideal gain

ideal gain

Mạch khuếch đại không đảo

16



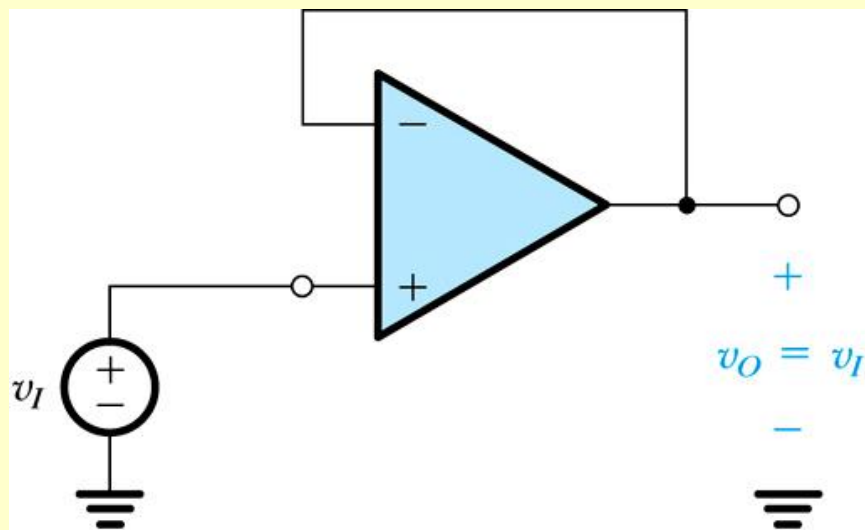


$$v_{(-)} = v_{In} = v_{Out} \frac{R_2}{R_1 + R_2}$$

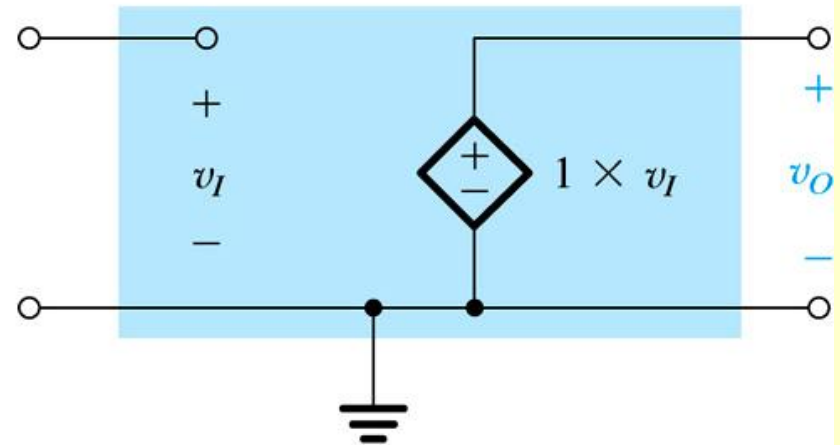
$$\frac{v_{Out}}{v_{In}} = \frac{R_1 + R_2}{R_2} = 1 + \frac{R_1}{R_2}$$

Mạch đệm Buffer / Voltage-Follower

18



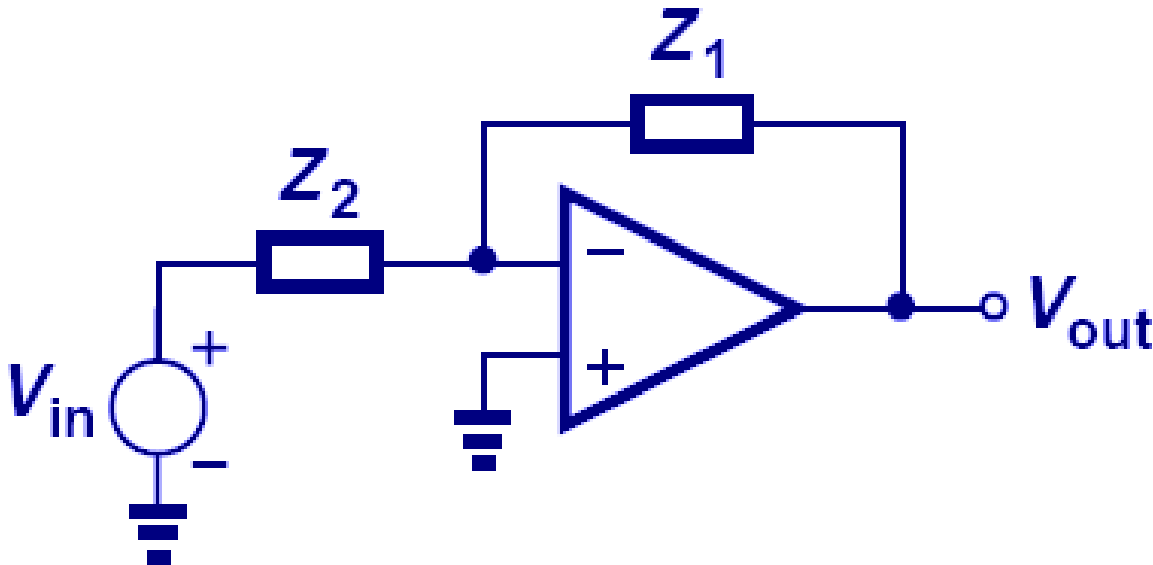
(a)



(b)

Trường hợp tổng quát (trở kháng phức)

19



$$\frac{V_{out}}{V_{in}} \approx -\frac{Z_1}{Z_2}$$

☞ Tổng quát: độ lợi được tính bằng tỉ số các trở kháng.

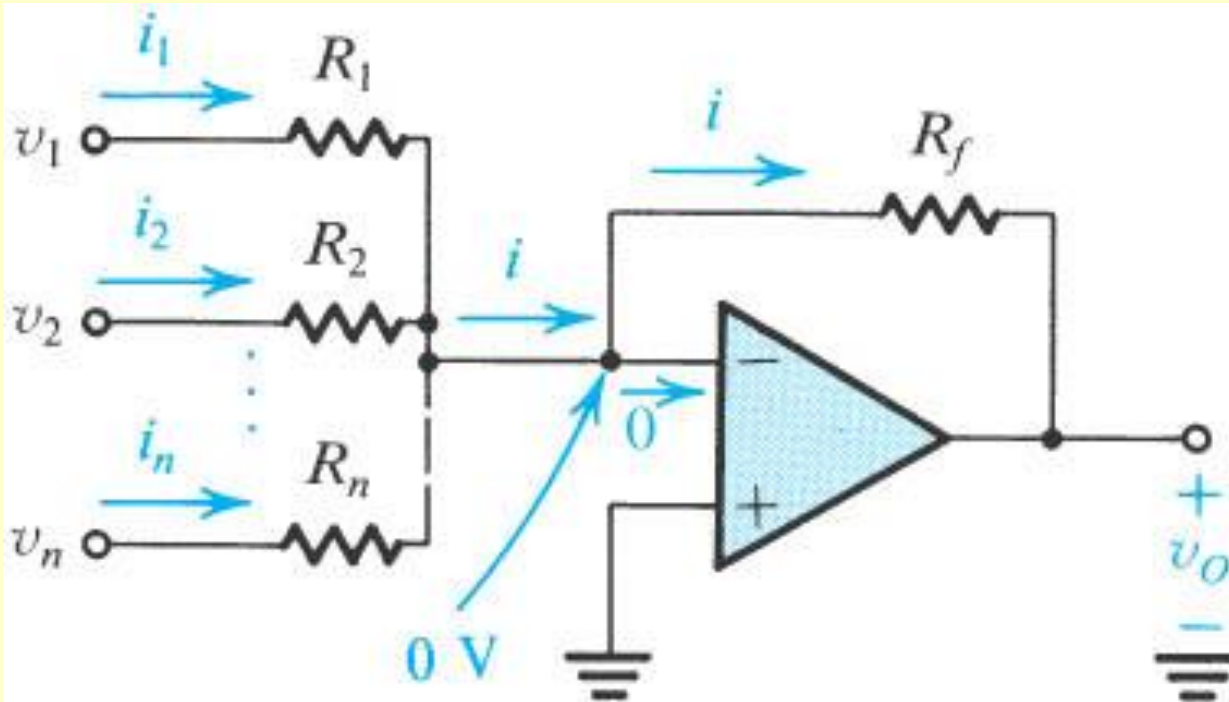
Điện trở $\rightarrow Z$ hay bằng R

Tụ điện $\rightarrow Z$ thay bằng $\frac{1}{j\omega C}$

Cuộn dây $\rightarrow Z$ thay bằng $j\omega L$

Mạch cộng điện thế

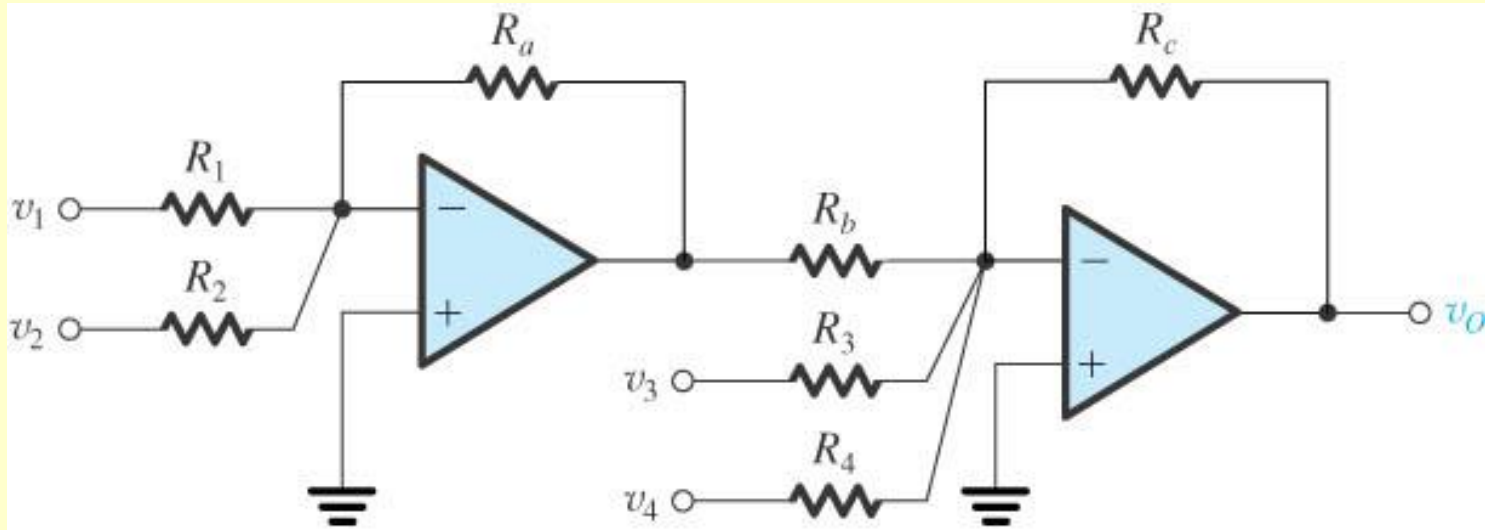
20



$$v_O = - \left(\frac{R_f}{R_1} v_1 + \frac{R_f}{R_2} v_2 + \dots + \frac{R_f}{R_n} v_n \right)$$

Mạch cộng điện thế (TT)

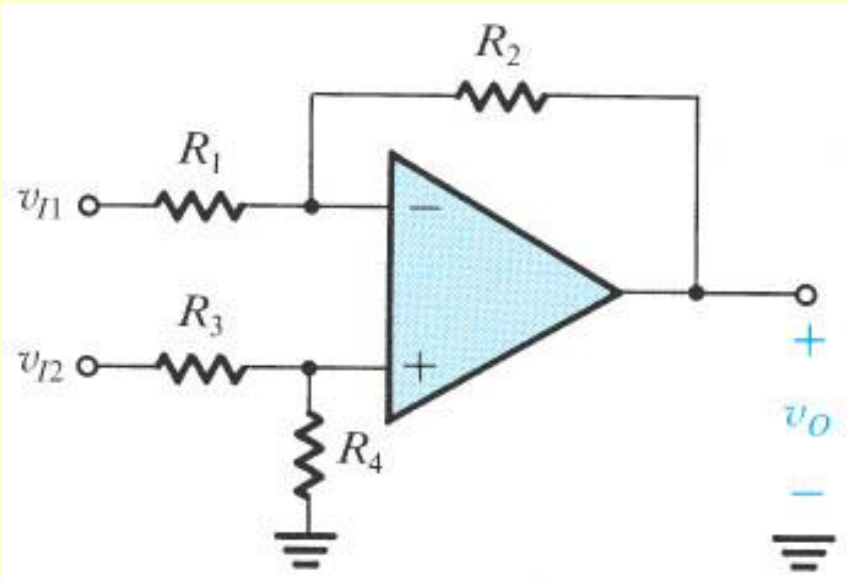
21



$$v_o = v_1 \left(\frac{R_a}{R_1} \right) \left(\frac{R_c}{R_b} \right) + v_2 \left(\frac{R_a}{R_2} \right) \left(\frac{R_c}{R_b} \right) - v_3 \left(\frac{R_c}{R_3} \right) - v_4 \left(\frac{R_c}{R_4} \right)$$

Mạch trừ điện thế

22

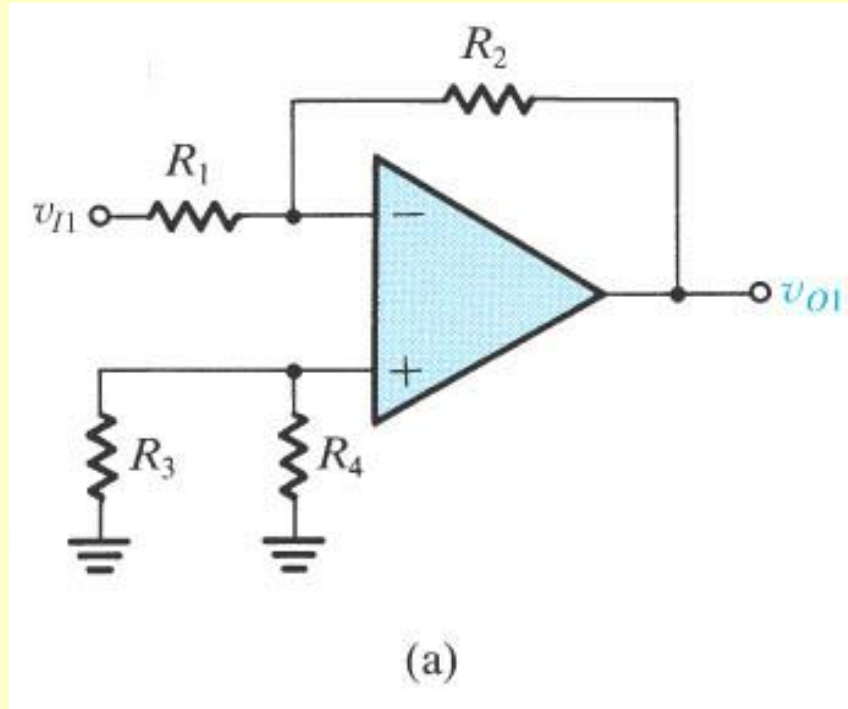


Theorem of linear Superposition.

..... →

Viết biểu thức v_{o1}

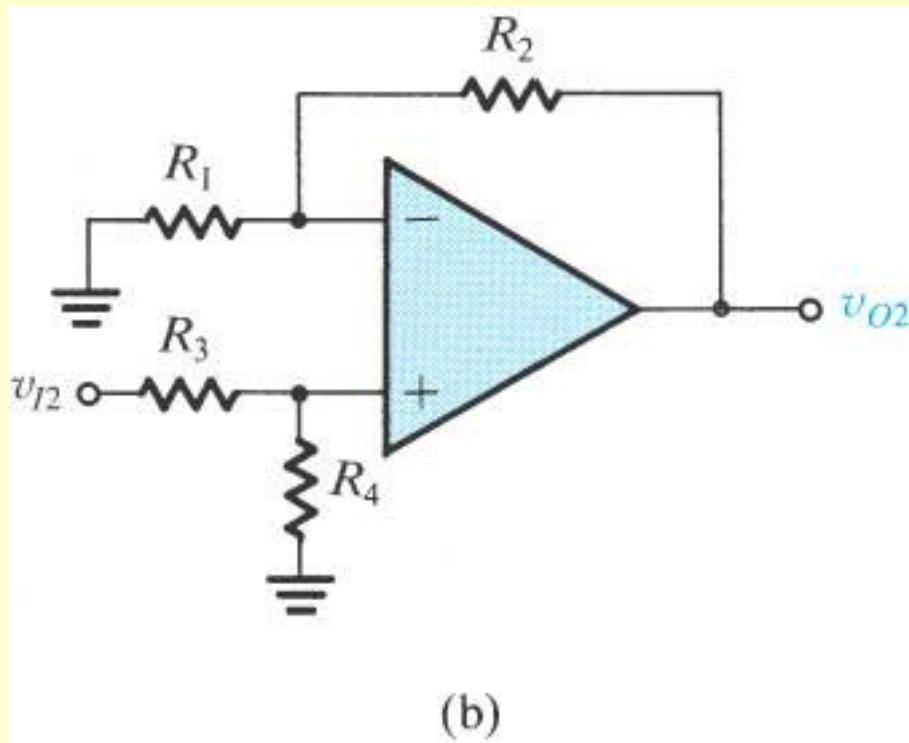
23



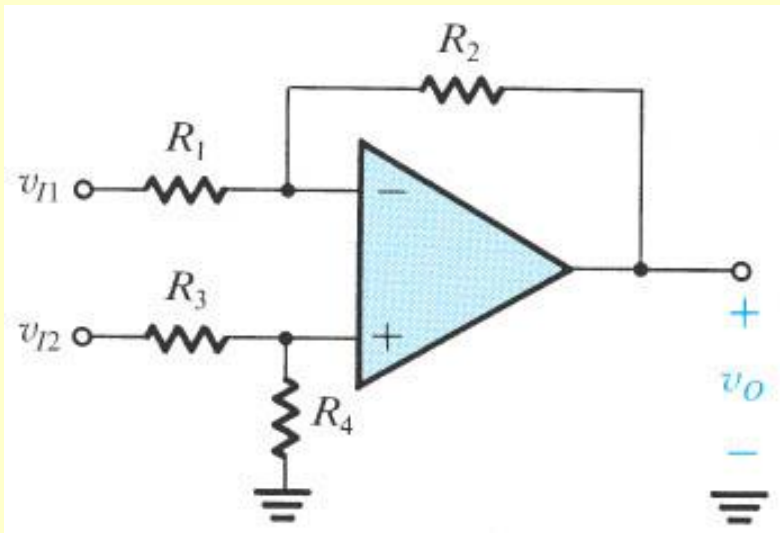
$$v_{o1} = -\frac{R_2}{R_1} v_{I1}$$

Viết biểu thức v_{o2}

24



$$v_{o2} = \left(1 + \frac{R_2}{R_1}\right) \left(\frac{R_4}{R_4 + R_3}\right) v_{I2}$$

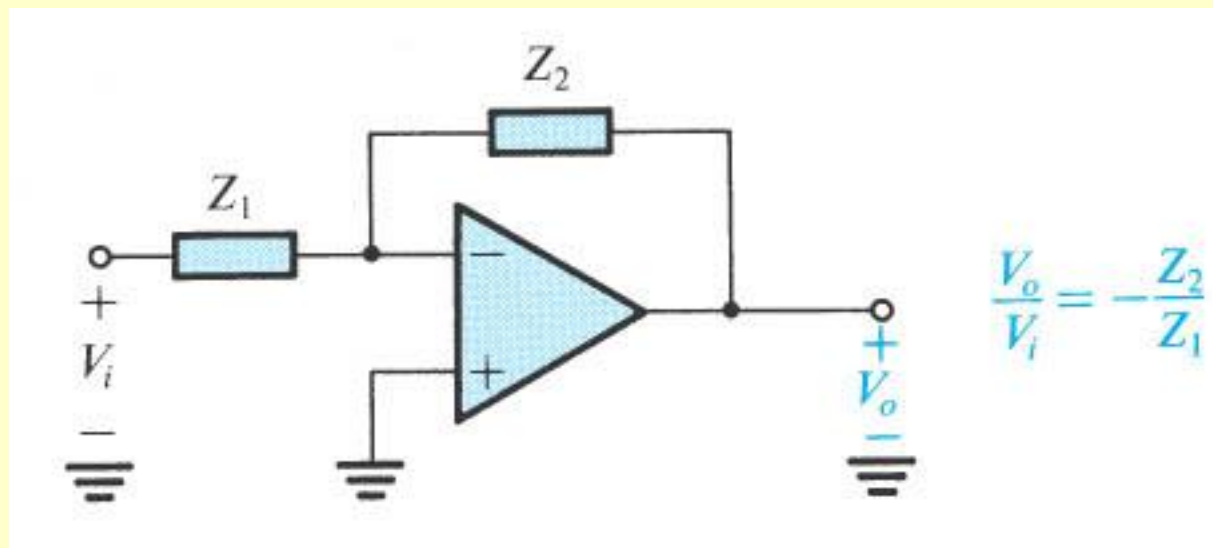


$$v_{Out} = \frac{(R_2 + R_1)R_4}{(R_4 + R_3)R_1} v_{In2} - \frac{R_2}{R_1} v_{In1}$$

but if $\begin{cases} R_1 = R_3 \\ R_2 = R_4 \end{cases}$ then $v_{Out} = \frac{R_2}{R_1} (v_{In2} - v_{In1})$

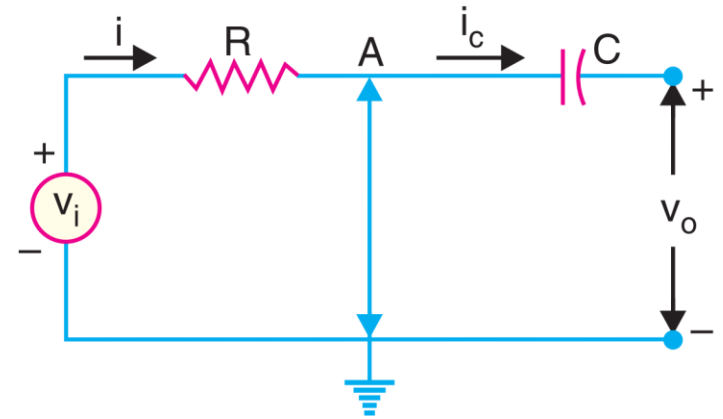
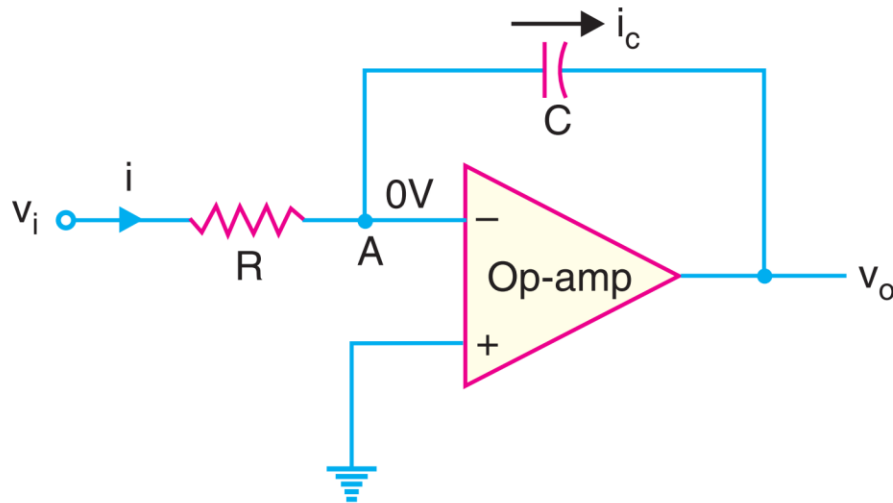
Mạch tích phân

26



Mạch tích phân

27



$$i = \frac{v_i - 0}{R} = \frac{v_i}{R}$$

$$i_c = \frac{C dv_c}{dt} = -C \frac{dv_o}{dt}$$

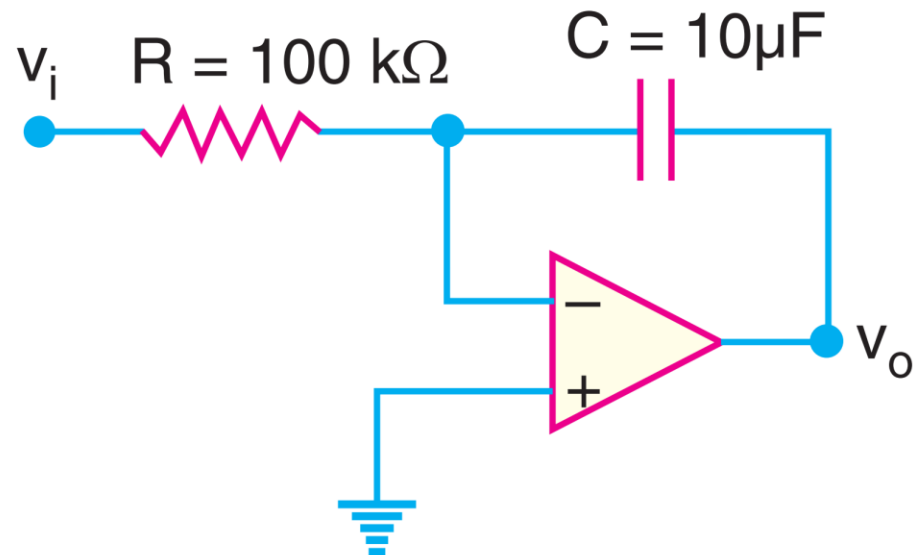
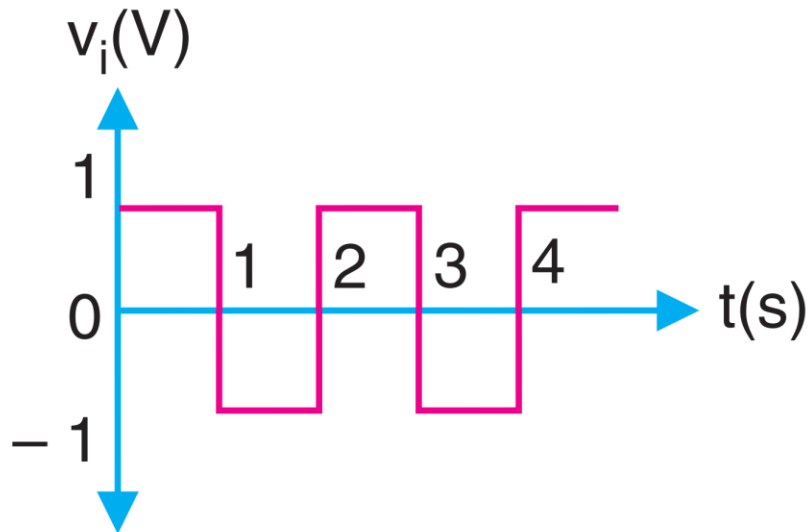
$$\frac{v_i}{R} = -C \frac{dv_o}{dt}$$

$$\frac{dv_o}{dt} = -\frac{1}{RC} v_i$$

$$v_o = -\frac{1}{RC} \int_0^t v_i dt$$

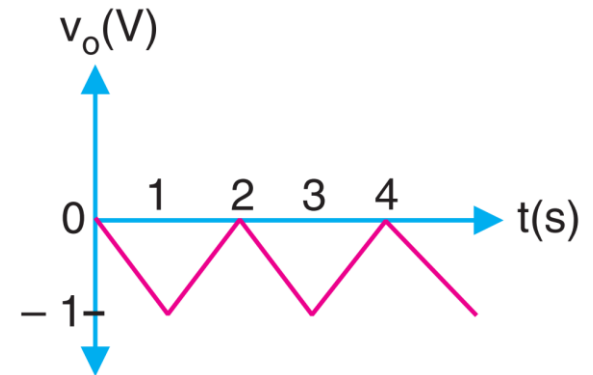
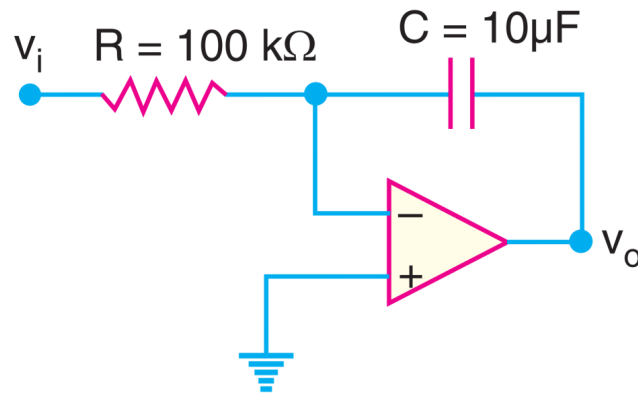
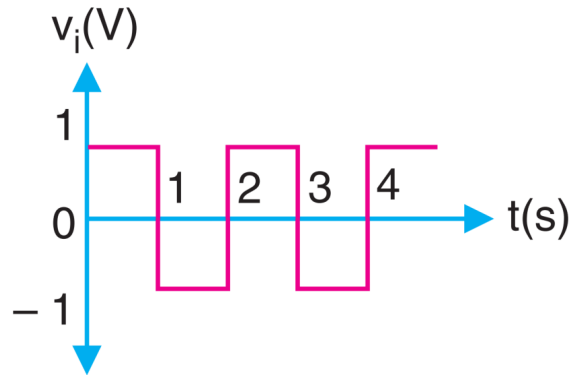
VD: Hãy vẽ dạng sóng ra

28



BT: Hãy vẽ dạng sóng ra

29



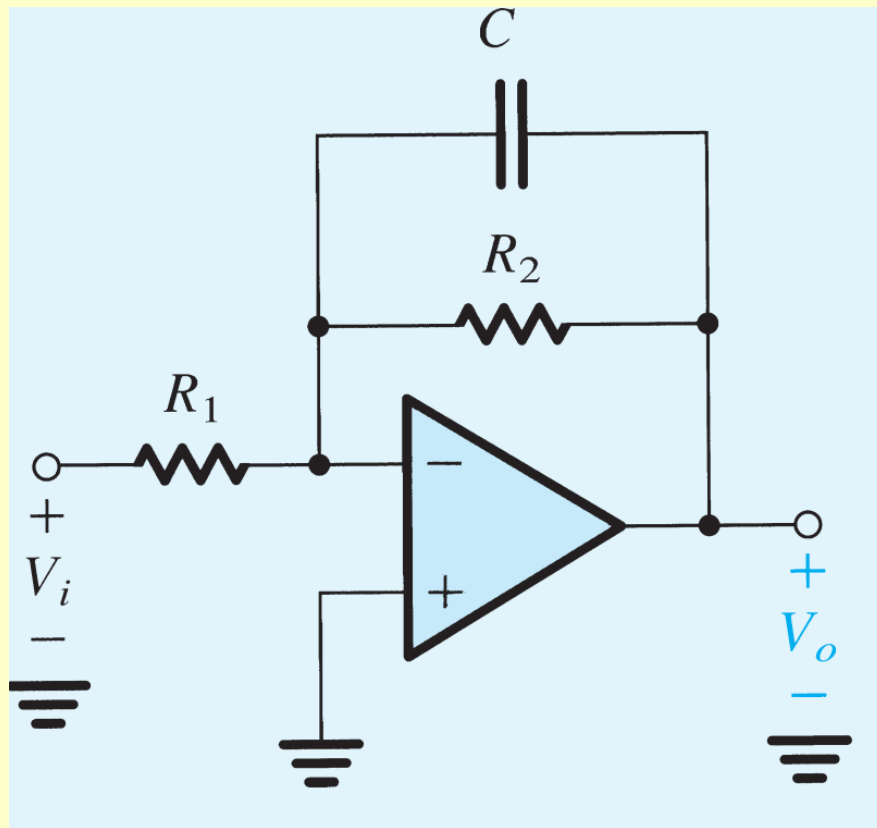
$$v_o = -\frac{1}{RC} \int_0^t v_i dt$$

$$RC = (100 \text{ k}\Omega) (10 \text{ }\mu\text{F}) = (100 \times 10^3 \Omega) (10 \times 10^{-6} \text{ F}) = 1 \text{ s}$$

$$v_o = - \int_0^t v_i dt$$

Bài tập

30



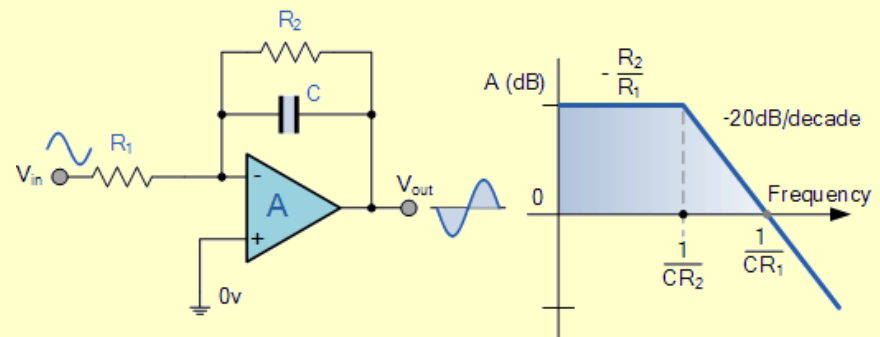
Câu hỏi:

1. Điện trở R_2 có tác dụng gì?
2. Vẽ đáp ứng tần số của mạch?

$$\text{D.C. Voltage Gain, } (A_{V_0}) = -\frac{R_2}{R_1}$$

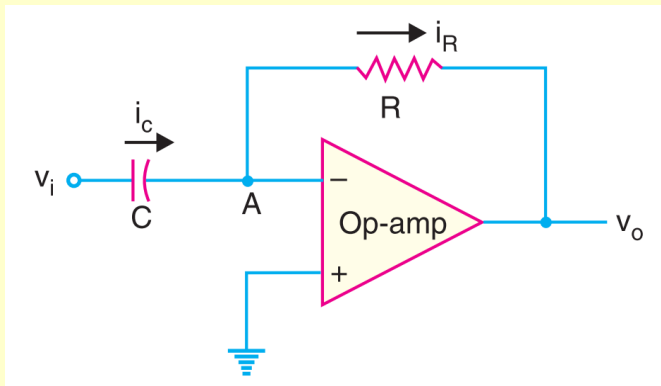
$$\text{A.C. Voltage Gain, } (A_V) = -\frac{R_2}{R_1} \times \frac{1}{(1 + 2\pi f C R_2)}$$

$$\text{Corner Frequency, } (f_0) = \frac{1}{2\pi C R_2}$$



Mạch vi phân

31



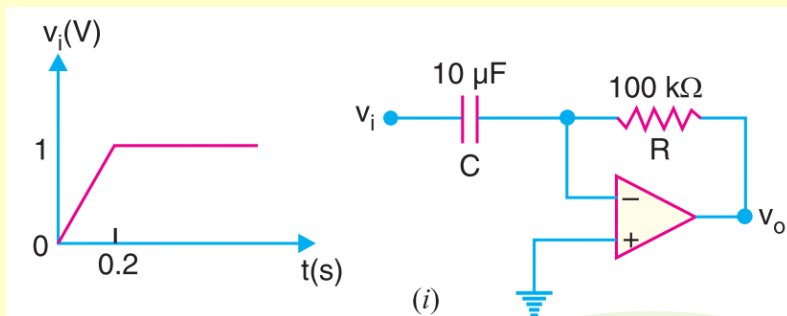
$$i_R = \frac{0 - v_o}{R} = -\frac{v_o}{R} \quad \text{and} \quad v_c = v_i - 0 = v_i$$

$$i_c = C \frac{dv_c}{dt} = C \frac{dv_i}{dt}$$

$$-\frac{v_o}{R} = C \frac{dv_i}{dt}$$

$$v_o = -RC \frac{dv_i}{dt}$$

Hãy vẽ dạng sóng ra ở mạch bên dưới:



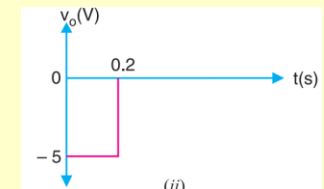
$$v_o = -RC \frac{dv_i}{dt} = -(100 \text{ k}\Omega) \times (10 \text{ }\mu\text{F}) \frac{dv_i}{dt}$$

$$= -(100 \times 10^3 \text{ }\Omega) \times (10 \times 10^{-6} \text{ F}) \frac{dv_i}{dt} = -\frac{dv_i}{dt}$$

$0 \rightarrow 0.2\text{s}$

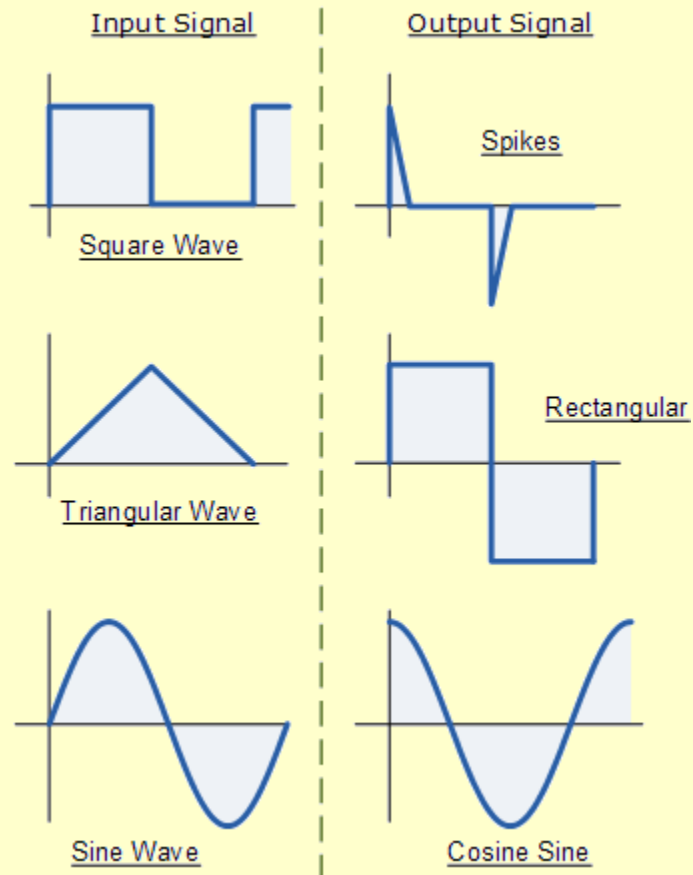
$$v_o = -\frac{dv_i}{dt} = -\frac{(1-0)}{0.2} = -5\text{V}$$

$0.2\text{s} \rightarrow v_o = 0$



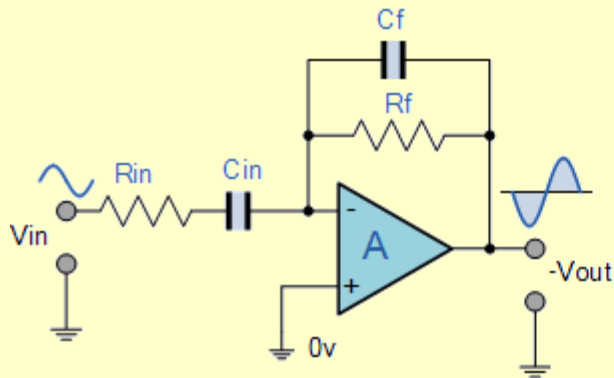
Dạng sóng vào/ra trong mạch vi phân

32



Bài tập

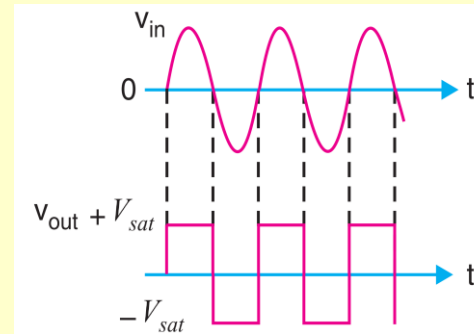
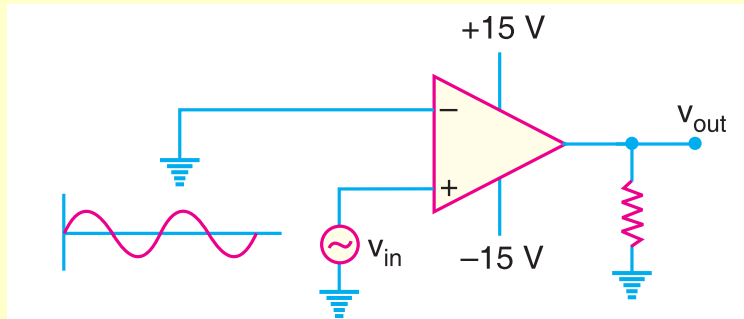
33



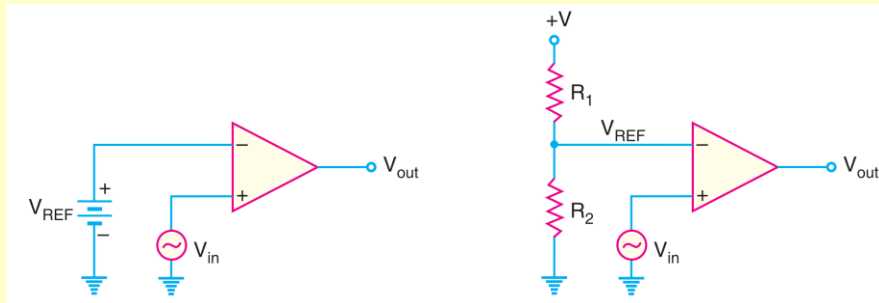
Thêm điện trở R_{in} và tụ C_f vào mạch gây ra hệ quả gì?
Hướng dẫn: vẽ đáp ứng tần số của mạch

Mạch so sánh

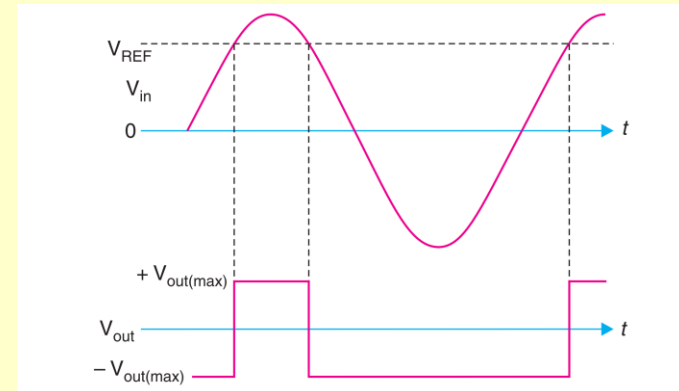
34



Ngưỡng so sánh: 0V



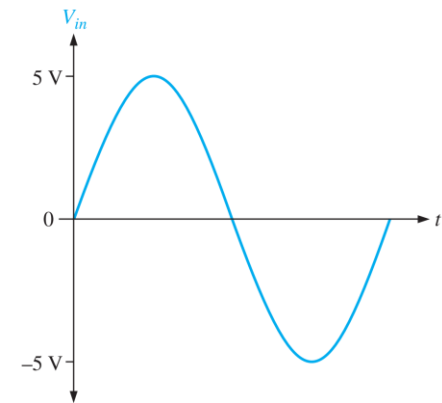
Ngưỡng so sánh: V_{REF}



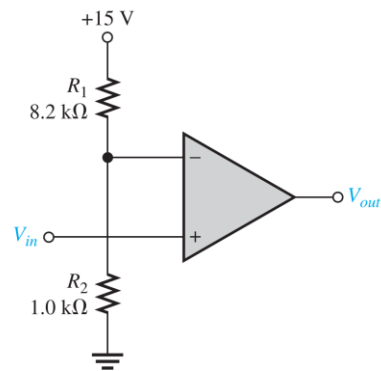
Ví dụ

35

Vẽ V_{out}



(a)

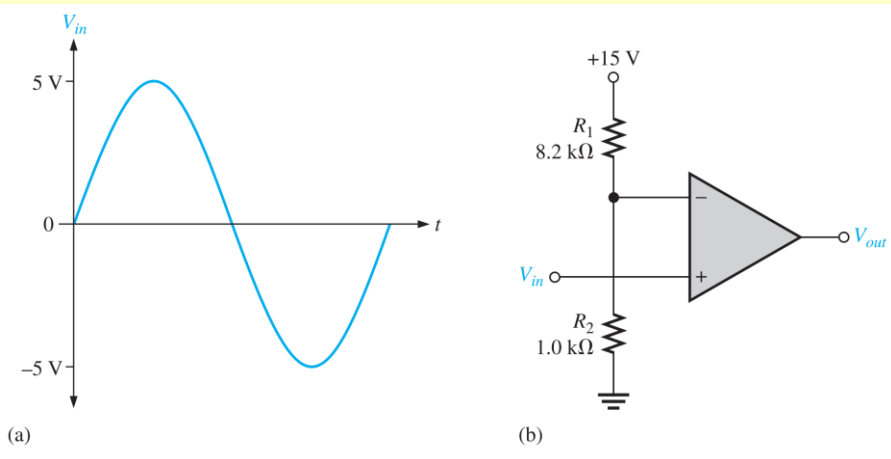


(b)

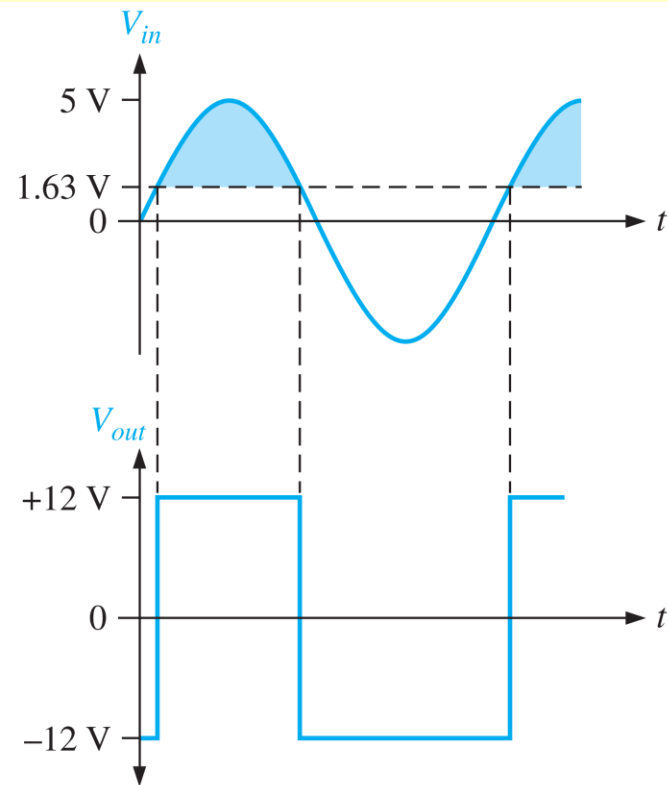
Ví dụ

36

Vẽ V_{out}

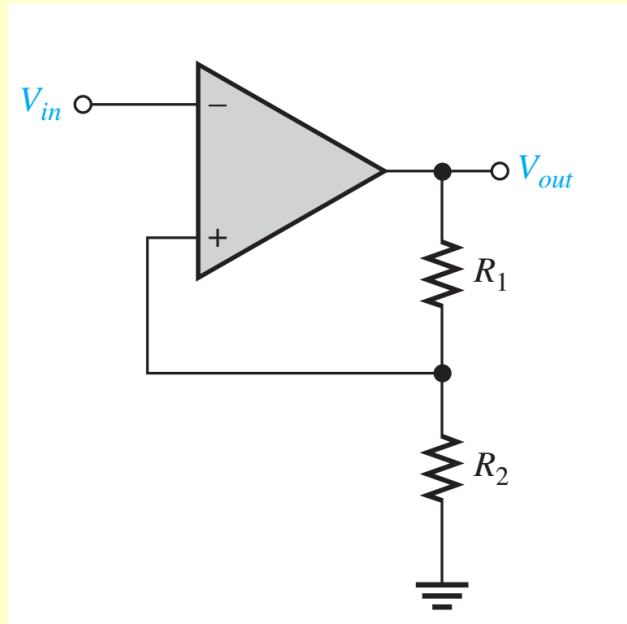


$$V_{REF} = \frac{R_2}{R_1 + R_2}(+V) = \frac{1.0 \text{ k}\Omega}{8.2 \text{ k}\Omega + 1.0 \text{ k}\Omega}(+15 \text{ V}) = 1.63 \text{ V}$$



Schmitt trigger

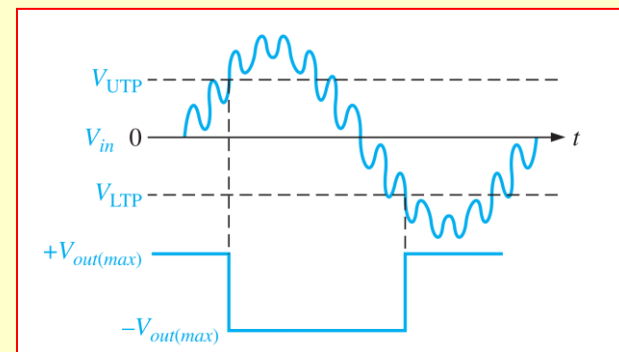
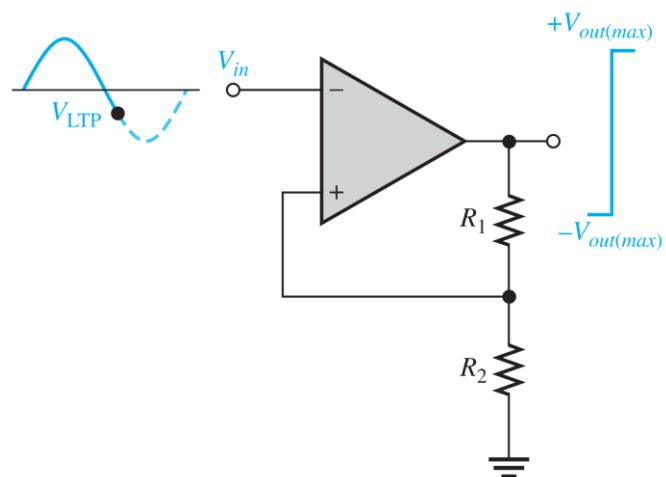
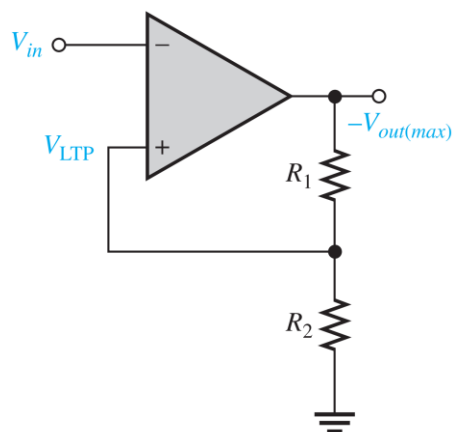
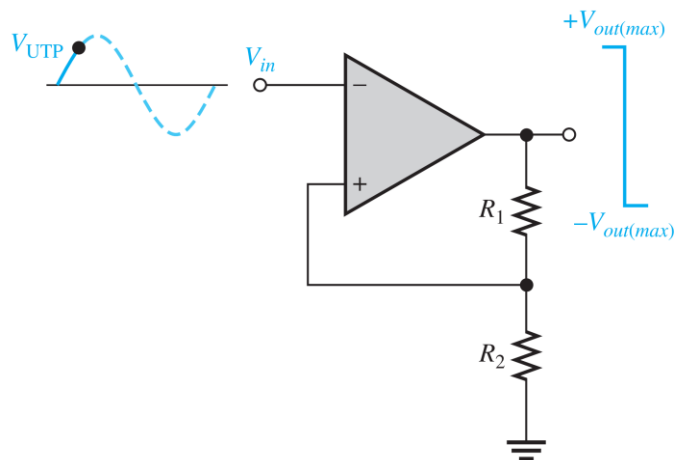
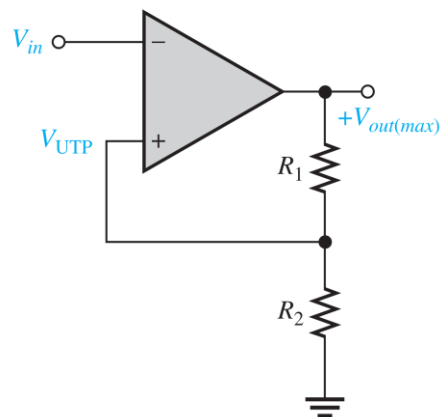
37



Mạch có hai giá trị ngưỡng
upper trigger point (UTP) và
lower trigger point (LTP)

$$V_{UTP} = \frac{R_2}{R_1 + R_2} (+V_{out(max)})$$

$$V_{LTP} = \frac{R_2}{R_1 + R_2} (-V_{out(max)})$$



Mạch có ưu điểm chống nhiễu tốt.

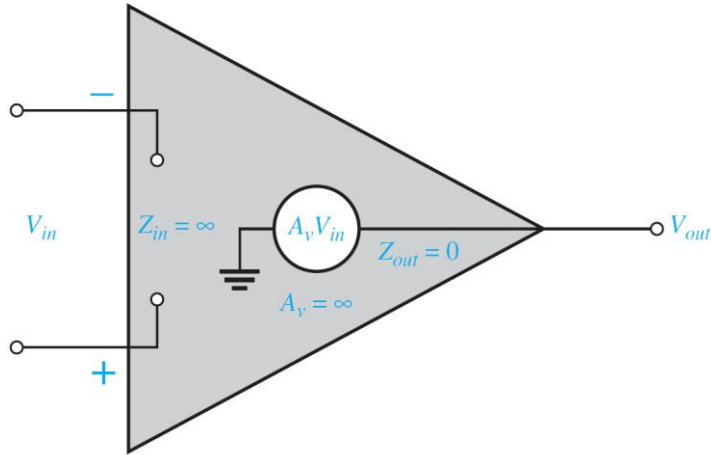
Q: Hiệu số $V_{UTP} - V_{LTP}$ liên quan thế nào đến khả năng chống nhiễu?

39

Mạch OPAMP không lý tưởng

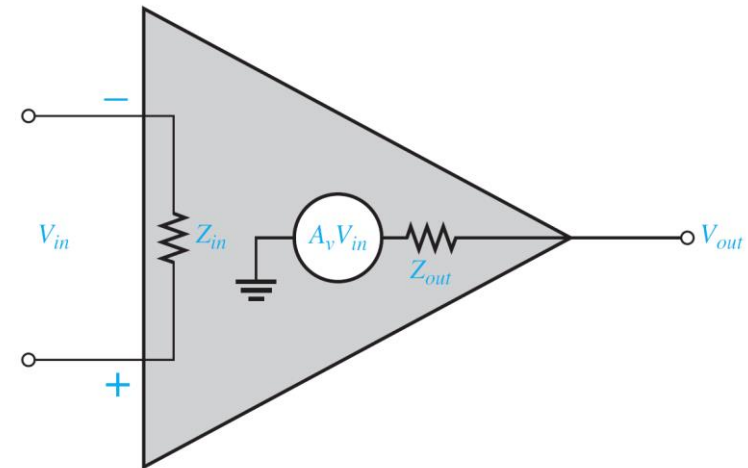
OP-AMP lý tưởng

40



- Độ lợi điện thế vô hạn
- Trở kháng vào vô hạn
- Trở kháng ra bằng 0
- Băng thông rộng vô hạn
- Độ lệch điện thế vào bằng 0.

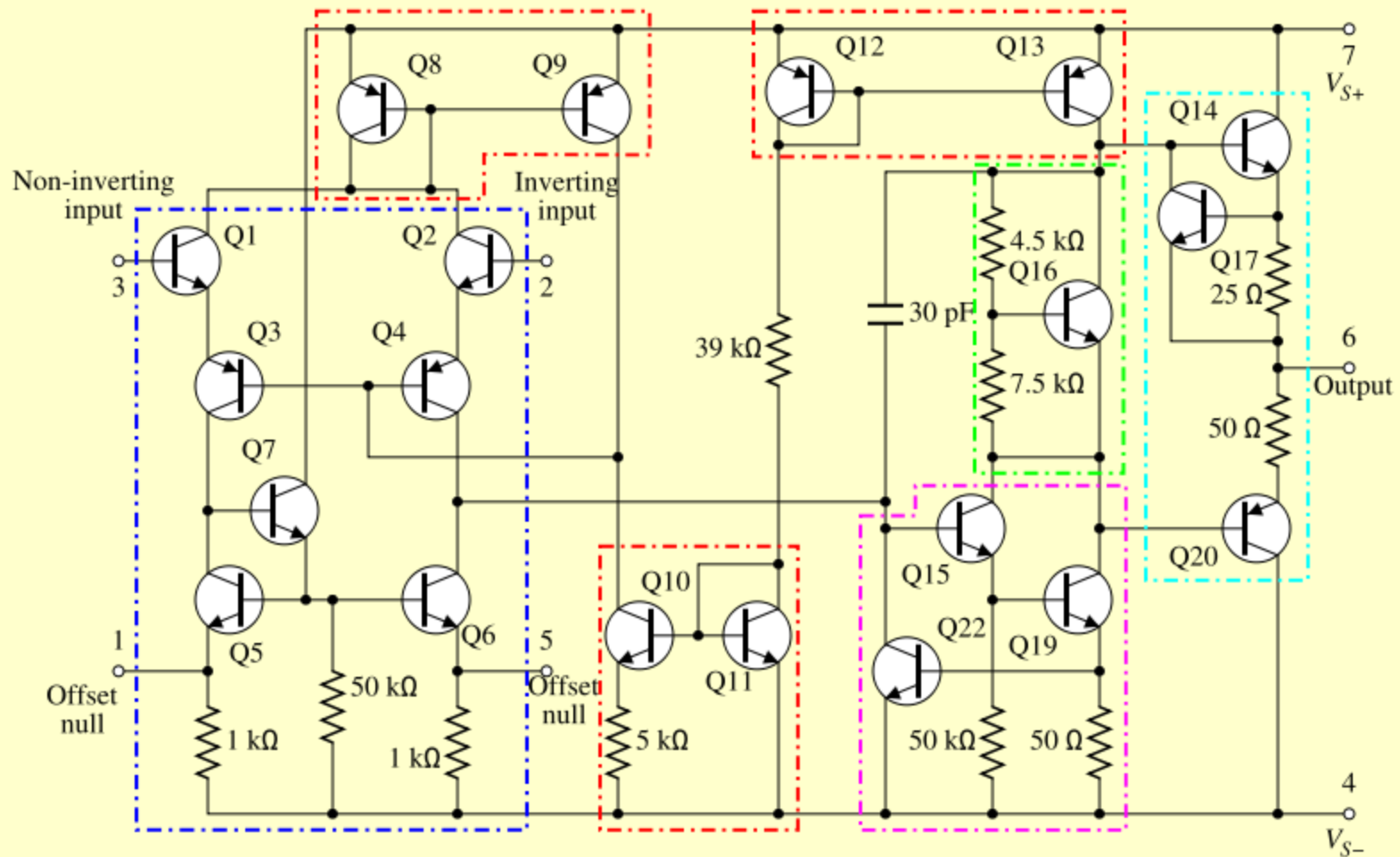
OP-AMP thực tế



- Độ lợi điện thế lớn nhưng hữu hạn
- Trở kháng vào hữu hạn
- Trở kháng ra nhỏ nhưng khác 0
- Băng thông rộng giới hạn
- Độ lệch điện thế vào khác không.

Schematic

41



Một số tham số chính của OP-AMP

42

OP-AMP	CMRR (dB) (TYP)	OPEN- LOOP GAIN (dB) (TYP)	GAIN- BANDWIDTH PRODUCT (MHz) (TYP)	INPUT OFFSET VOLTAGE (mV) (MAX)	INPUT BIAS CURRENT (nA) (MAX)	SLEW RATE (V/ μ s) (TYP)	COMMENT
AD8009	50	N/A	320 ¹	5	150	5500	Extremely fast, low distortion, uses current feedback
AD8055	82	71		5	1200	1400	Low noise; fast, wide bandwidth; gain flatness 0.1 dB; video driver
ADA4891	68	90 ²		2500	0.002	170	CMOS—extremely low bias current, very fast, useful as video amplifier
ADA4092	85	118	1.3	0.2	50	0.4	Single-supply (2.7 V to 36 V) or two-supply operation, low power
FAN4931	73	102	4	6	0.005	3	Low-cost CMOS, low power, output swings to within 10 mV of rail, extremely high input resistance
FHP3130	95	100	60	1	1800	110	High current output (to 100 mA)
FHP3350	90	55	190	1	50	800	High speed; useful as video amp
LM741C	70	106	1	6	500	0.5	General-purpose, overload protection, industry standard
LM7171	110	90	100	1.5	1000	3600	Very fast, high CMRR, useful as an instrumentation amplifier
LMH6629	87	79	800 ³	0.15	23000	530	Fast, ultra-low noise, low voltage
OP177	130	142		0.01	1.5	0.3	Ultra-precise, very high CMRR and stability
OPA369	114	134	0.012	0.25	0.010	0.005	Extremely low power, low voltage, rail-to-rail.
OPA378	100	110	0.9	0.02	0.15	0.4	Precision, very low drift, low noise
OPA847	110	98	3900	0.1	42,000	950	Ultra-low noise, wide bandwidth amplifier, voltage feedback

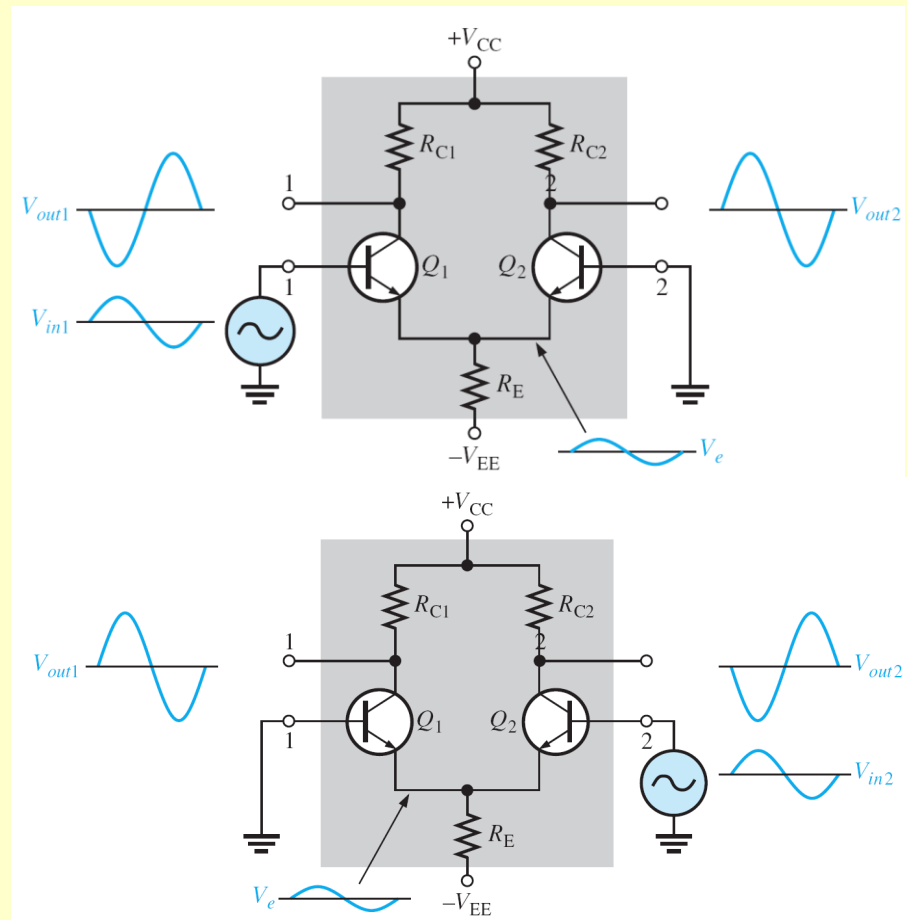
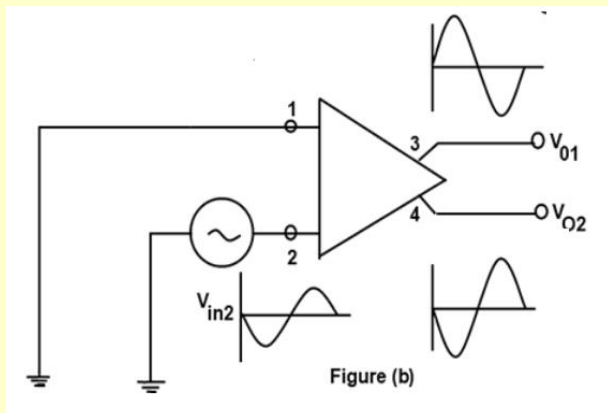
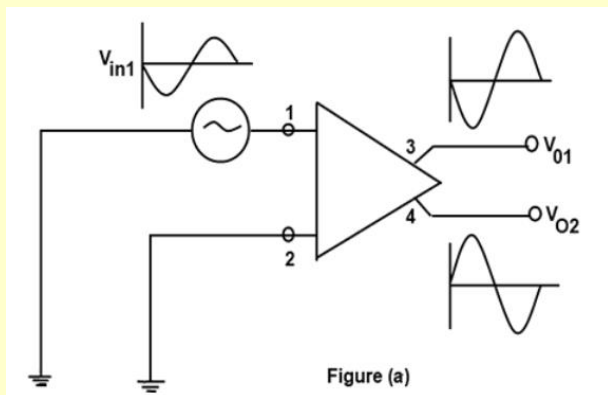
43

CMRR

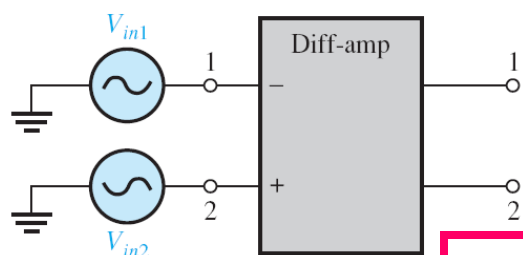
Các dạng tín hiệu đưa vào

44

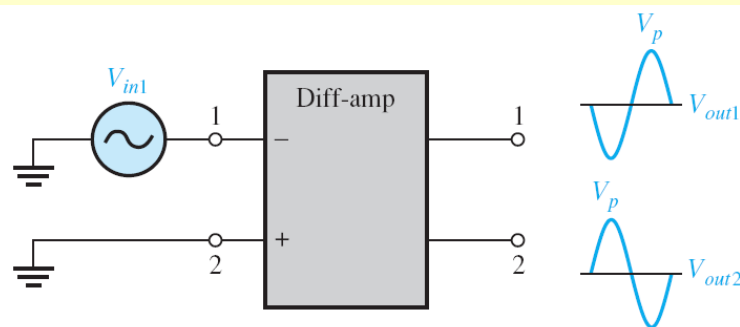
- **Single-ended differential mode** (tín hiệu vi sai “đầu đơn”/ một đầu vào): một đầu vào được nối đất, tín hiệu được đưa vào đầu còn lại.



- **Double-ended differential mode** (tín hiệu vì sai có hai đầu vào): hai tín hiệu ngược pha được áp vào hai ngõ vào. BKĐ khuếch đại sự khác biệt giữa 2 tín hiệu.



(a) Differential inputs



(b) Outputs due to V_{in1}

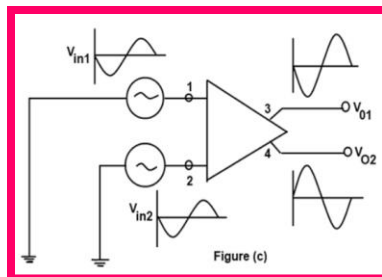
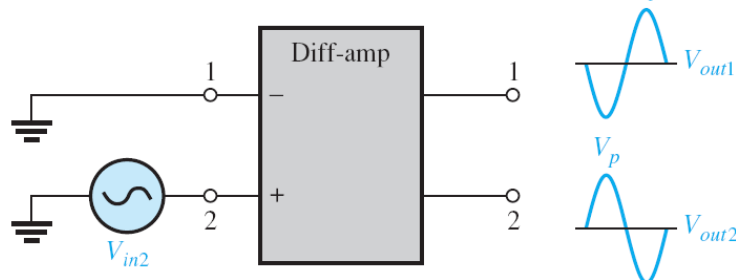
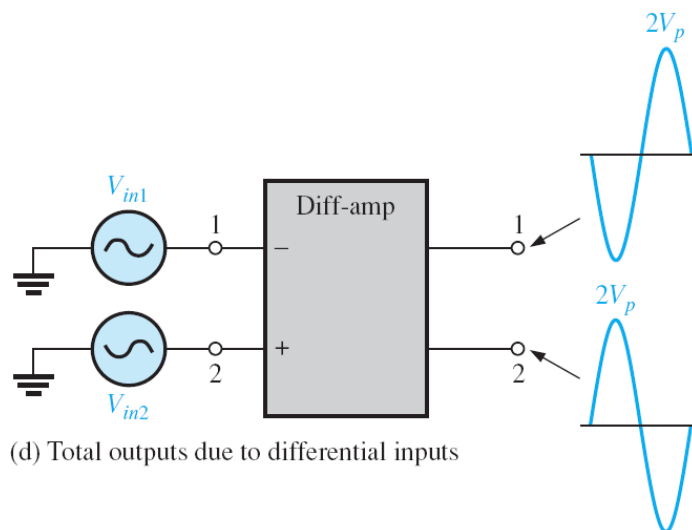


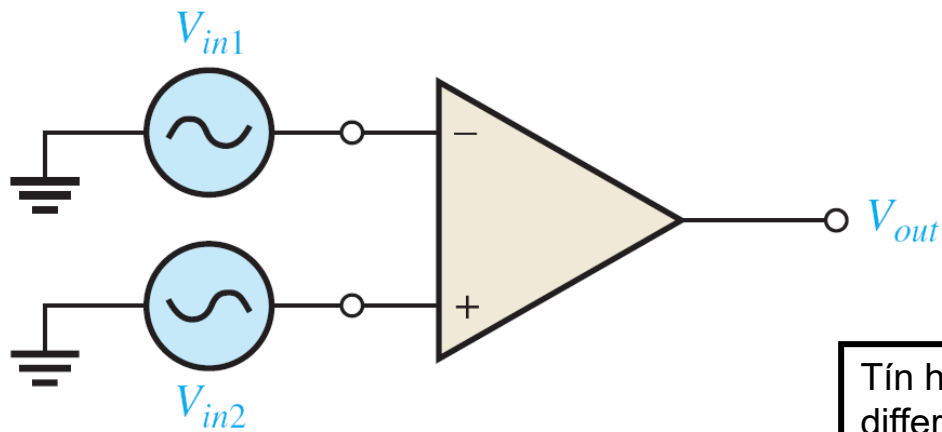
Figure (c)



(c) Outputs due to V_{in2}

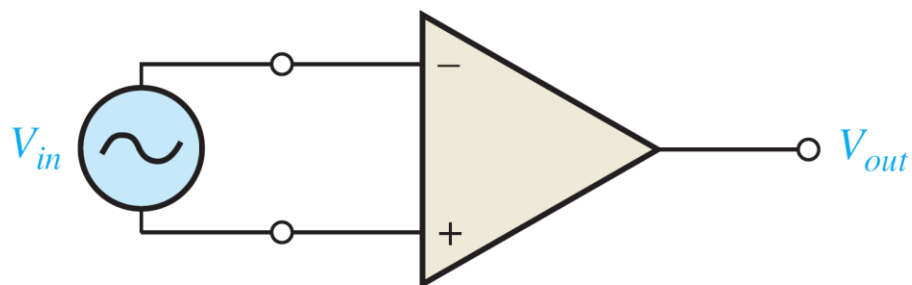


(d) Total outputs due to differential inputs



(a)

Tín hiệu “Double-ended differential mode” có thể biểu diễn bằng một nguồn đơn nối giữa hai ngõ vào

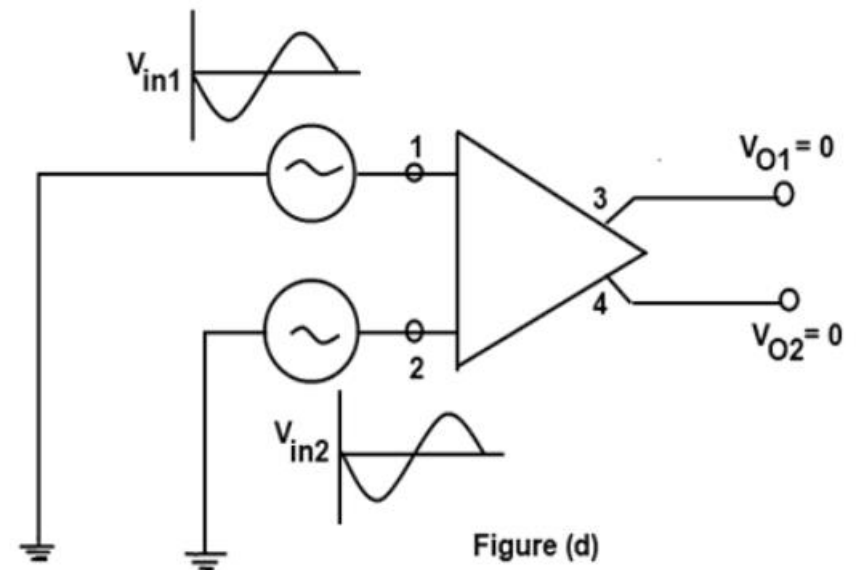


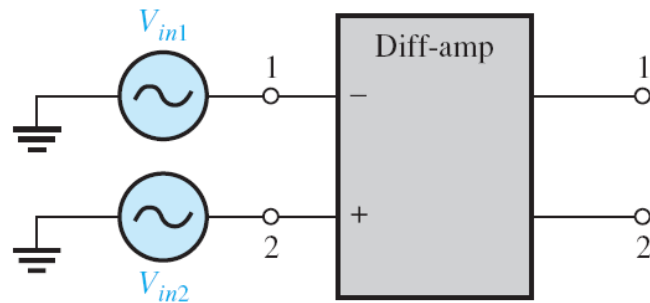
(b)

Tín hiệu chế độ chung (Common-mode signals)

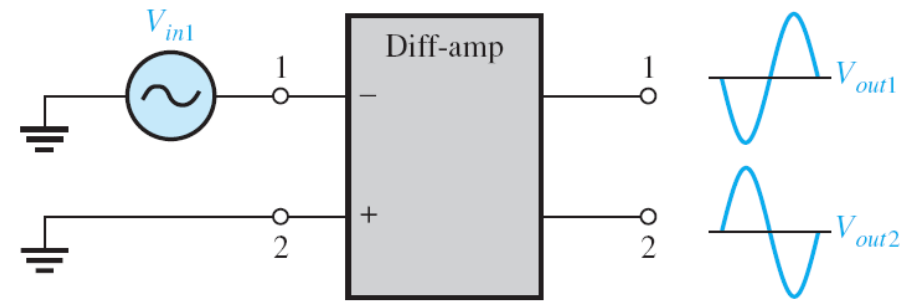
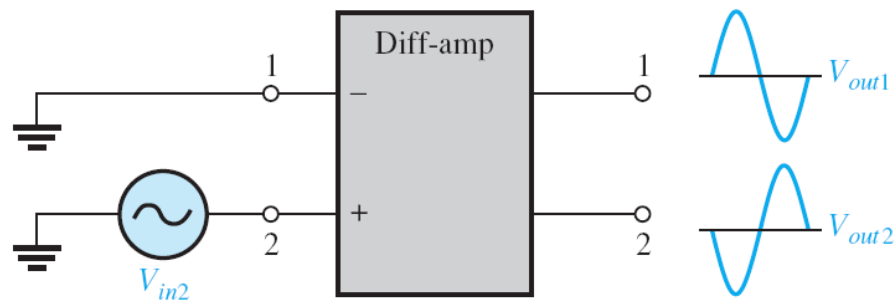
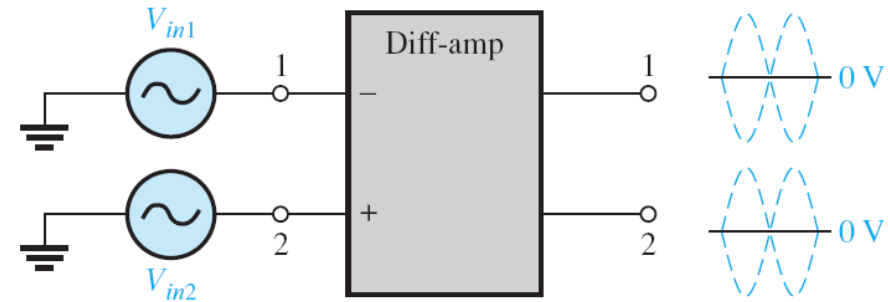
Hai tín hiệu giống nhau
được đưa vào hai ngõ vào.

Thường tín hiệu chung (common-mode signals) bắt nguồn từ những nguồn tín hiệu không mong muốn, chúng ảnh hưởng đến hai ngõ vào theo cách thức giống nhau (i.e. nhiều) → cần phải loại bỏ ở ngõ ra của mạch





(a) Common-mode inputs

(b) Outputs due to V_{in1} (c) Outputs due to V_{in2} 

(d) Outputs cancel when common-mode signals are applied. Output signals of equal amplitude but opposite phase cancel, producing 0 V on each output.

Tỉ số loại tín hiệu chung

Common-Mode Rejection Ratio

49

Tỉ số thể hiện khả năng của một bộ khuếch đại trong khuếch đại tín hiệu vi sai và loại bỏ tín hiệu chung gọi là tỉ số loại tín hiệu chung **common-mode rejection ratio (CMRR)**.

$$\text{CMRR} = \frac{A_{v(d)}}{A_{cm}}$$

$A_{v(d)}$: hệ số khuếch đại vi sai (độ lợi vi sai) vòng hở

A_{cm} hệ số khuếch đại tín hiệu chung (độ lợi tín hiệu chung)

A_{cm} = zero với OP-AMP lý tưởng, thực tế thì khác không nhưng rất nhỏ so với 1

$A_{v(d)}$ khoảng vài chục nghìn lần với các OP-AMP thực tế

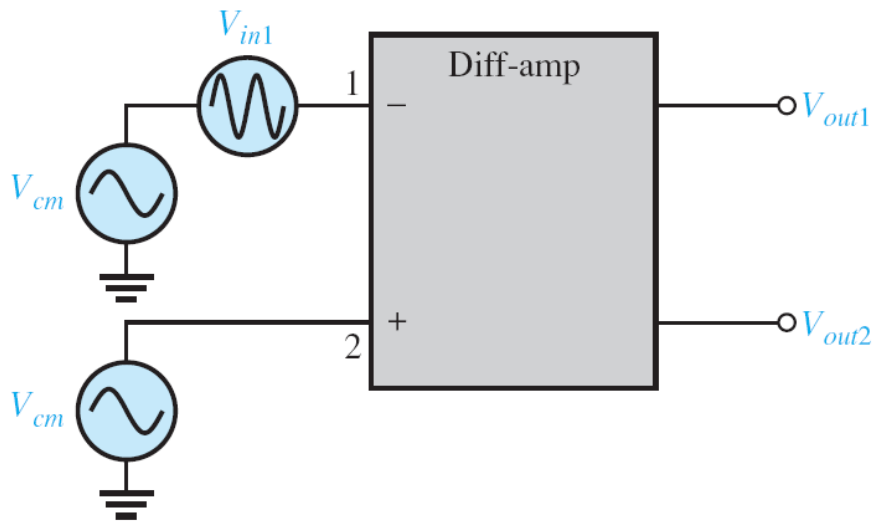
CMRR = 100,000 nghĩa là tín hiệu mong muốn được khuếch đại lớn hơn 100000 lần so với tín hiệu nhiễu không mong muốn.

CMRR có thể tính bằng dB

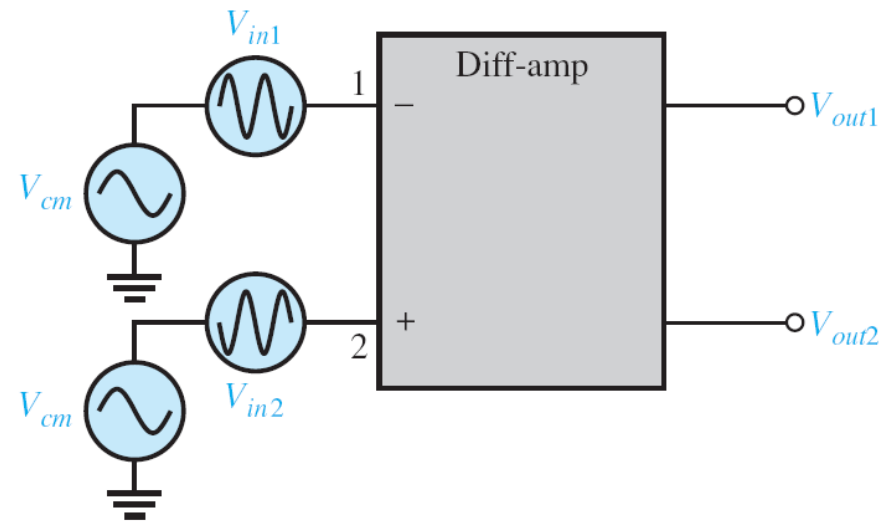
$$\text{CMRR} = 20 \log \left(\frac{A_{v(d)}}{A_{cm}} \right)$$

Bài tập

50



(a)



(b)

Differential voltage gain: 2500, CMRR: 30.000.

Hình (a) single-ended input signal: $500 \mu\text{V rms}$, common-mode input: 1 V, 50 Hz (do mạng điện xoay chiều gây ra).

Hình (b), differential input signals: $500 \mu\text{V rms}$ đưa vào mỗi ngõ vào, common-mode input: 1 V, 50 Hz

(a) Tính common-mode gain, (b) Tính CMRR theo dB.

(c) Tính rms của tín hiệu ra trong hình (a) và (b).

(d) Tìm rms của điện thế lấy ra vi sai.

Ví dụ

51

Một OP-AMP có typical open-loop differential gain: 200000, typical common-mode gain: 6.3. Tìm CMRR?

$$\text{CMRR} = 20 \log \left(\frac{A_{v(d)}}{A_{cm}} \right)$$

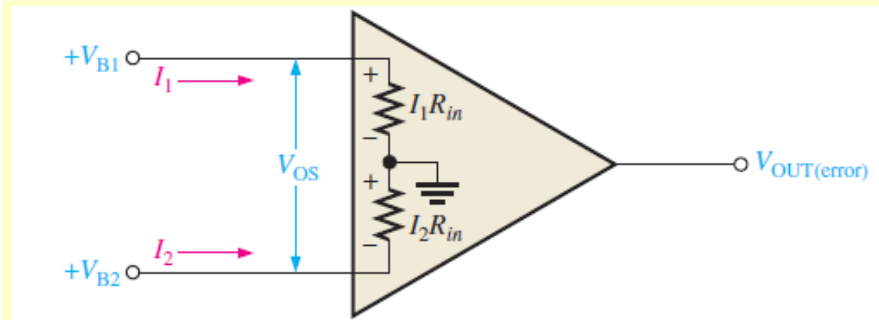
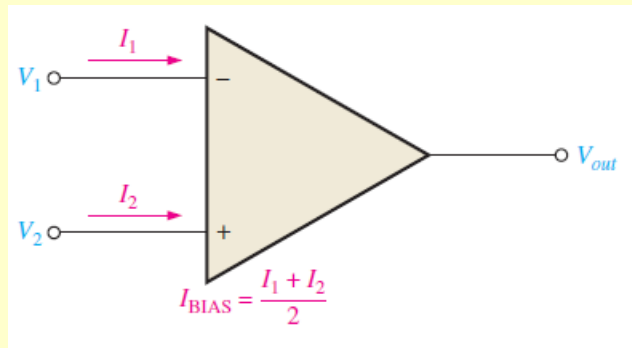
$$= 20 \log \frac{200,000}{6.3} = 90 \text{ dB}$$

Các tham số dòng và áp

52

I_{BIAS} : Dòng phân cực ngõ vào là giá trị trung bình của hai dòng dc cần thiết để phân cực hai ngõ vào vi sai. Nếu Opamp là BJT thì đó là dòng I_{B1} và I_{B2} .

$$I_{BIAS} = \frac{I_1 + I_2}{2}$$



I_{OS} : Dòng lệch ngõ vào là hiệu số của hai dòng phân cực DC ở trên.

$$I_{OS} = |I_1 - I_2|$$

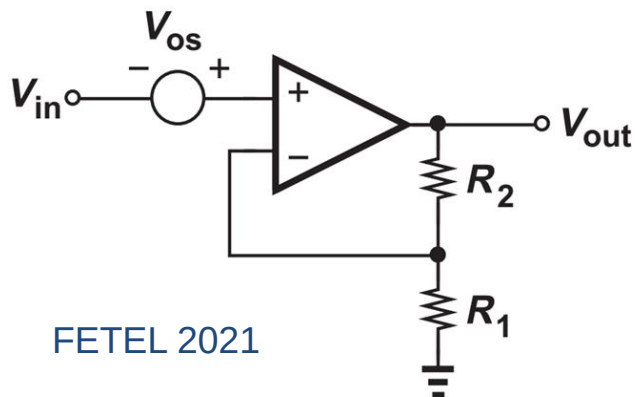
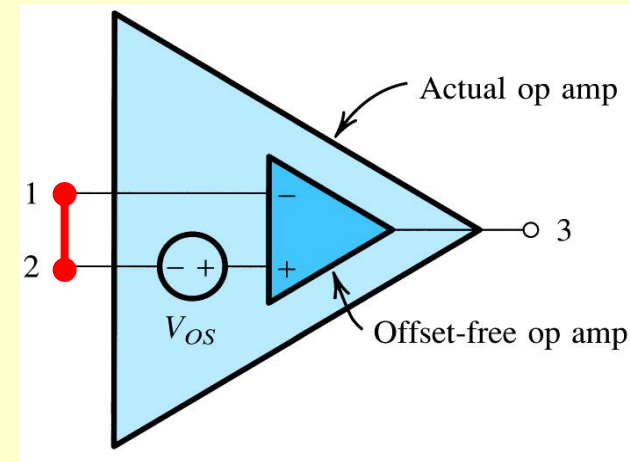
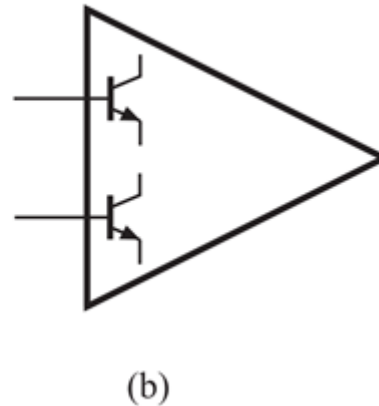
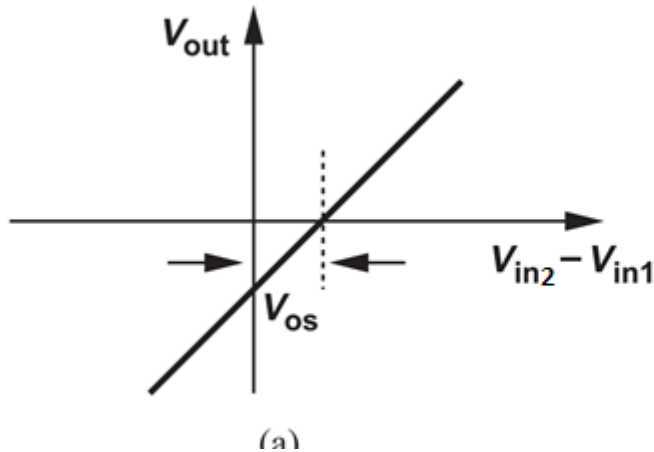
$V_{O(p-p)}$: điện áp ra cực đại (đỉnh - đỉnh), trị số này liên quan đến cấu trúc Opamp và điện áp cấp nguồn.

V_{OS} : điện áp lệch ngõ vào là giá trị điện áp DC cần có giữa hai ngõ vào để ngõ ra có giá trị 0.

Offset Voltage (V_{os})

53

- Do sự bất đối xứng trên thực tế ở ngõ



FETEL 2021

$$V_{out} = \left(1 + \frac{R_2}{R_1}\right)(V_{in} + V_{os}).$$

Q: Điện áp ra bằng bao nhiêu khi nối hai ngõ vào xuống đất và vòng hở?

Offset Voltage

54

□ Nguyên nhân gây ra V_{OS} ?

- Do sự bất tương xứng (mismatch) ở tầng vi sai ngõ vào của OPAMP. Trên thực tế không thể làm cho hai transistor tương xứng một cách hoàn hảo nên chắc chắn sẽ có điện thế offset.
- V_{OS} khoảng $1mV \rightarrow 5mV$

Cho $V_{in} = 0 \Rightarrow$

$$\overset{\text{offset dc}}{\underset{\text{output}}{V_{dcOut}}} = \overset{\text{offset voltage}}{V_{OS}} \left(1 + \frac{R_2}{R_1} \right)$$

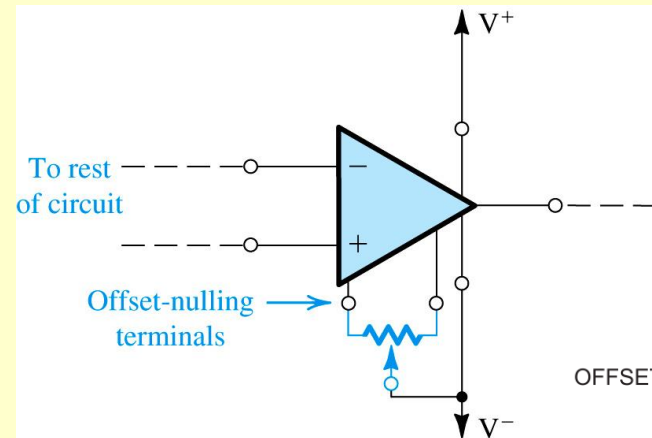
Offset Voltage

55

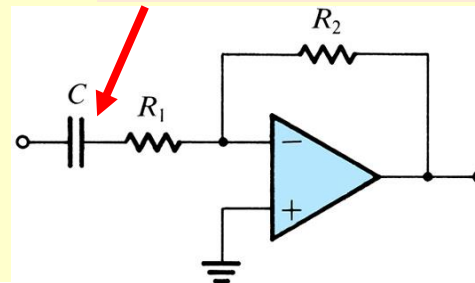
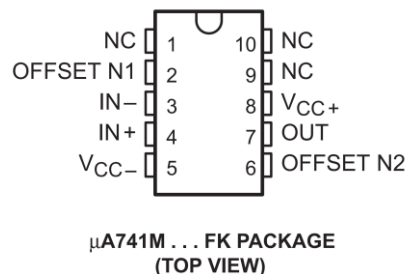
□ Phương pháp hạn chế offset voltage

- PP1: Dùng các chân điều chỉnh offset về không (offset nulling terminals). Dùng một biến trở nối giữa hai chân (được quy định rõ) để giảm thiểu sự bất đối xứng ở ngõ vào.
- PP2: Dùng ghép nối tụ (capacitive coupling), một tụ được đặt giữa OPAMP và nguồn tín hiệu để giảm thiểu offset. PP này có hiệu phụ là lọc bỏ giá trị DC trong tín hiệu.

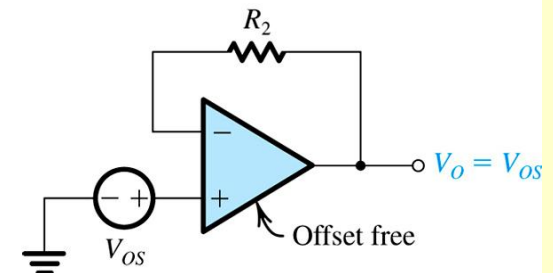
dc signals cannot pass!



FETEL 2021



(a)

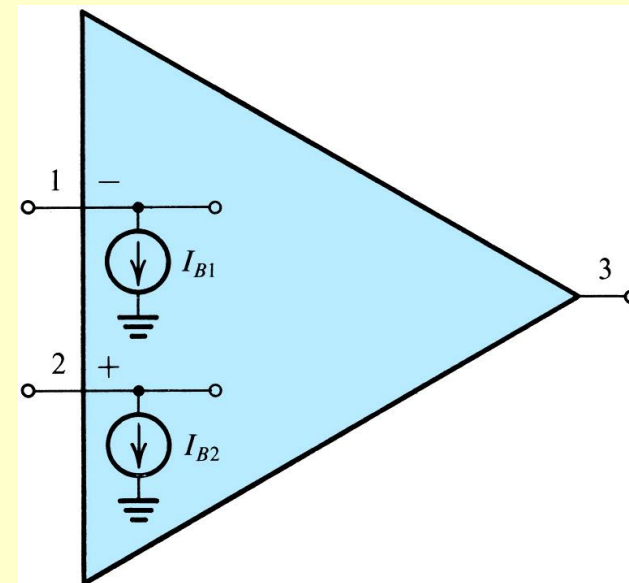
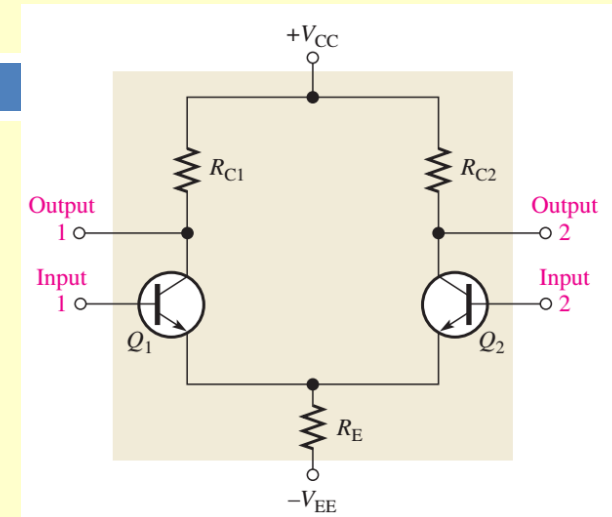


(b)

Dòng phân cực và dòng offset

56

- **Dòng phân cực (input bias current)** là dòng DC cần thiết cấp cho các ngõ vào của OPAMP. Lý tưởng thì các dòng này bằng 0.
- **Dòng lệch (input offset current)** là hiệu số của hai dòng phân cực ngõ vào



input bias current:

$$I_B = \frac{\overbrace{I_{B1} + I_{B2}}^{\text{bias current at terminals \#1 and \#2}}}{2}$$

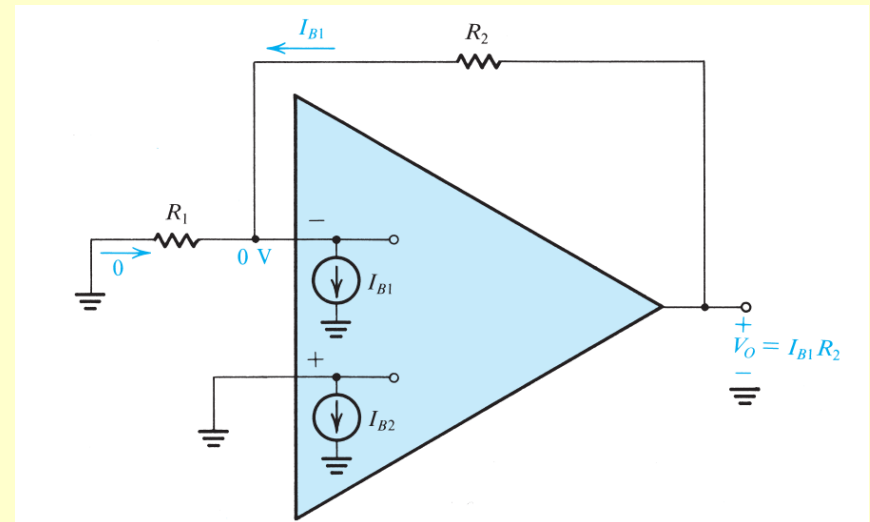
input offset current:

$$I_{OS} = \underbrace{|I_{B1} - I_{B2}|}_{\text{difference between bias'}}$$

resulting output voltage:

$$V_{Out} = R_2 I_{B1} \approx R_2 I_B$$

Ảnh hưởng của dòng offset trong mạch KĐ không đảo

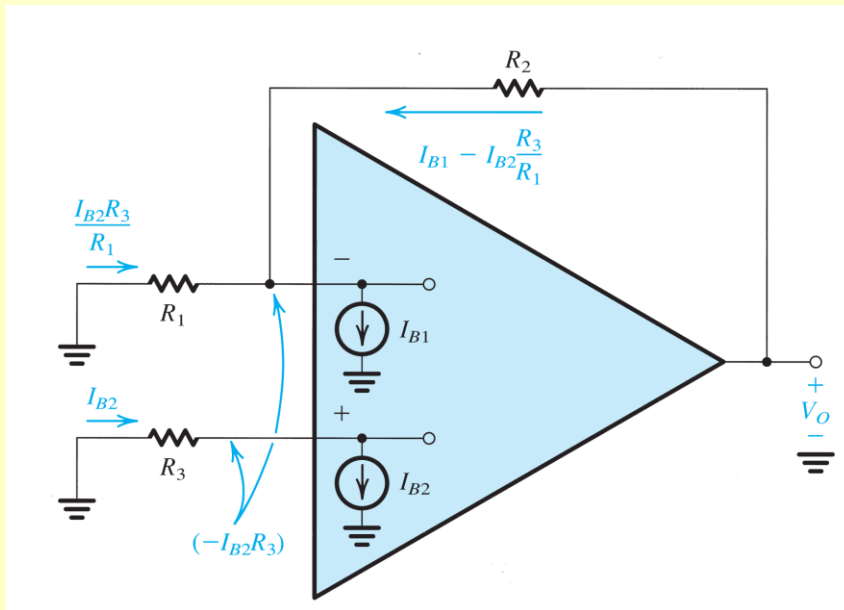


Bài tập: Hãy xét ảnh hưởng của dòng offset trong mạch KĐ đảo.

Phương pháp giảm dòng offset

58

Nguyên tắc: thêm vào một điện trở R_3 như trong hình để cho $V_{out} = 0$



$$V_O = -I_{B2}R_3 + R_2(I_{B1} - I_{B2}R_3/R_1)$$

Xem như $I_B = I_{B1} = I_{B2}$

$$V_O = I_B[R_2 - R_3(1 + R_2/R_1)]$$

Để $V_{out} = 0$ thì

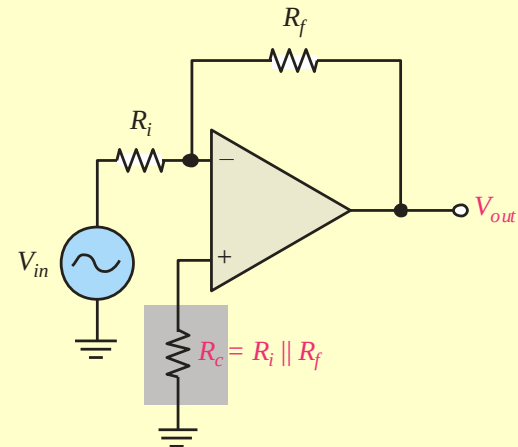
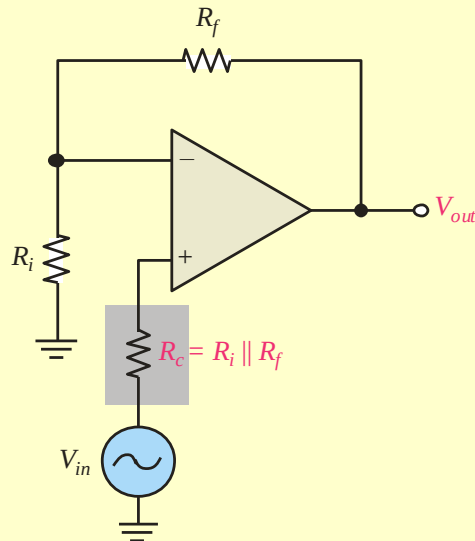
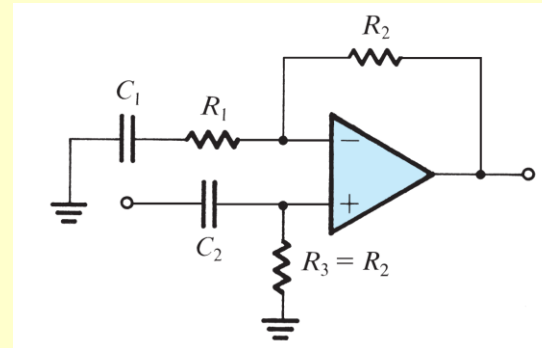
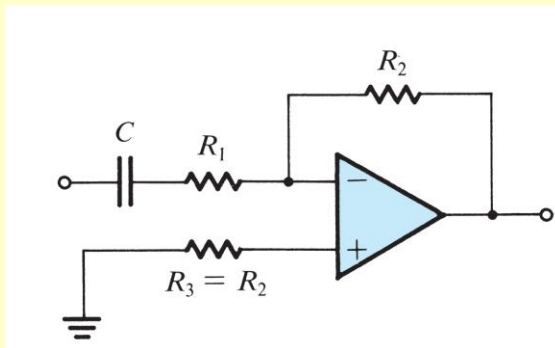
$$R_3 = \frac{R_1 R_2}{R_1 + R_2}$$

$R_3 = R_1 // R_2$

Với R_3 được chọn như bên thì:

FETEL 2021 $V_O = I_{OS}R_2$

Một cách tổng quát: “ Mắc vào ngõ vào không đảo một điện trở tương đương điện trở dc nhìn vào ngõ vào đảo”



Slew rate (tốc độ đáp ứng)

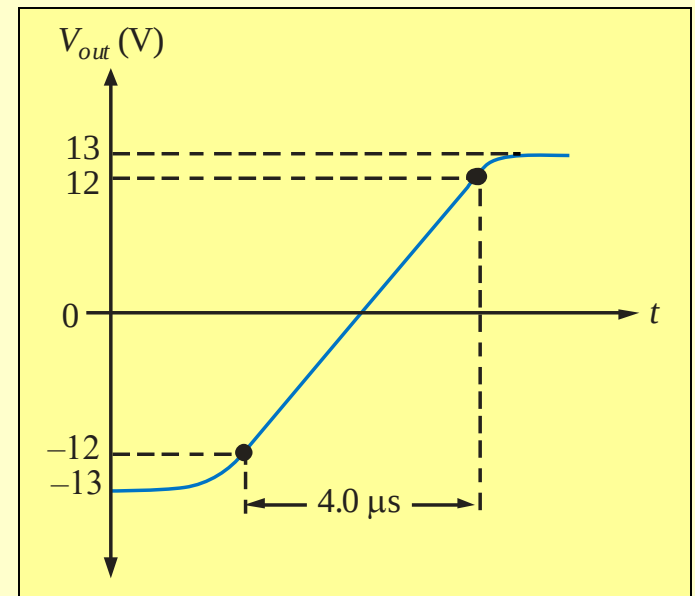
60

Slew rate: là tốc độ thay đổi cực đại điện áp ra khi ngõ vào là một tín hiệu bậc (nghĩa là đáp ứng của mạch đối với tín hiệu bậc).

$$\text{Slew Rate} = \frac{\Delta V_{out}}{\Delta t}$$

Ví dụ: tìm slew rate ở hình bên?

$$\begin{aligned}\text{Slew Rate} &= \frac{\Delta V_{out}}{\Delta t} = \frac{(+12 \text{ V}) - (-12 \text{ V})}{4.0 \mu\text{s}} \\ &= 6 \text{ V}/\mu\text{s}\end{aligned}$$

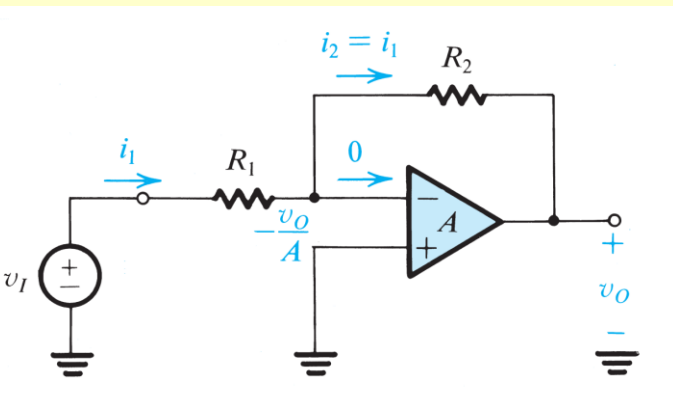


61

Ảnh hưởng của HSKĐ vòng hở hữu hạn (A_{OL} hữu hạn)

Ảnh hưởng của HSKĐ vòng hở hữu hạn (A_{OL} hữu hạn) Mạch khuếch đại đảo

62



$$i_1 = \frac{v_I - (-v_O/A)}{R_1} = \frac{v_I + v_O/A}{R_1}$$

$$\begin{aligned} v_O &= -\frac{v_O}{A} - i_1 R_2 \\ &= -\frac{v_O}{A} - \left(\frac{v_I + v_O/A}{R_1} \right) R_2 \end{aligned}$$

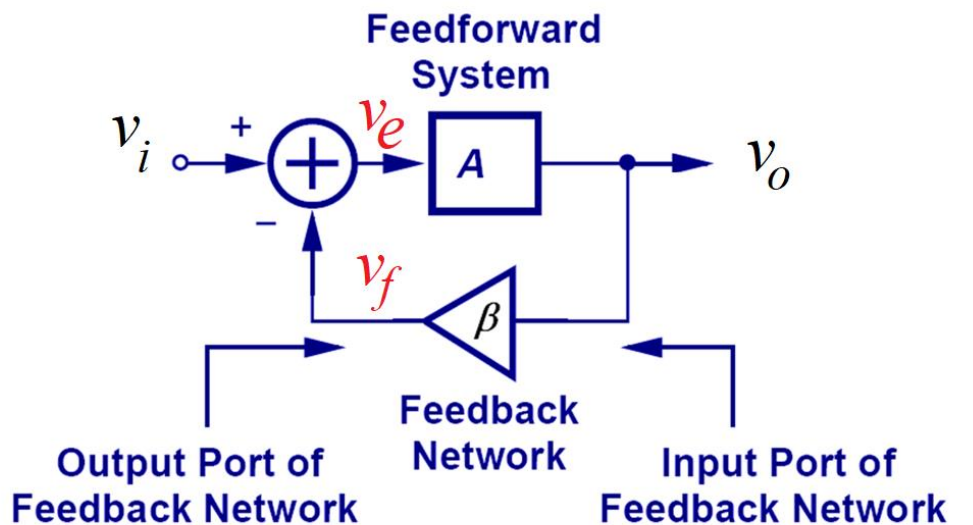
$$A_{CL} = \frac{v_{Out}}{v_{In}} = \frac{-R_2 / R_1}{1 + \underbrace{\left(\frac{1 + (R_2 / R_1)}{A} \right)}_{A=\infty \Rightarrow ?}} \neq -\frac{R_2}{R_1} \quad A=\infty$$

Cách khác để dẫn ra công thức là dùng LT hồi tiếp $\rightarrow$ slide kế tiếp

Phân tích dùng lý thuyết hồi tiếp âm (Negative Feedback)

63

$$v_e = v_i - v_f = \text{“error”}$$



$$v_o = A(v_i - \beta v_o)$$

$$A_{CL} = \frac{v_o}{v_i} = \frac{A}{1 + \beta A}$$

A: open loop gain

$$\frac{v_o}{v_i} = \frac{A_{OL}}{1 + \beta A_{OL}}$$

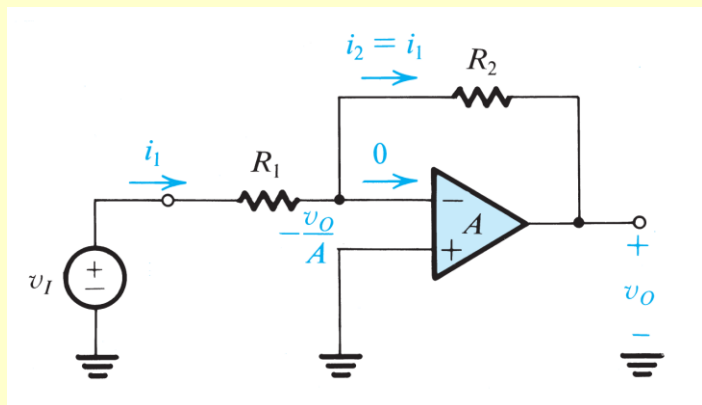
Close-loop Transfer Function

FETEL 2021

$$A_{CL} = \frac{v_o}{v_i} = \frac{A_{OL}}{1 + \beta A_{OL}}$$

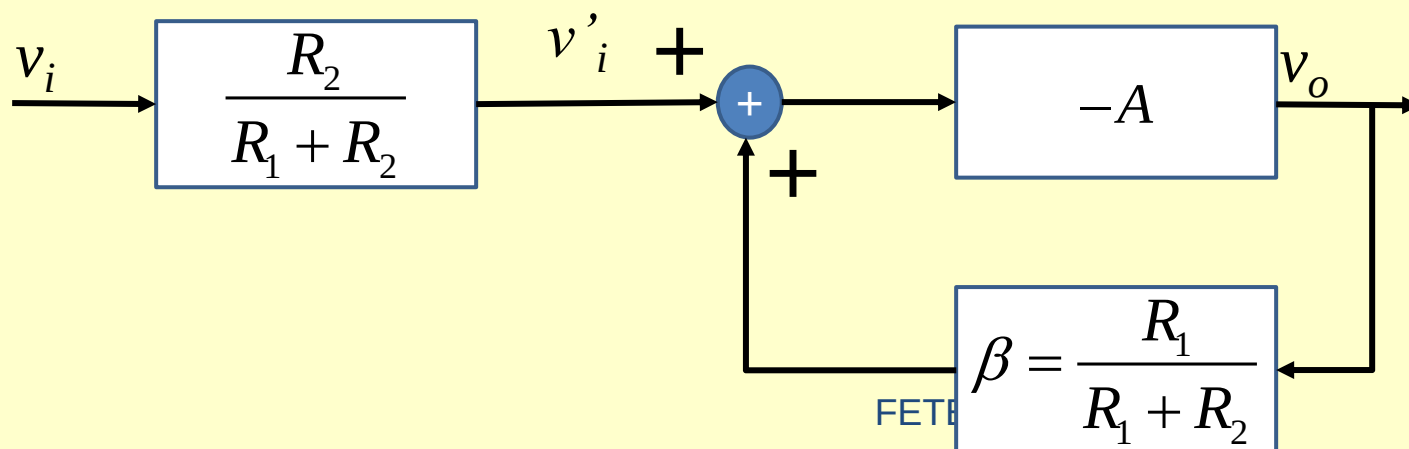
Loop gain

A: độ lợi vòng hở
(open loop gain), A_{OL}
 β : độ lợi mạch hồi tiếp
 A_{CL} : độ lợi vòng kín/đóng



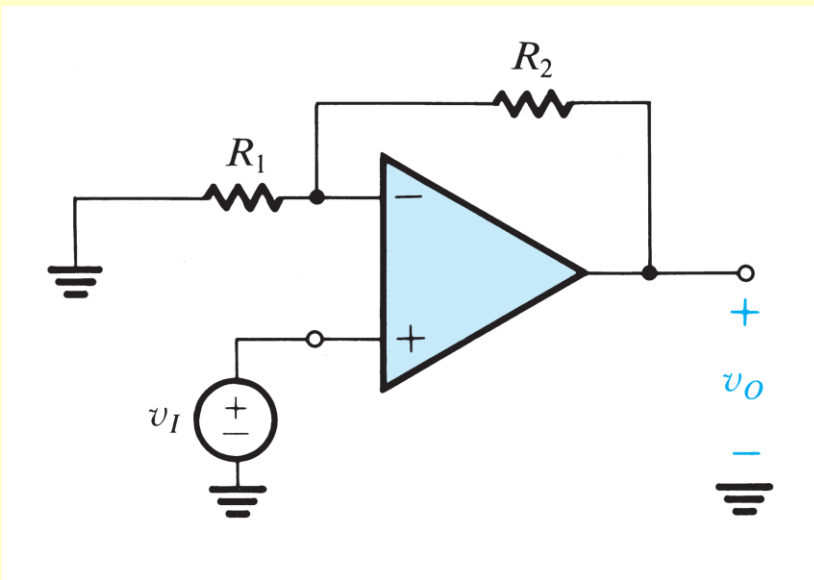
$$A_{CL} = \frac{v_{Out}}{v_{In}} = \frac{-R_2 / R_1}{1 + \left(\frac{1 + (R_2 / R_1)}{A} \right)}$$

Trang 131 & 132



Ảnh hưởng của HSKĐ vòng hở hữu hạn (A_{OL} hữu hạn) Mạch khuếch đại không đảo

65



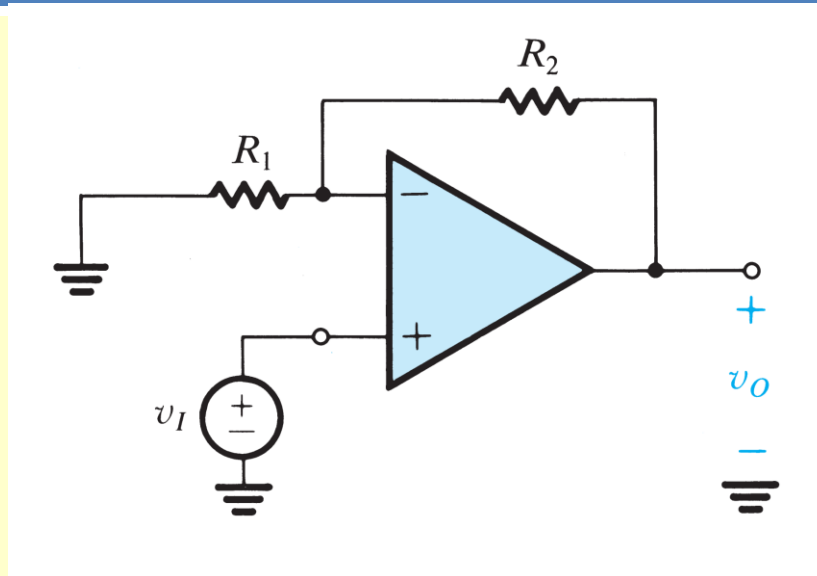
$$V_o = A(V_i - V_o \frac{R_1}{R_1 + R_2})$$

$$A_{CL} = \frac{1 + (R_2 / R_1)}{1 + \frac{1 + (R_2 / R_1)}{A}}$$

$\frac{v_{Out}}{v_{In}}$

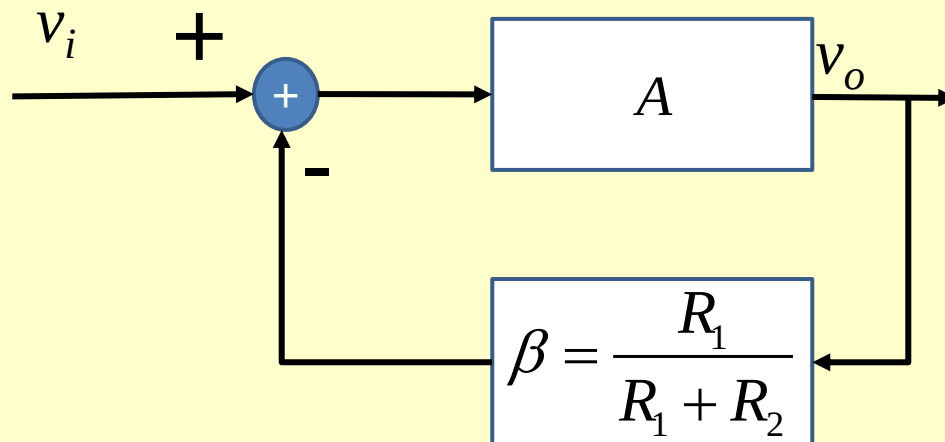
Phân tích dùng lý thuyết hồi tiếp

66



$$A_{CL} = \frac{v_o}{v_i} = \frac{A}{1 + \beta A}$$

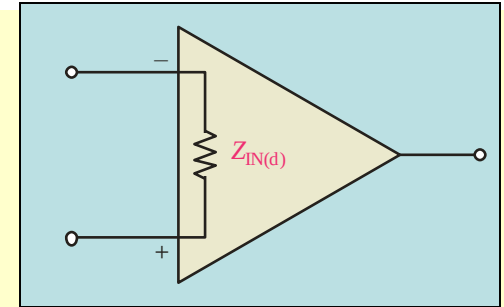
$$\frac{V_o}{V_i} = \frac{A}{1 + \frac{R_1}{R_1 + R_2} A}$$



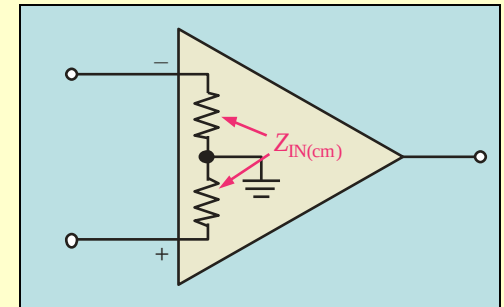
Các tham số trở kháng

67

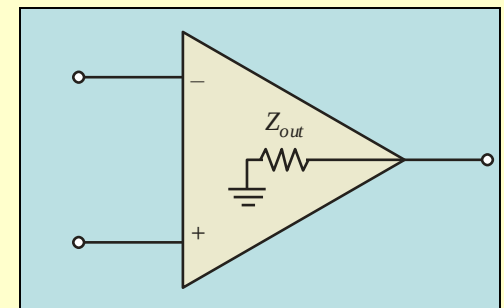
$Z_{IN(d)}$: Trở kháng vào vi sai là trở kháng giữa hai ngõ vào



$Z_{IN(cm)}$: Trở kháng vào chế độ chung (**common-mode**) là trở kháng giữa mỗi ngõ vào và đất

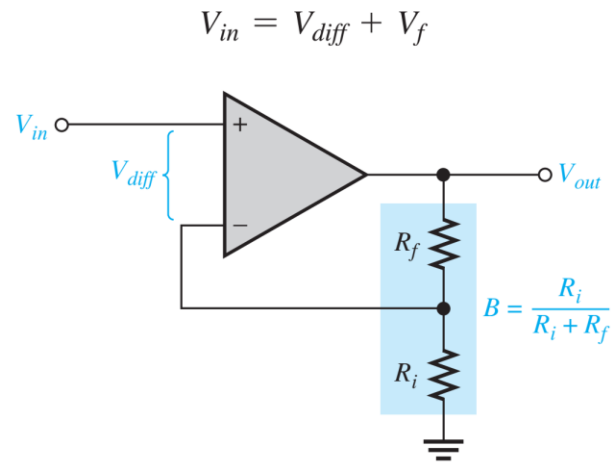


Z_{out} : Trở kháng ra là trở kháng nhìn từ ngõ ra của mạch ngược vào mạch.



Trở kháng của mạch khuếch đại không đảo

68



$$V_f \leftarrow BV_{out}$$

$$V_{in} = V_{diff} + BV_{out}$$

$$V_{out} \cong A_{ol}V_{diff} \Rightarrow V_{in} = V_{diff} + A_{ol}BV_{diff} = (1 + A_{ol}B)V_{diff}$$

$$V_{diff} = I_{in}Z_{in} \Rightarrow V_{in} = (1 + A_{ol}B)I_{in}Z_{in}$$

$$\frac{V_{in}}{I_{in}} = (1 + A_{ol}B)Z_{in} \Rightarrow Z_{in(NI)} = (1 + A_{ol}B)Z_{in}$$

$$V_{out} = A_{ol}V_d - Z_{out}I_{out}$$

$$V_d = V_{in} - V_f$$

$$A_{ol}V_d \gg Z_{out}I_{out},$$

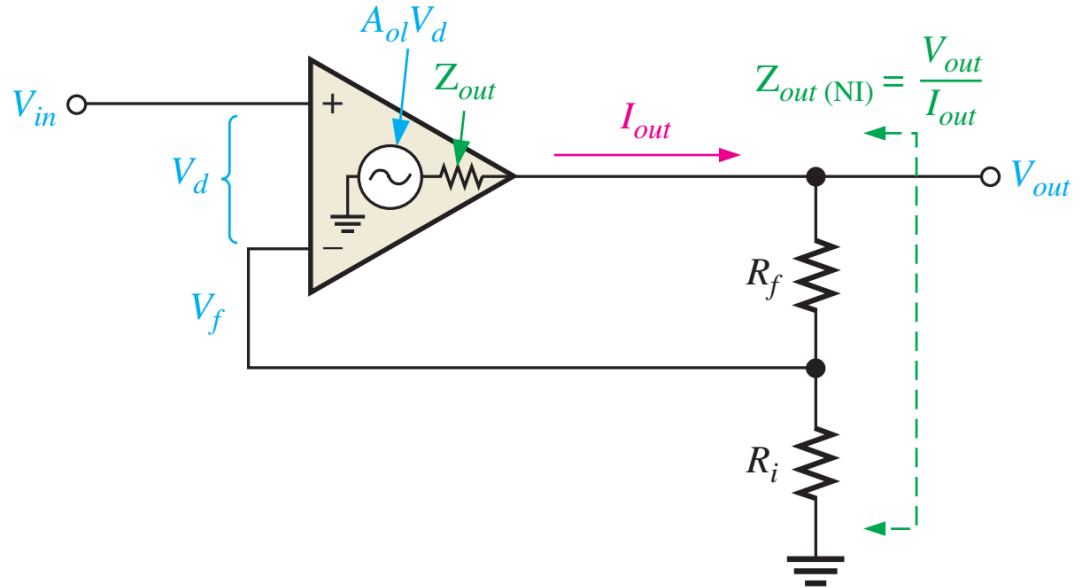
$$V_{out} \cong A_{ol}(V_{in} - V_f)$$

$$BV_{out} \Rightarrow V_f,$$

$$V_{out} \cong A_{ol}(V_{in} - BV_{out})$$

$$V_{out} \cong A_{ol}V_{in} - A_{ol}BV_{out}$$

$$A_{ol}V_{in} \cong V_{out} + A_{ol}BV_{out} \cong (1 + A_{ol}B)V_{out}$$



$$A_{ol}V_{in} = (1 + A_{ol}B)I_{out}Z_{out(NI)}$$

$$\frac{A_{ol}V_{in}}{I_{out}} = (1 + A_{ol}B)Z_{out(NI)}$$

$$Z_{out} = (1 + A_{ol}B)Z_{out(NI)}$$

$$Z_{out(NI)} = \frac{Z_{out}}{1 + A_{ol}B}$$

Trở kháng của mạch khuếch đại đảo

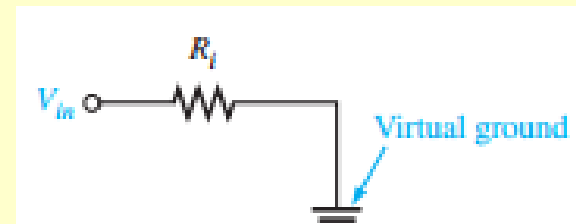
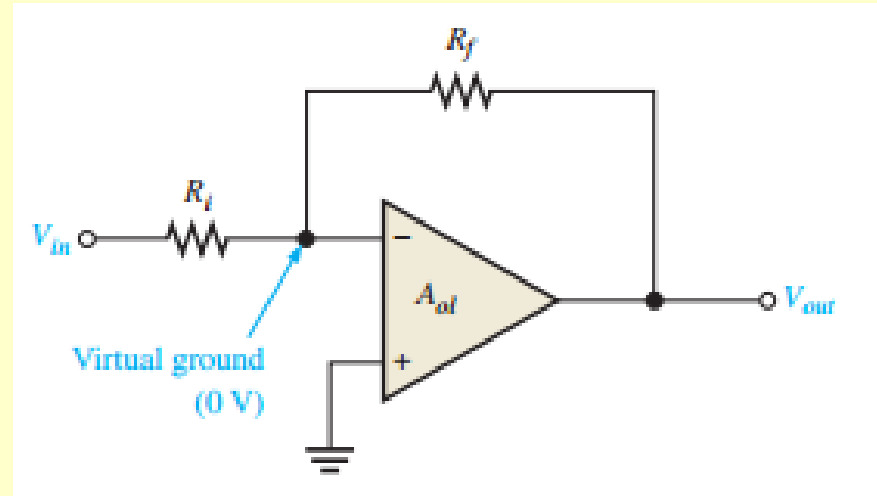
70

Trở kháng vào:

$$Z_{in(I)} \cong R_i$$

Trở kháng ra giống
như của mạch KĐ
không đảo:

$$Z_{out(I)} = \frac{Z_{out}}{(1 + A_{ol}B)}$$



Trở kháng (tóm lược)

71

Noninverting amplifier:

$$Z_{in(NI)} = (1 + A_{ol}B) Z_{in}$$

Generally, assumed to be ∞

$$Z_{out(NI)} = \frac{Z_{out}}{(1 + A_{ol}B)}$$

Generally, assumed to be 0

Inverting amplifier:

$$Z_{in(I)} \cong R_i$$

Generally, assumed to be R_i

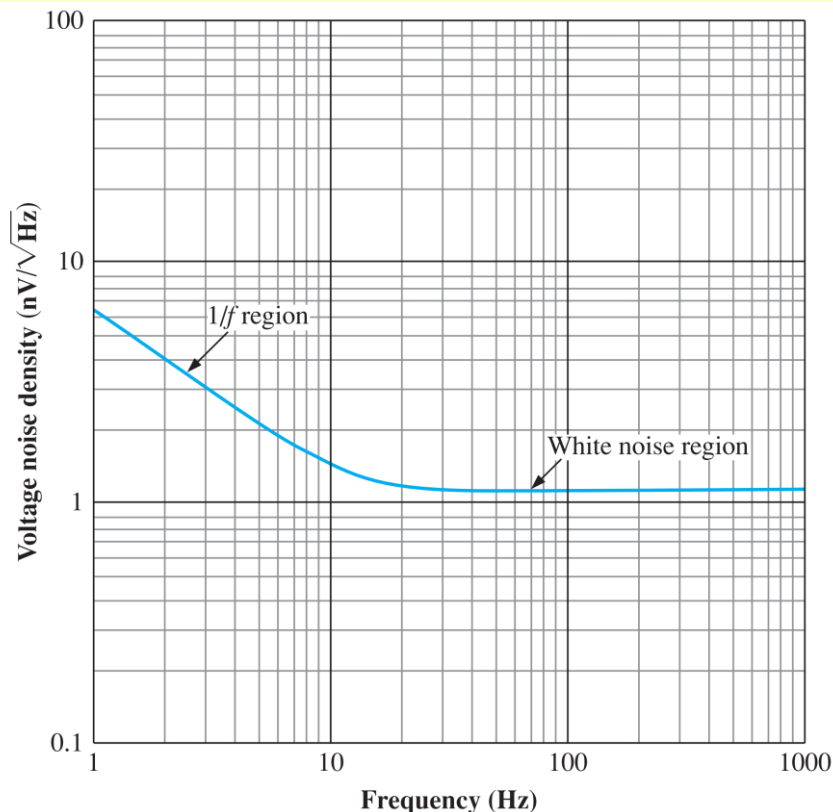
$$Z_{out(I)} = \frac{Z_{out}}{(1 + A_{ol}B)}$$

Generally, assumed to be 0

Bài tập: Tìm trở kháng vào và ra của mạch đệm điện thế

Nhiều trong OPAMP

72



- Nhiều trong Opamp thường được biểu diễn dưới dạng một đồ thị mật độ nhiễu theo tần số.
- Ở vùng tần số thấp nhiễu hồng (nhiều $1/f$) chiếm ưu thế
- Ở vùng tần số cao nhiễu trắng chiếm ưu thế.
- Cách thể hiện này là theo “màu” của nhiễu, i.e số thành phần tần số có trong nhiễu, tương tự như khái niệm với ánh sáng.

Mức độ đóng góp trong tổng thể mật độ nhiễu của từng loại không được liệt kê trong datasheet

-Chi tiết về loại nhiễu thì trong Opamp có 5 loại nhiễu:

- 1) Shot noise
- 2) Thermal noise
- 3) Flicker noise
- 4) Burst noise
- 5) Avalanche noise

SNR

73

Tỉ số tín hiệu trên nhiễu (SNR: signal-to-noise ratio)

$$\text{SNR} = \frac{P_{\text{signal}}}{P_{\text{noise}}}$$

$$\text{SNR}_{\text{dB}} = 10 \log_{10}(\text{SNR})$$

$$\text{SNR}_{\text{dB}} = 20 \log_{10}(V_{\text{signal}}/V_{\text{noise}})$$

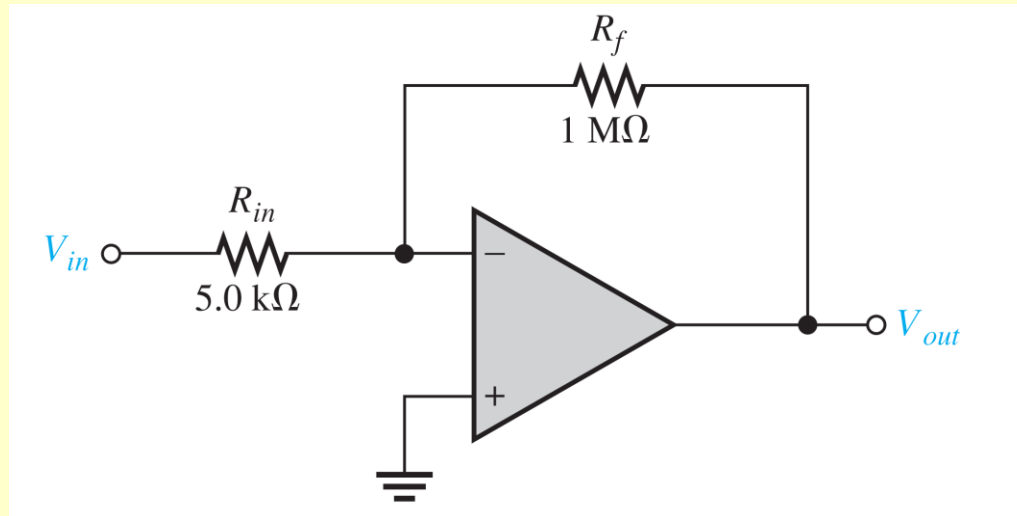
Phân bố công suất nhiễu có đơn vị W/Hz

→ Mật độ điện thế nhiễu có đơn vị V/(Hz)^{1/2} hay nV/(Hz)^{1/2}

Ví dụ xét ảnh hưởng của nhiễu

74

- Xét mạch bên dưới, opamp hoạt động trong vùng tần số từ 20 Hz tới 20 kHz trong vùng nhiễu trắng. Tín hiệu vào 12.5mV, nhiễu trắng $\frac{2.9mV}{\sqrt{Hz}}$. Hãy tìm tỉ số SNR.



Dải tần số hoạt động	$\sqrt{20,000 - 20} = 141.4$
Nhiều ngõ vào	$\frac{2.9 \text{ nV}}{\sqrt{\text{Hz}}} \times 141.4 \sqrt{\text{Hz}} = 410 \text{ nV}$
Nhiều ngõ ra	$410 \text{ nV} \times (-200) = -82 \mu\text{V}$
Tín hiệu ngõ ra	$12.5 \text{ mV} \times (-200) = -2.5 \text{ V}$
SNR	$20 \log (-2.5 \text{ V} \div (-82 \mu\text{V})) = 89.7 \text{ dB}$

Ví dụ này cho ta cái nhìn sơ lược về nhiễu trong Opamp. Chi tiết về nhiễu khá phức tạp, sẽ được bàn tới trong môn học khác.

Tóm lược các đặc tính của Opamp không lý tưởng và lý tưởng

76

	Ideal Op-Amp	Typical Op-Amp
Input Resistance	Vô hạn	$10^6 \Omega$ (bipolar) $10^9 \Omega - 10^{12} \Omega$ (FET)
Input Current	0	$10^{-12} - 10^{-8} \text{ A}$
Output Resistance	0	$100 - 1000 \Omega$
Operational Gain	Vô hạn	$10^5 - 10^9$
Common Mode Gain	0	10^{-5}
Bandwidth	Vô hạn	Hữu hạn
Temperature	Độc lập với nhiệt độ	Bandwidth và gain phụ thuộc nhiệt độ