ĐẠI HỌC QUỐC GIA THÀNH PHỐ HỎ CHÍ MINH ĐẠI HỌC KHOA HỌC

KHOA ĐIỆN TỬ VIỄN THÔNG

Chương trình chất lượng cao Ts Bùi Trọng Tú, Ths Lê Trung Khanh

Thực hành ĐIỆN TỬ CƠ BẢN

Lưu hành nội bộ --- Tháng 4, 2021 ---

Nội dung

Nội dung	2
BÀI 1	3
THIẾT BỊ ĐO TƯƠNG TỰ	3
BÀI 2	
THIẾT BỊ ĐO KỸ THUẬT SỐ	11
BÀI 3	
PHẦN MỀM THIẾT KẾ ĐIỆN TỬ	
BÀI 4	
MÔ PHỎNG QUÉT DC VÀ MIỀN THỜI GIAN TRONG PSPICE	
BÀI 5	
MÔ PHỎNG AC VÀ ĐÁP ỨNG TẦN SỐ TRONG PSPICE	
BÀI 6	
ĐI ỐT NỐI P-N VÀ CÁC MẠCH CHỈNH LƯU	47
BÀI 7	
MẠCH CHỈNH LƯU CÓ TỤ LỌC	
BÀI 8	
ÐI ÓT ZENER VÀ MẠCH ÔN ÁP DC	57
BÀI 9	
TRANSISTOR BJT VÀ BỘ KHUẾCH ĐẠI TÍN HIỆU NHỎ	
BÀI 10	
JFET VÀ BỘ KHUẾCH ĐẠI TÍN HIỆU NHỎ	

BÀI 1 THIẾT BỊ ĐO TƯƠNG TỰ

I. MỤC TIÊU

Trong bài thực hành này, sinh viên sẽ được luyện tập các kỹ năng:

- Sử dụng đồng hồ đo vạn năng tương tự (VOM).
- Đọc và đo điện trở, kiểm tra các linh kiện điện tử như tụ điện, cuộn cảm, biến áp, diode và BJT.

ΙΙ. ΤΌΜ ΤǺΤ LÝ THUYẾT

a. Đồng hồ đo vạn năng tương tự (VOM)

Hình 1.1 mô tả các thành phần cơ bản của một đồng hồ đo vạn năng sử dụng điện kế khung quay (galvanometer).



Hình 1.1. Đồng hồ vạn năng (VOM) dùng điện kế khung quay.

Trong đó:

- -COM Terminal được gắn với dây đo màu đen.
- +Terminal được gắn với dây đo màu đỏ.
- *θ*Ω*ADJ* dùng để hiệu chỉnh vị trí 0 Ohm. Đây là nút quan trọng trong quá trình đo điện trở.
- *RANGE Switch* được dùng để chọn chế độ đo và thang đo. Thông thường, các thiết bị đo có các chế độ sau: đo điện thế DC, đo điện thế AC, đo dòng điện DC ở các thang mA hoặc A, đo điện trở.

- Zero Adjustment Screw dùng để cân chỉnh vị trí 0 của kim chỉ thị (thông thường, ở vị trí tận cùng bên trái).
- Hình 1.2 mô tả thang giá trị và đơn vị được in trên mặt chỉ thị của VOM.



Hình 1.2. Thang đo và đơn vị.

b. Breadboard

Breadboard là một dụng cụ giúp hiện thực một mạch điện bằng dây nối và linh kiện điện tử. Nó có những dải dây kim loại loại chạy phía dưới bề mặt để kết nối các lỗ cắm theo một cấu trúc được mô tả như ở hình 1.3.



Hình 1.3. Breadboard và cấu trúc bên trong.

III. THỰC HÀNH

- a. Thiết bị
- Đồng hồ vạn năng VOM.
- Breadboard, điện trở, tụ điện, cuộn cảm, biến áp, đi ốt và BJT.

b. Đo điện trở bằng đồng hồ vạn năng VOM

*Lưu ý: nếu bạn có ý định đo điện trở trực tiếp trên một bo mạch, phải ngắt kết nối bo mạch đó khỏi nguồn cung cấp (tháo pin trong tình huông bo mạch dùng pin).

- Bước 1: Chọn thang đo OHM phù hợp.
- Bước 2: Chạm 2 đầu que đo (Đen và Đỏ) của VOM lại với nhau.
- Bước 3: Hiệu chỉnh nút $\partial \Omega ADJ$ kđể chỉnh kim chỉ thị về vị trí 0 OHM.



Hình 1.4. Hiệu chỉnh điểm 0 OHM.

Bước 4: Đặt 2 đâu que đo và 2 chân của điện trở cần đo như hình 1.5.



Hình 1.5. Đo điện trở sử dụng VOM

 Bước 5: Đọc giá trị được chỉ thị trên VOM và so sánh với giá trị điện trở được tính toán bằng phương pháp đọc vòng màu điện trở.

- ** ĐỌC GIÁ TRỊ TRÊN MÀN HÌNH CHỈ THỊ NHƯ THẾ NÀO?
 - *Thang X1:* Giá trị = Vị trí của kim (vd.: 20 Ω X 1 = 20 Ω) *Thang X10:*
 - *Giá tr*₁ = *V*₁ *trí của kim X* 10 (v*d*.: 20 Ω *X* 10 = 200 Ω) • *Thang X*100:
 - $Giá tri = Vi trí của kim X 100 (vd.: 20 \Omega X 100 = 2000 \Omega)$
 - Thang X1k: Giá trị = Vị trí của kim X l k Ω (vd.: 20 Ω X l k = 20 k Ω)
 - X10k scale: Giá trị = Vị trí của kim X 10 k Ω (vd.: 20 Ω X 10 k = 20 k Ω)



Hình 1.6. Cách đọc giá trị trên đồng hồ VOM

- c. Kiểm tra tụ điện bằng VOM
- Bước 1: Chọn thang đo OHM phù hợp.
- Bước 2: Đặt 2 đầu que đo vào 2 chân tụ điện.
- Bước 3: Theo dõi sự di chuyển của kim:
 - Nếu kim di chuyển lên sau đó di chuyển xuống thì tụ còn tốt.
 - Nếu kim di chuyển lên sau đó đứng yên không di chuyển xuống thì tụ bị ngắn mạch.
 - Nếu kim không di chuyển thì tụ bị hở hoặc thang đo không phù hợp (tụ có điện dung nhỏ thì dùng thang đo lớn và ngược lại).

- d. Kiểm tra cuộn cảm và biến áp bằng đồng hồ VOM
- Bước 1: Chọn thang đo X1 của chế độ đo OHM.
- Bước 2: Đo điện trở của cuộn cảm.
- Bước 3: Đo điện trở cuộn thứ cấp và sơ cấp của biến áp.

e. Kiểm tra đi ốt bằng đồng hồ VOM

- Bước 1: Chọn thang đo X10 hoặc X100 của chế độ đo OHM.
- Bước 2: Đặt que đo màu đỏ vào chân Cathode của đi ốt, que đo màu đen vào chân Anode.
- Bước 3: Theo dõi sự di chuyển của kim:
 - Nếu kim di chuyển lên, đi ốt có thể còn tốt.
 - Nếu kim không di chuyển, đi ốt bị đứt.
- Bước 4: Đặt que đo màu đen vào chân Cathode của đi ốt, que đo màu đỏ vào chân Anode.
- Bước 5: Theo dõi sự di chuyển của kim:
 - Nếu kim không di chuyển, đi ốt còn tốt.
 - Nếu kim di chuyển lên, đi ốt bị ngắn mạch.



Step 2: The diode is FORWARD BIASED

Step 4: The diode is REVERSE BIASED

Hình 1.7. Đo kiểm đi ốt bằng VOM

f. Kiểm tra BJT bằng đồng hồ VOM

- Bước 1: Chọn thang đo X10 hoặc X100 của chế độ đo OHM.
- Bước 2: Tiến hành đo từng chân với 2 chân còn lại (tổng cộng 6 lần đo):
 - Nếu có 1 chân trong đó khi que Đen đang chạm chân đó, que Đỏ lần lượt chạm 2 chân còn lại, và trong cả 2 lần đó kim đồng hồ đều di chuyển, thì BJT đó là loại NPN, và chân đang chạm que Đen là chân BASE.
 - Nếu có 1 chân trong đo khi que Đỏ đang chạm chân đó, que Đen lần lượt đo 2 chân còn lại, và trong cả 2 lần đó kim đồng hồ đều di chuyển, thì BJT đó là loại PNP, và chân đang chạm que Đỏ là chân BASE.
 - Nếu trong 6 lần đo, kim di chuyển nhiều hơn 2 lần thì BJT bị hỏng.



This is an NPN transistor The black probe is the BASE This is a PNP transistor The red probe is the BASE

Hình 1.8. Kiểm tra BJT bằng VOM

- g. Đo điện thế DC bằng đồng hồ VOM
- Bước 1: Chọn thang lớn nhất trong chế độ đo DCV.
- Bước 2: Đặt que Đen tại điểm có điện thế thấp (thường là điểm GND), que Đỏ tại điểm có điện thế cao hơn cần đo.
- Bước 3: Đọc kết quả trên mặt chỉ thị.
- Bước 4: Nếu giá trị quá nhỏ để đọc, chuyển thang đo xuống thang thấp hơn.

h. Đo điện thế AC bằng đồng hồ VOM

- Bước 1: Chọn thang lớn nhất trong chế độ đo ACV.
- Bước 2: Đặt que Đen tại điểm có điện thế thấp (thường là điểm GND), que Đỏ tại điểm có điện thế cao hơn cần đo.

- Bước 3: Đọc kết quả trên mặt chỉ thị.
- Bước 4: Nếu giá trị quá nhỏ để đọc, chuyển thang đo xuống thang thấp hơn.

IV. CÂU HỎI CHUẨN BỊ Ở NHÀ

Tìm phương trình chuyển đổi tương đương giữa nguồn dòng và nguồn thế?

V. BÁO CÁO

Điền kết quả thực hành vào mẫu báo cáo ở trang kế tiếp.

BÁO CÁO THỰC HÀNH

BÀI 1: THIẾT BỊ ĐO TƯỜNG TỰ

Ngày:..... Thời gian:

Lớp:	* Ca:	* Nhóm:
Thành viên: - tên:		, MSSV:

- tên:, MSSV:

		BÀNG KÊT QUÀ
Câu hỏi chuẩn bị	Phương trình	
b	Đo điện trở	Đọc: Đo: Đọc: Đo: Đọc: Đo:
c	Kiểm tra tụ điện	Thang đo: Giá trị thấp nhất kim chỉ thị :
d	Cuộn cảm Biến áp	Trở kháng thuần trở : Điện trở cuộn sơ cấp : Điện trở cuộn thứ cấp :
e	Đo đi ốt	Thang đo: Giá trị thấp nhất kim chỉ thị :
f	Đo BJT	Loại BJT : Vị trí các chân:
g	Điện thế DC	Giá trị đo được :
h	Điện thế AC	Giá trị đo được :

----- HÉT ------

BÀI 2 THIẾT BỊ ĐO KỸ THUẬT SỐ

I. MỤC TIÊU

Trong bài thực hành này, sinh viên sẽ được luyện tập các kỹ năng:

- Sử dụng đồng hồ đo vạn năng số (DMM), máy đo sóng (dao động ký) và máy phát hàm (sóng).
- Đọc và đo điện trở, kiểm tra các linh kiện điện tử như tụ điện, cuộn cảm, biến áp, diode và BJT.

II. TÓM TẮT LÝ THUYẾT

a. Đồng hồ vạn năng kiểu số (DMM)

Hình 2.1 mô tả những thành phần cơ bản của VOM kỹ thuật số (hay còn gọi là DMM).



- 1. LCD Display
- 2. Power Button
- 3. Rotary Switch
- 4. Input Terminals
- 5. HOLD Button



Hình 2.1. VOM kỹ thuật số (DMM).

- *LCD* hiển thị kết quả.
- *Power Button* bật tắt thiết bị, một số DMM có tính năng tự động tắt để tiết kiệm năng lượng.
- *Rotary Switch* để lựa chọn đại lượng và thang đo.
- Input Terminals kết nối tới dây đo, lỗ COM gắn với dây màu đen.

HOLD Button tạm dừng thiết bị và giữa giá trị đo lần cuối hiển thị trên LCD. Để có thể đo liên tục, nút này phải được thả không bấm.
 DMM dễ sử dụng hơn VOM truyền thống vì việc hiển thị bằng LCD giúp đọc các giá trị dễ dàng và chính xác hơn, đặc biệt là các giá trị nhỏ.
 Các điều chỉnh chế độ hoạt động: tham khảo sổ tay sử dụng tại phụ lục A.

b. DAO ĐỘNG KÝ (OSCILLOSCOPE)





Hình 2.2. Dao động ký (Oscilloscope)

Các điều chỉnh chế độ hoạt động, các chỉ thị và các kết nối tín hiệu vào: tham khảo phụ lục B.

c. Máy phát sóng (Function Generator)

Máy phát sóng là thiết bị dùng để tạo ra các sóng với hình dạng, chu kỳ và biên độ có thể tùy chỉnh nhằm mục đích kiểm tra, thử nghiệm. Hình 2.3 mô tả hình dạng của một máy phát sóng.



Hình 2.3. Máy phát sóng.

Các điều chỉnh chế độ hoạt động, các chỉ thị và các kết nối tín hiệu vào: tham khảo phụ lục C.

III. THỰC HÀNH

- a. Thiết bị
- Đồng hồ vạn năng số (DMM).
- Breadboard, điện trở, tụ điện, cuộn cảm, biến áp, đi ốt và BJT.
- Dao động ký.
- Máy phát sóng.

b. Đo OHM bằng VOM kỹ thuật số (DMM)

- Bước 1: Bật nguồn DMM.
- Bước 2: Gắn dây đo màu Đen vào lỗ COM, dây đo màu Đỏ vào lỗ Ω mA.
- Bước 3: Chọn thang đo phù hợp ở chế độ đo OHM.
- Bước 4: Đặt 2 đầu que đo vào 2 chân của điện trở.
- Bước 5: Đọc giá trị trên LCD, đơn vị của giá trị là đơn vị của thang đo Ω đang lựa chọn.



Hình 2.4. Đo điện trở bằng VOM kỹ thuật số (DMM).

- c. Kiểm tra đi ốt bằng VOM kỹ thuật số (DMM)
- Bước 1: Bật nguồn DMM.
- Bước 2: Gắn dây đo màu Đen vào lỗ COM, dây đo màu Đỏ vào lỗ Ω mA.
- Bước 3: Xoay núm xoay đến biểu tượng đi ốt ➡.
- Bước 4: Đặt que đo màu đỏ vào chân Anode của đi ốt, que đo màu đen vào chân Cathode.
- Bước 5: Nếu LCD hiển thị giá trị khác "1" thì đi ốt có thể còn tốt.
- Bước 6: Đặt que đo màu đen vào chân Anode của đi ốt, que đo màu đỏ vào chân Cathode.
- Bước 7: Nếu LCD hiển thị "1", đi ốt còn tốt, ngược lại, đi ốt bị ngắn mạch.



Hinh 2.5. Testing diode with Digital VOM

d. Đo điện thế DC bằng VOM kỹ thuật số (DMM)

- Bước 1: Chọn thang đo lớn nhất của chế độ đo V^{TTT}.
- Bước 2: Đặt que Đen tại điểm có điện thế thấp (thường là điểm GND), que Đỏ tại điểm có điện thế cao hơn cần đo.
- Bước 3: Đọc kết quả trên mặt chỉ thị.
- Bước 4: Nếu giá trị quá nhỏ để đọc, chuyển thang đo xuống thang thấp hơn.

e. Đo điện thế AC bằng VOM kỹ thuật số (DMM)

- Bước 1: Chọn thang đo lớn nhất của chế độ đo V[~].
- Bước 2: Đặt que Đen tại điểm có điện thế thấp (thường là điểm GND), que Đỏ tại điểm có điện thế cao hơn cần đo.
- Bước 3: Đọc kết quả trên mặt chỉ thị.

Bước 4: Nếu giá trị quá nhỏ để đọc, chuyển thang đo xuống thang thấp hơn.

f. Dao động ký và máy phát sóng Dao động ký

Bước 1: Chọn thang X1 trên dây đo máy dao động ký.



Hình 2.6. Chọn thang X1 trên dây đo máy dao động ký

- Bước 2: bật nút POWER (30), LED (32) sẽ sáng khi dao động ký được bật nguồn.
- Bước 3: hiệu chỉnh INTENSITY (31) để thay đổi độ sáng.
- Bước 4: hiệu chỉnh FOCUS (28) để thay đổi độ dày của tia sáng.
- Bước 5: chỉnh cần gạt VERT MODE (7) qua kênh 1 (CH1).
- Bước 6: chỉnh cần gạt SOURCE (23) qua CH1.
- Bước 7: kiểm tra và đảm bảo nút X-Y (19) không ở trạng thái bị nhấn giữ.
- Bước 8: xoay VAR (5) theo chiều kim đồng hồ đến khi nghe tiếng "click".
- Bước 9: xoay VAR SWEEP (22) theo chiều kim đồng hồ đến vị trí tận cùng.
- Bước 10: gắn đầu que đo vào CAL (9) để kiểm tra dây đo.
- Bước 11: chỉnh cần gạt AC-GND-DC Switch (1) qua GND.
- Bước 12: xoay POSITION (27) cho đến khi thấy một đường sáng nằm ngang ở chính giữa màn hình.
- Bước 13: chỉnh cần gạt AC-GND-DC Switch (1) qua AC.
- Bước 14: xoay TIME / DIV (15) qua vị trí .5 mS
- Bước 15: xoay VOL / DIV (4) cho đến khi thấy sóng vuông trên màn hình.



Hình 2.7. Sóng vuông trên màn hình dao động ký.

 Bước 16: sử dụng phương trình được mô tả trong sổ tay hướng dẫn sử dụng của dao động ký (phụ lục C, mục TIME MEASUREMENTS, FREQUENCY MEASUREMENTS và MEASUREMENT OF VOLTAGE BETWEEN TWO POINT ON A WAVEFORM) để tính chu kỳ, tần số, giá trị điện thế đỉnh - đỉnh của sóng.

Máy phát sóng

- Bước 17: bật nút POWER (1) của máy phát sóng, LED sẽ sáng sau khi máy phát sóng được bật nguồn.
- Bước 18: xoay RANGE (11) qua 1K.
- Bước 19: xoay FUNCTION (10) qua hình sóng sin.
- Bước 20: xoay FREQUENCY (2) qua vị trí 1.5.
- Bước 21: xoay OFFSET (7) ngược chiều kim đồng hồ đến vị trí tận cùng.
- Bước 22: gắn dây cáp vào OUTPUT (5).
- Bước 23: gắn dây cáp ở bước 22 vào đầu đo của máy dao động ký.
- Bước 24: Kiểm tra dạng sóng trên màn hình máy dao động ký và tính toán chu kỳ, tần số và điện thế đỉnh đỉnh của sóng này.

IV. CÂU HỎI CHUẨN BỊ Ở NHÀ

Tìm phương trình để tính điện thế giữa 2 điểm trên màn hình máy dao động ký?

V. BÁO CÁO

Điền kết quả thực hành vào mẫu báo cáo ở trang kế tiếp.

BÁO CÁO THỰC HÀNH

BÀI 2: THIẾT BỊ ĐO KỸ THUẬT SỐ

Ngày:..... Thời gian:

Lớp:	* Ca:	* Nhóm:
Thành viên: - tên:		, MSSV:

- tên:, MSSV:

		BANG KET QUA
Câu hỏi chuẩn bị	Phương trình	
b	Đo điện trở	Đọc: Đo: Đọc: Đo: Đọc: Đo:
c	Đo đi ốt	Giá trị phân cực thuận :
d	Điện thế DC	Giá trị đo được :
e	Điện thế AC	Giá trị đo được :
	Dao động ký	Chu kỳ : Tần số : Vpp:
f	Máy phát sóng	Chu kỳ : Tần số : Vpp:

----- HÉT -----

BÀI 3 PHẦN MỀM THIẾT KẾ ĐIỆN TỬ

I. MỤC TIÊU

Trong bài thực hành này, sinh viên sẽ được luyện tập các kỹ năng:

• Sử dụng phần mềm thiết kế điện tử (CAD) để thiết kế và mô phỏng mạch điện tử.

II. TÓM TẮT LÝ THUYẾT

Phần mềm thiết kế điện tử (CAD) là chương trình máy tính giúp các kỹ sư thiết kế mạch điện, PCB và chạy mô phỏng mạch. Việc mô phỏng giúp tính toán và dự đoán trước các hoạt động, trạng thái của mạch điện. Để mô phỏng một mạch điện, SPICE là công cụ phổ biến nhất trong công nghiệp điện tử. Hình dưới dây mô tả một mạch điện được diễn giải bởi chương trình SPICE:



* Any text after the asterisk '*' is ignored by SPICE * Voltage Divider

```
vV1 1 0 12
rR1 1 2 1000
rR2 2 0 2000
```

.OP * *perform a DC operating point analysis .END*

Hình 3.1. Mạch cầu chia thế và Netlist.

Có rất nhiều phần mềm CAD khác nhau được phát triển và sử dụng trên toàn thế giới. Loạt bài thực hành về nội dung này sử dụng phần mềm OrCAD PCB Designer Lite vì sự phong phú các tính năng và miễn phí cho học tập. OrCAD Lite có đầy đủ các tính năng và đặc trưng của phiên bản thương mại, tuy nhiên, nó giới hạn kích thước và độ phức tạp của một bản thiết kế. OrCAD Lite không giới hạn thời gian sử dụng. Các chương trình thành phần:

- OrCAD Capture: đây là công cụ để tạo ra các bản vẽ mạch điện.
- OrCAD CIS: CIS (Component Information System) là công cụ quản lý thông tin của linh kiện, ngoài ra nó có sự tích hợp các luồng dữ liệu giúp hỗ trợ cho các việc thiết kế quy trình.

- OrCAD PSpice® A/D and Advanced Analysis: là bộ công cụ tích hợp các quy chuẩn công nghiệp, tín hiệu tương tự, tín hiệu hỗn hợp và các chương trình phân tích để mô phỏng và xác thực hoạt động của mạch điện.
- OrCAD PCB Editor: đây là công thiết kế bo mạch điện tử (PCB Printed Circuit Board).

III. THỰC HÀNH

- a. Thiết bị
- OrCAD PCB Designer Lite
- b. Sơ đồ mạch

Bước 1: mở Capture CIS Lite từ menu Start hoặc lối tắt trên màn hình.

Bước 2: chọn File->New->Project



Hinh 3.2. File->New->Project

Bước 3: trong hộp New Project, đặt tên của thiết kế trong ô Name, chọn loại thiết kế theo hình dưới đây. Sau đó, chọn OK để tiếp tục.

lame	
pai_2	Cancel
Create a New Project Using	Help
🚯 💿 PSpice Analog or Mixed A/D	Tip for New Users
	Create a new Analog or
💦 🔘 PC Board Wizard	new project may be blank
~	or copied from an existing template.
Programmable Logic Wizard	
	Learn With PSpice -
	Examples And AppNotes
ocation	

Hình 3.3. Đặt tên và loại cho thiết kế

Bước 4: OrCAD sẽ hỏi bạn tạo một thiết kế trống hoặc sử dụng mẫu có sẵn, chọn "Create a blank project" như hình 3.4.

Create PSpice Project		×
O Create based upon an existing project		OK
AnalogGNDSymbol.opj	~	Browse
Crosta a blank project		Cancel
		Help

Hình 3.4. Tạo thiết kế trống

Bước 5: một trang trắng sẽ mở ra như hình 3.5

韓 Orf AD Casture CIS - Lite - L/ - (SCHEMATIC1 - PAGE1))	- n -
The Design of the set	and an co [®]
<u>□</u> □□□□□	
■ ※ ▶ □ → → ▲ ▶ ∀ № ☆ ≤ ▶ ■ ↓ ↓ ↓ ↓ ↓ ↓ ↓ ↓ ↓ ↓ ↓ ↓ ↓ ↓	
Start Page FT bal 2.001 PAGE1	
	^ L 🛰
	50 <u>51</u>
	· ·
	abc 🗸
	٦ 📥
	1 100
	RR
24 ERCS 1852 1853 1853 1853 1853 1853 1853 1853 1853	13 13
	and
	Art abr
M	~ <u></u>
	> = 🌰 🚯

Hình 3.5. Trang trắng cho thiết kế

Bước 6: đi tới Place->PSpice Component...->Resistor để lấy ra một điện trở. Sau đó, một biểu tượng điện trở sẽ xuất hiện và di chuyển cùng con trỏ chuột.

👪 OrCAD Capture CIS - Lite - [/ - (SCHE	MATIC1 : PAGE1)]						
🛐 File Design Edit View Tools	Place SI Analysis PS	Spice Ac	cessories 0	ptions	Window	Help	
	♥ Pin Sh iੋ) Pin Array Sl	ift+G nift+J	୍ର ବ୍	<u>Q</u> 0	•	u đ	
- 📈 🖾	😼 <u>P</u> art	Р	<u>h 1v A</u>	11.6		1t [±	Ċ.
	PSpice Component Parameterized Part.		PSpice <u>G</u> r Capacitor	ound		11] ⊷
Start Page 🔢 bai_2.opj 🛐	Database Part	Z W	Diode Inductor				
	Auto wire 1. <u>B</u> us ↓ Junction Junction Bus Entry Met Alias ↓ <u>Power</u> ↓ <u>G</u> round	B J E N F G	<u>D</u> igital <u>D</u> iscrete <u>P</u> assives <u>S</u> ource Searc <u>h</u> <u>M</u> odeling	Applicat	ion	•	
	 Hierarchical Block Hierarchical Port Hierarchical Pin 						

Hinh 3.6. Place->PSpice Component...->Resistor

Bước 7: bấm chuột trái để đặt điện trở trên vào trang thiết kế.



Hình 3.7: Đặt một điện trở

Bước 8: chọn điện trở vừa đặt, bấm và giữ chuột trái để di chuyển và đặt điện trở trên vào vị trí khác của trang thiết kế.

Bước 9: để xoay linh kiện, bấm chuột trái trên linh kiện để lựa chọn, sau đó nhấn phím R xoay 90 độ.



Hình 3.8. Chọn và nhấn phím R để xoay linh kiện 90 độ.

Bước 10: đặt thêm một điện trở khác vào trang thiết kế (lặp lại các bước từ 6 đến 9)



Hình 3.9. Đặt R2

Bước 11: đi đến Place->PSpice Component...->Source->Voltage Sources->DC để đặt một nguồn điện thế DC.



Hinh 3.10. Place->PSpice Component...->Source->Voltage Sources->DC

Bước 12: bấm chuột trái trên trang thiết kế để đặt V1





Bước 13: đi đến Place->Wire (or nhấn W) để đi đến chế độ nối dây. Nếu bạn muốn thoát khỏi chế độ này, nhấn Esc trên bàn phím của bạn.

(SCHE	MATIC1 : PAGE1)]		
Tools	Place SI Analysis	PSpice	Accessories Options Window Help
Ô	* <u>P</u> in [3] Pin Array	Shift+G Shift+J	
	Bart PSpice Compor	P nent	, 2 7 8 7 8 7 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1
	Parameterize <u>d</u> P	Part	🗎 토 운 글 까 과 나이 🗾 🍧
N	1 Wire	W	
1	Auto Wire		4 3
	1. <u>B</u> us	В	
		J	
1.15	Bus Entry	E	2.01
	🗮 <u>N</u> et Alias	N	7
133	Power	F	0Vdo
	🚽 Ground	G	
133	0ff-Page Conn	ector	
	📕 Hierarchical Blo	ck	1 IX
1.35	💩 Hierarchical Por	rt	
	📲 Hierarchical Pin	Lini	
1.32	X No Connect	Х	
	lEEE Symbol	Shift+X	

Hinh 3.12. Place->Wire

Bước 14: bấm chuột trái vào một chân của R1



Hình 3.13. bấm chuột trái vào một chân của R1.

Bước 15: di chuyển con trỏ tới một chân của R2 cho đến khi thấy xuất hiện chấm tròn màu đỏ.



Hình 3.14. Di chuyển con trỏ tới một chân của R2.

Bước 16: bấm chuột trái trên chân này của R2 để kết thúc quá trình nối dây giữa R1 và R2.

						3		_			
								F	21		
0Vd		VI					1	1	lk		
	4						-	F	22		
							3				
			1	1	1.1	1		1		ů.	

Hình 3.15. Hoàn thành nối dây giữa R1 và R2.

Bước 17: lặp lại các bước từ 13 đến 16 để hoàn thành việc nối dây toàn mạch điện như hình bên dưới.



Hình 3.16. Mạch hoàn chỉnh.

Bước 18: bấm kép chuột trái trên gía trị "0Vdc"





Bước 19: đổi giá trị trong ô Value qua 5Vdc sau đó chọn OK.

Display Properties	×
Name: DC	Font Arial 7 (default)
value: gvac	Change Use Default
Display Format O Do Not Display	Color
Value Only	Default
Name and Value	Rotation
Name Unly Davk Webs Frick	
O Value if Value Exists	○ 90° ○ 270°
	Text Justification
	Default 🗸 🗸
	Default V
ОК С	Cancel Help

Hình 3.18. Đổi Value qua 5Vdc

Bước 20: đi đến Place->Ground... để đặt biểu tượng GND vào trang thiết kế.



Hinh 3.19. Place->Ground...

Bước 21: Chọn 0/CAPSYM

)		Const
D/CAPSYM		Add Library
aND/LAPSYM GND/Design Cache GND_EARTH/CAPSYM 🗸	<u> </u>	Remove Library
ibraries:	- I 🔪	Help
CAPSYM Design Cache	Name:	
	0	

Hình 3.20. Chọn 0/CAPSYM





Hình 3.21. Nối dây GND vào mạch điện.

Bước 23: đi đến PSpice->Create Netlist



Hinh 3.22. PSpice->Create Netlist

Bước 24: đi đến PSpice->View Netlist để xem netlist của mạch điện này.

AGE1)] I Analysis	PSpice Accessories Options Wine	dow Help
3ND 18 18	New Simulation Profile Edit Simulation Profile Edit Simulation Profile Que Run F11 View Simulation Results F12 View Simulation Results F12	◎ UN (9 C) 8 8 8 8 11 1 9 12 12 12 12 12 12 12 11 12 12 12 12 12 12 12 12 12 12 12 12 1
	Create Netlist View Netlist Advanced Analysis	u u u u u u u u u u u u u u u u u u u
a 4 a 3 8 a 4 4 a	<u>M</u> arkers → <u>B</u> ias Points →	
8 8 8 8 9 8 8 8 8 8 9 8	5Vdc	R1 1k
a aa a aa		ात होते. ति होते केले होते. हिने कन्द्र हिने कन्द्र कन्द्र

Hinh 3.23: PSpice->View Netlist

Bước 25: đi đến PSpice->New Simulation Profile để tạo và thiết lập các thông tin mô phỏng.

)]										
ysis	PSpice	Accessories	Option	s Win	dow H	Help				
_	Mew	Simulation Pr	ofile							1
	Edit	Simulation Pro	ofile			(g - 444	9.5			-
10	O Run		F	11	in le	▶ ≢	12	h. 111	1+	И
200	View	Simulation R	esults F	12		in less	term to			-
ě	View	Output File			71	h h	-	1	P	
	<u>C</u> rea	te Netlist								
	View	Netlist								
10	Advi	anced Analysis	5	•	1.0	s sta is	10-0	tic id	10	0
43	Marl	kers		- ` F						-
10	<u>B</u> ias	Points		•		5 10 8				8
						5	<pre>< R</pre>	1		
12		14				3	> 1	k .		2
	34550 S267	+ V1								
35	5Vdd									1
		-T								
49		r (* 19								

Hinh 3.24. PSpice->New Simulation Profile

Bước 26: đặt tên cho thiết lập này (bất kỳ tên nào bạn muốn nhưng không chứa các ký tự đặc biệt như khoảng trắng, &, #,...)

Name:	
DC analuze	Create
	Cancel
nherit From:	
none 🗸	

Hình 3.25. Đặt tên cho thiết lập sau đó chọn Create.

Thực hành Điện Tử Cơ Bản

Bước 27: Cửa sổ Cài đặt sẽ hiện ra và chọn các thông tin mô phỏng như hình dưới.

Options Data Collection Probe Window	 General Seurings Temperature (Sweep) Save Bias Point Load Bias Point 	Output variable(s): Calculate small-signal DC gain (.TF) From Input source name: To Output variable:
--------------------------------------------	---------------------------------------------------------------------------------------------------------------------	---------------------------------------------------------------------------------------------------------------

Hình 3.26. Thiết lập các thông tin mô phỏng sau đó chọn OK.

Bước 28: đi đến PSpice->Run để chạy mô phỏng

E1)] halysis	PSpice Accesso	ries Options \	Wind	low H	elp				
	<u>M</u> ew Simulatio	on Profile n Profile	ł	• U	90	Э н) 85		1
2 12	Run	F11		I .4	IFR	9. Lu		1+ 1	16
~~	<u>V</u> iew Simulatio Vie <u>w</u> Output F	on Results F12 ile		ղով	k str	⊶ .		-	
SCHEM	<u>C</u> reate Netlist View Netlist								
	Advanced Ana	alysis	•		3	-	e. e.		
(z) = z	Markers		•			2132			8 8
	<u>B</u> ias Points		•			5	D1		s - 81
12 - R		10 N. 10 N.				≥.	1k		8 - 82
							in .		
		V1							с — ес
2 2	5Vdc					12			8 8
		-							6 6
S 8	en en C					1.15			s (s.
2 2	이 같은 것을 같은 것이 같다.		81	8 8 8	8 - 83 - 18	5	-	18.18	8 8

Hình 3.27. Chạy mô phỏng mạch điện.

Bước 29: sau khi quá trình chạy kết thúc, bấm vào nút V để hiện kết quả lên trang thiết kế.

is PS	pice A	ccesso	ories Op	otions	Wi	ndov	v He	lp					
		~ (a a	R	0	۲	· U7	B	D	N			t
a 1	6			-	0	-	14	1 = F	10	14	1111	-	
6 /6	10		<u>ب</u>	5	W	C	L.	12	20	1 million		ш	Ľ
j 🌠		- Ir	able Bias	Volta	ge Dis	play	1 1	1.1	1 1-	1	1	j.	
0.000													
EMATI.	,* S	CHEM/	ATI										
8.8	81.78	2.2						3		3 790	35. 36	~~~~~~~~~~~~~~~~~~~~~~~~~~~~~~~~~~~~~~~	20
		25							.]		61.75		
		\sim							2	>	R1		
		10							5	>	1k		
		0.1	1/1						8 - I				
		() (4)	V1						6 19				
	5Vd	c	V1						8 20 8				

Hình 3.28. Hiển thị kết quả các nút mạch.

Bước 30: Điền các kết quả vào báo cáo.

Thực hành Điện Tử Cơ Bản

IV. CÂU HỎI CHUẨN BỊ Ở NHÀ

Cài đặt OrCAD PCB Designer Lite trên máy tính của bạn.

Viết phương trình chuyển mạch tương đương từ cầu chia thế sang nguồn thế?

V. BÁO CÁO

Điền kết quả thực hành vào mẫu báo cáo ở trang kế tiếp.

BÁO CÁO THỰC HÀNH

BÀI 3: PHÀN MỀM THIẾT KẾ ĐIỆN TỬ

Ngày:..... Thời gian:

Lớp:	* Ca:	* Nhóm:
Thành viên: - tên:		, MSSV:

- tên:, MSSV:

		BANG KET QUA
Câu hỏi chuẩn bị	Phương trình	
Bước 24	Netlist	
Bước 30	Sơ đồ mạch và kết quả mô phỏng (chỉ vẽ sơ đồ và các kết quả)	
Thực hành mở rộng	R1=2k, R2=5k, V1=15Vdc Vẽ kết quả	

BÀI 4 MÔ PHỎNG QUÉT DC VÀ MIỀN THỜI GIAN TRONG PSPICE

I. MỤC TIÊU

Trong bài thực hành này, sinh viên sẽ được luyện tập các kỹ năng:

 Mô phỏng và phân tích mạch điện ở chế độ quét DC và miền thời gian trong PSPICE

ΙΙ. ΤΟΜ ΤΑΤ LΥ ΤΗυΥΈΤ

a. Quét DC (DC Sweep)

Đây là một tính năng trong chế độ mô phỏng DC. Trong tính năng này, điện thế hoặc dòng điện DC của các nguồn cung cấp sẽ biến thiên trong một khoảng giá trị với các bước nhảy được thiết lập trước. Chức năng mô phỏng này rất hữu dụng trong việc phân tích các đặc tính DC của một mạch điện hoặc tìm ra các điểm hoạt động tối ưu của một thiết kế.



Hình 4.1 Trích xuất đường đặc trưng Điện thế - Dòng điện của đi ốt bằng quét DC.

Trong mạch điện ở hình 4.1, điện thế của nguồn V1 thay đổi từ 0.2V đến 1.0V với bước nhảy 0.05V, ứng với sự thay đổi đó, dòng điện đi qua D1 cũng thay đổi theo một đường cong được mô tả trong đồ thị điện thế - dòng điện.

b. Tức thời (miền thời gian)

Đây là chế độ mô phỏng chỉ ra hoạt động của mạch điện theo thời gian. Do đó, thiết lập thời gian phân tích là yếu tố quan trọng nhất của chế độ này. Việc thiết lập này yêu cầu các tham số bao gồm: thời điểm bắt đầu (thông thường tại 0 giây), thời điểm kết thúc và bước nhảy thời gian. Bước nhảy càng nhỏ thì kết quả mô phỏng càng chính xác, nhưng tổng thời gian để hoàn thành mô phỏng sẽ tăng vì SPICE phải thực hiện nhiều phép tính.



Hình 4.2. Điện thế ngõ ra trên dây "OUT" trong chế độ mô phỏng tức thời.

Hình 4.2 mô tả một ví dụ về mô phỏng chế độ tức thời. Một nguồn thế AC phát sóng sin được kết nối vào một diode để hình thành mạch chỉnh lưu một bán kỳ. Thời điểm bắt đầu mô phỏng tại 0 giây, kết thúc tại 10 mili giây với bước nhảy thời gian là 10 micro giây.

Chế độ mô phỏng tức thời là một chế độ mô phỏng vô cùng quan trọng, nó không chỉ giúp kiểm tra hoạt động của mạch mà còn giúp chứng minh tính năng của một mạch điện.

III. THỰC HÀNH

- a. Thiết bị
- OrCAD PCB Designer Lite

b. DC sweep

Bước 1: mở Capture CIS Lite và vẽ mạch như hình 4.3.

Để đặt tên cho dây (ví dụ: Vin):

- Place->Net Alias...
- Gõ tên dây Vin sau đó bấm OK.
- Bấm vào một dây cần đặt tên trên sơ đồ mạch để đặt tên vừa gõ vào dây đó.
- Để đặt một cổng (ví dụ: OUT):
 - Place->Hierarchical Port...
 - Chọn kiểu cho cổng, ví dụ PORTLEFT-L, sau đó bấm OK.
 - Nhấp trái vào trang sơ đồ để đặt cổng này..
 - Nối một dây tới cổng này.
 - Nhấp kép vào nhãn PORTLEFT-L để đổi tên cổng, ví dụ: OUT.



Hình 4.3 Mạch kiểm tra hoạt động của transistor NPN

Bước 2: chọn PSpice->New Simulation Profile

SI	Ar	naly	sis	P:	Spic	e	Ac	ce	sso	ries	Op	otio	ns	W	/ind	low	/	Help	,		115										
P	OF	TL	EFT		<u>E</u>	ew dit S	Sin	nula ula	atio tio	n Pr	ofile	•			k	•	l	17	F	1	100	N				Ð	Щ.	B	K.	-fc	2
2	1	3	R	C	<u>R</u>	un		133		2	5		F1	1	1	b	Ł	•	ŧ		¢.	Jah			Ŀ	t	1				
¢ (è	1	1		Vi	iew ie <u>w</u>	Sin Ou	nul tpu	atic ut F	on R ile	esult	S	F1	2		η	11	oli	B .	h	-		Ĵ.		Y						
]	1		PAG		<u>C</u> Vi	reat įew	e N Ne	letl tlis	ist t																						
i.		234	14	1	A	<u>d</u> va	nce	ed /	Ana	lysi	5			3	١	1	10	84	540			84	141			24	- 242	1	13/4 - I	1	10
					N	<u>l</u> ark	ers							1		1	1	1991	14	1	1	1993	12	21	10		_				
					Bi	ias F	oii	nts																							
1994 - 1								1							1												2	R1			
																											5	10	¢		
91 - I																													10.		1.8.
W 1																											+		~	2	OUT

Hình 4.4. Tạo một mô phỏng

Bước 3: đặt tên cho thiết lập mô phỏng (tên này không ảnh hưởng đến mô phỏng)

Name:		
	1	Create
DC_sweep		Cancel
Inherit From:	-	
none	/	

Hình 4.5 Đặt tên cho thiết lập mô phỏng

Bước 4: thiết lập các lựa chọn mô phỏng như hình dưới sau đó nhấn OK.

General	Analysis Type:	Sweep Variable ———			
Analysis	Options:	Voltage source Current source	Name: Model type:	V1	
Configuration Files Options Data Collection	 Primary Sweep Secondary Sweep Monte Carlo/Worst Case 	 Global parameter Model parameter Temperature 	Model name: Parameter name:		
Probe Window	 Parametric Sweep Temperature (Sweep) Save Bias Point Load Bias Point 	Sweep Type	Si Ei Ie 🔻 In	tart Value: nd Value: crement:	0 5 0.1

Hình 4.6. Thiết lập mô phỏng quét DC.

Bước 5: Tạo netlist của mạch điện.

Bước 6: Chạy mô phỏng (PSpice->Run) và đợi đến khi cửa sổ PSpice A/D Lite hiện 100%

👹 SCHEMATIC1-DC_sweep - PSpice A/D Lite - [DC_sweep.dat (active)]	- 0	×
📓 File Edit View Simulation Trace Plot Tools Window Help 🕍	cādence®	- 8 ×
🗎 🕶 🖻 强 🖨 🕌 🕼 🕼 👘 🥠 🦿 🛍 📭 📭 🦺 SCHEMATICI-DC_wwww.		
		î
99		
ີ່ໜຶ່ ຄ.້ຽບ 1.້ຄຸບ 1.້ຽບ 2.້ອບ 2.້ຽບ 3.້ອບ 3.້ຽບ 4.້ອບ		5.80
U_U1		
B DC_sweep d		
× Pspices Initializing Scripting. X		T.
Loading 0://Fograms/UAX-adence Packagenet	Color Trace Name Y	<u> </u>
Sama and Dick of Mills Fight F	X Values	
2 source over the ove		_
INFO[OPPROBE.		~
δ (< >) (→ \Andysis { Watch } Devices / < > 1 ×	<u> </u>	
New text file or select from list V_VI = 5	100%	

Hình 4.7. Cửa sổ PSpice A/D Lite

Bước 7: đi đến Trace->Add Trace...



Hình 4.8. Thêm tín hiệu để vẽ.

Bước 8: Tìm và chọn V(OUT) để vẽ.



Hình 4.9. Chọn V(OUT) sau đó nhấn OK

Bước 9: lặp lại bước 8 để vẽ V(Vin)

Add Traces			
Simulation Dutput Variables		Analog Operators and Euroctions	V
*	 Analog Digital Voltages Currents Power Noise (V²/Hz) Alias Names Subcircuit Nodes 	Analog Operators and Functions	× ×
Trace Expression: V(Vin)		OK Cancel	Help

Hình 4.10. Chọn V(Vin) để vẽ sau đó nhấn OK

Thực hành Điện Tử Cơ Bản

Bước 10: kết quả



Hình 4.11. Dạng sóng kết quả

c. Miền thời gian

Bước 11: đổi mạch điện ở phần trước thành sơ đồ dưới đây:



Hình 4.12. Mạch điện mới

Bước 12: chọn PSpice->New Simulation Profile

Bước 13: đặt tên cho thiết lập mô phỏng (tên này không ảnh hưởng đến mô phỏng)

	-, . L	Create
[ransient]		C
herit From:		Lancel

Hình 4.13 Đặt tên cho thiết lập mô phỏng

Bước 14: thiết lập các lựa chọn mô phỏng như hình dưới sau đó nhấn OK.

nalveis	Time Domain (Transient)			
configuration Files Options Data Collection Probe Window	Options: General Settings Monte Carlo/Worst Case Parametric Sweep Temperature (Sweep) Save Bias Point Load Bias Point Save Check Point Restart Simulation	Start saving data after : Transient options: — Maximum Step Size Skip initial transient t	0 0.00001 Dias point calculation	seconds (SKIPBP) Output File Options

Hình 4.14. Thiết lập mô phỏng tức thời

Bước 15: Lặp lại từ bước 5 đến bước 10 để có kết quả.

IV. CÂU HỎI CHUẨN BỊ Ở NHÀ

V. BÁO CÁO

Điền kết quả thực hành vào mẫu báo cáo ở trang kế tiếp.

BÁO CÁO THỰC HÀNH

BÀI 4: QUÉT DC VÀ MÔ PHỎNG MIỀN THỜI GIAN TRONG PSPICE

Ngày:..... Thời gian:

Lớp:	* Ca:	* Nhóm:
Thành viên: - tên:		, MSSV:

- tên:, MSSV:

		BANG KE	ET QUA	
Bước 5	Netlist			
Bước 10	Tìm điểm chuyển trạng thái của mạch			
Bước 11	Netlist của mạch mới			
Bước 15	Vẽ sóng kết quả của mạch mới khi mô phỏng ở miền thời gian			

----- HÉT ------

BÀI 5 MÔ PHỎNG AC VÀ ĐÁP ỨNG TẦN SỐ TRONG PSPICE

I. MỤC TIÊU

Trong bài thực hành này, sinh viên sẽ được luyện tập các kỹ năng:

Mô phỏng đáp ứng tần số sử dụng chế độ AC trong PSPICE

ΙΙ. ΤΟΜ ΤΑΤ LÝ THUYẾT

a. Đáp ứng tần số

Đáp ứng tần số là phương pháp mô phỏng để phân tích các đặc tính động của một mạch điện hoặc hệ thống. Nó đo lường tỷ số giữa đầu ra và đầu vào khi tần số của tín hiệu ngõ vào biến thiên trong những khoảng khác nhau. Kết quả của việc phân tích cho chúng ta biết tốc độ hoạt động tối đa của hệ thống.

Kết quả của đáp ứng tần số thường được thể hiện dưới dạng giản đồ Bode như hình 5.1.



Hình 5.1 giản đồ Bode.

Trong hình 5.1 trên, **tần số góc** (corner frequency), hay còn gọi là **tần số cắt** (cuttof frequency), là tần số của tín hiệu ngõ vào mà tại đó tỷ số giữa biên độ vào-ra giảm đi một lượng $1/\sqrt{2}$ (tương ứng đường đáp ứng biên độ trên giản đồ Bode giảm một lượng -3dB).

b. Mô phỏng chế độ AC

Mô phỏng chế độ AC trong PSPICE là một chế độ cho phép thay đổi tần số ngõ vào của tín hiệu và phân tích đặc tính của mạch hoặc hệ thống ở miền tần số.



Hình 5.2 Giản đồ Bode của mạch lọc thấp qua đơn giản

III. THỰC HÀNH

a. Mạch lọc thấp qua đơn giản

Bước 1: mở phần mềm Capture CIS Lite và vẽ mạch như hình 5.3.



Hình 5.3 Mạch lọc thấp qua đơn giản.

Bućc 2: chon PSpice->New Simulation Profile

MATIC1 : PAGE1)]				
Place SI Analysis	PSpice Accessories Options Wi	ndow Help		
﴾ ∉ 0	Mew Simulation Profile	• U 9 🛛 🕯		i i i i i i i i i i i i i i i i i i i
D 🔛 🔏 🔏 } 🐨 🏷 🕉	Run F11 View Simulation Results F12 View Output File F12	▶ 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1	∰ [<u>]]</u> [±	K
PAGE1*	<u>C</u> reate Netlist V <u>i</u> ew Netlist			
	A <u>d</u> vanced Analysis		10 10 11	10 II II
	Markers	<u>R1</u>		
	Vin		-	
	10 00 0 <mark>1 10 00 01 10</mark>		8 8	
	NA REPORT	100	62 101	
VOFF =	0			C1

Hình 5.4. Thiết lập mô phỏng

Bước 3: đặt tên cho thiết lập mô phỏng (tên này không ảnh hưởng đến mô phỏng).

New Simulation	×
Name:	Crasta
Ad	Lieate
Inherit From:	Cancel
none 🗸 🗌	
Root Schematic: SCHEMATIC1	

Hình 5.5 đặt tên cho thiết lập mô phỏng.

Bước 4: thiết lập các tham số mô phỏng như hình 5.6:

- Analysis Type: AC Sweep
- AC Sweep Type: Logarithmic
- Start Frequency: 1 (it means 1 Hz)
- End Frequency: 1e6 (it means 1×10^6 Hz or 1 MHz)
- Points/Decade: 100 (số điểm càng lớn, độ chính xác càng cao tuy nhiên thời gian mô phỏng càng tăng)

General	Analysis Type:	AC Sweep Type		
Analysis	AC Sweep/Noise 👻	Linear	Start Frequency:	1
nuryoio	Options:	Logarithmic	End Frequency:	1e6
onfiguration Files	General Settings	Decade	Points/Decade:	100
ptions	Monte CarloWorst Case	Noise Analysis		
ata Collection	Parametric Sweep	Enabled Output	Voltage:	
	Temperature (Sween)		Irce:	
robe Window	Save Bias Point	Interva	l.	
	Load Dias Point	Output File Ontings	n	
	Coad Blas Point	Include detailed bias point int	formation for nonlinear controll	ed sources and
		semiconductors (.OP)	onnation for noninear control	cu sources and
		<u></u>		

Hinh 5.6 Simulation parameters for AC Sweep

Bước 5: tạo netlist của mạch điện.

Bước 6: chạy mô phỏng (PSpice->Run) và đợi PSpice A/D Lite hiện 100%.

Bước 7: trong cửa sổ PSpice A/D Lite, đi đến Trace->Add Trace...

Bước 8: trong cửa sổ Add Traces, nhập hàm như hình 5.7 và nhấn OK.

Simulation Output Variables			Functions or Macros	
*			Analog Operators and Fu	inctions 🛛 🗸
Frequency I(C1)	^	🗹 Analog	#	^
I(C1:1)		Digital	+	
I(R1:1) I(V1)		✓ Voltages		
I(V1:+)		Currents	(@ (ABC())	
V(0) V(C1:1) V(C1:2)		Power	ARCTAN() ATAN()	
V(OUT) V(R1-1)		─ Noise (V²/Hz)	AVG()	
V(R1:2)		🗹 Alias Names	COS()	
V(V1.+) V(V1:-) V(Vin)		Subcircuit Nodes	DB() ENVMAX(,)	
V1(C1) V1(B1)			ENVMIN(,) EXP()	
V1(V1) V2(C1) V(2(P1)			IMG()	
V2(N1) V2(V1) W(C1)		25 variables listed	LOG10()	
W(R1)	~		MÁX()	~
Full List				

Hình 5.7 Nhập hàm tính Decibel (DB) và vẽ tín hiệu ngõ ra

Bước 9: nhấp phải trên đồ thị và chọn Cursor On để hiện thị con trỏ trên đồ thị.

Bước 10: sử dụng các phím mũi tên trên bàn phím để di chuyển con trở tới vị trí -3dB tìm giá trị tần số tại điểm này.

b. Mạch lọc cao qua đơn giản

Bước 11: đổi sơ đồ mạch sang mạch như hình 5.8.



Hình 5.8 Mạch lọc cao qua đơn giản

Bước 12: lặp lại từ bước 2 đến 10 để tìm tần số cắt của mạch này.

c. Mạch khuếch đại BJT đơn giản

Bước 13: tạo dự án mới cho mạch điện trong hình 5.9.



Hình 5.9 Mạch khuếch đại BJT đơn giản.

Bước 14: thiết lập các mô phỏng miền thời gian như hình 5.10.

General	Analysis Type:	Run To Time :	10ms	seconds (TSTOP)
Analysis	Options:	Start saving data after :	0	seconds
Configuration Flies Options Data Collection	 General Settings Monte Carlo/Worst Case Parametric Sweep 	Maximum Step Size	0.00001 bias point calcula	seconds tion (SKIPBP)
^{>} robe Window	 Further of every Temperature (Sweep) Save Bias Point Load Bias Point Save Check Point Restart Simulation 	Run in resume mode		Output File Options
		ок	Cancel	Apply Reset

Hình 5.10 Tham số mô phỏng miền thời gian.

Bước 15: chạy mô phỏng và vẽ các tín hiệu V(OUT) và V(Vin).

Bước 16: lặp lại từ bước 2 tới bước 10 với các tham số như hình 5.11 để tìm tần số cắt của mạch khuếch đại.

- Start Frequency: 1 Hz
- End Frequency: 1e9 (it means 1 GHz)
- Points/Decade: 1000

Jeneral	Analysis Type:	AC Sweep Type
Analysis	Ontions	Linear Start Frequency: 1
Configuration Files	General Settings	Decade Points/Decade: 1000
Options	Monte Carlo/Worst Case	Noise Analysis
Data Collection	Parametric Sweep	Enabled Output Voltage:
Probe Window	Temperature (Sweep)	I/V Source:
	Save Bias Point	Interval:
	Load Bias Point	Output File Options
		semiconductors (.OP)
		Include detailed bias point information for nonlinear controlled source semiconductors (.OP)

Hình 5.11 Các tham số mô phỏng bước AC.

IV. CÂU HỎI CHUẨN BỊ Ở NHÀ

V. BÁO CÁO

Điền kết quả thực hành vào mẫu báo cáo ở trang kế tiếp.

BÁO CÁO THỰC HÀNH

BÀI 5: MÔ PHỎNG CHẾ ĐỘ AC VÀ PHÂN TÍCH ĐÁP ỨNG TẦN SỐ TRONG PSPICE

Ngày:..... Thời gian:

Lớp:	* Ca:	* Nhóm:
Thành viên: - tên:		, MSSV:

- tên:, MSSV:

BANG KET QUA			
Bước 7	Netlist		
Bước 11	Vẽ đồ thị Bode	Tần số cắt =	
Bước 15	Netlist của mạch mới		
Bước 17	Vẽ đồ thị Bode	Tần số cắt =	

----- HÊT ------

BÀI 6 ĐI ỐT NỐI P-N VÀ CÁC MẠCH CHỈNH LƯU

I. MỤC TIÊU

Trong bài thực hành này, sinh viên sẽ được luyện tập các kỹ năng:

- Thực nghiệm các mạch chỉnh lưu cơ bản.
- Tính toán các thông số của các mạch chỉnh lưu cơ bản.

ΙΙ. ΤΟΜ ΤΑΤ LÝ THUYẾT

1. Chỉnh lưu bán kỳ



Hình 6.1. Mạch chỉnh lưu bán kỳ.

Điện thế DC trung bình ngõ ra:

$$V_{dc} = \frac{V_{max}}{\pi} = 0.318 \times V_{max} = 0.45 \times V_S$$
 (1)

Dòng điện qua tải là

$$I_{dc} = \frac{V_{dc}}{R} \tag{2}$$

2. Chỉnh lưu toàn kỳ

a) Loại 02 đi ốt



Hình 6.2. Chỉnh lưu toàn kỳ 02 đi ốt.

Điện thế DC trung bình ngõ ra:

$$V_{dc} = \frac{2 \times V_{max}}{\pi} = 0.636 \times V_{max} = 0.9 \times V_S$$
 (3)

Dòng điện qua tải là

$$I_{dc} = \frac{V_{dc}}{R} \tag{4}$$

b) Loại 04 đi ốt



Hình 6.3. Chỉnh lưu toàn kỳ 04 đi ốt (cầu đi ốt)

Mạch điện trên có 02 chu trình làm việc:

- Bán kỳ dương: D3 và D4 mở vì phân cực ngược , D1 và D2 dẫn nối tiếp.
- Bán kỳ âm: D1 và D2 mở vì phân cực ngược, D3 và D4 dẫn nối tiếp.



a) Bán kỳ dương

b) Bán kỳ âm

Hình 6.4. Chu kỳ làm việc của mạch chỉnh lưu toàn kỳ dùng cầu đi ốt.

Các phương của mạch này tương đương với các phương trình của chỉnh lưu toàn kỳ 02 đi ốt.

III. THỰC HÀNH

- 1. Thiết bị
 - Đi ốt, điện trở, breadboard và dây nối.
 - Nguồn điện AC 6V/0V/6V 50Hz.
- 2. Chỉnh lưu bán kỳ

Bước 1: lắp mạch như hình 6.1 với $R_L = 2.2 \text{ k}\Omega$.

Bước 2: tìm giá trị Vpp và tần số của điện thế AC đầu vào bằng máy đo sóng, tính giá trị hiệu dụng.

Bước 3: quan sát dạng sóng giữa 2 đầu điện trở R_L bằng máy đo sóng, tính tần số và V_{LDC} . **Bước 4:** đo điện thế V_{LDC} giữa 2 đầu điện trở RL bằng DMM.

Bước 5: tính dòng điện ILDC qua điện trở RL.

3. Chỉnh lưu toàn kỳ 02 đi ốt

Bước 6: lắp mạch như hình 6.2 với $R_L = 2.2$ kΩ.

Bước 7: tìm giá trị Vpp và tần số của điện thế AC đầu vào bằng máy đo sóng, tính giá trị hiệu dụng.

Bước 8: quan sát dạng sóng giữa 2 đầu điện trở R_L bằng máy đo sóng, tính tần số và $V_{LDC.}$

Bước 9: đo điện thế V_{LDC} giữa 2 đầu điện trở RL bằng DMM.

Bước 10: tính dòng điện I_{LDC} qua điện trở R_L .

4. Chỉnh lưu toàn kỳ cầu đi ốt

Bước 11: lắp mạch như hình 6.3 với $R_L = 2.2 \text{ k}\Omega$.

Bước 12: tìm giá trị Vpp và tần số của điện thế AC đầu vào bằng máy đo sóng, tính giá trị hiệu dụng.

Bước 13: quan sát dạng sóng giữa 2 đầu điện trở R_L bằng máy đo sóng, tính tần số và V_{LDC} . **Bước 14:** đo điện thế V_{LDC} giữa 2 đầu điện trở RL bằng DMM.

Bước 15: tính dòng điện I_{LDC} qua điện trở R_L .

IV. CÂU HỎI CHUẨN BỊ Ở NHÀ

Viết netlist cho mạch ở hình 6.3.

V. BÁO CÁO

Điền kết quả thực hành vào mẫu báo cáo ở trang kế tiếp.

BÁO CÁO THỰC HÀNH

BÀI 6: ĐI ỐT NỐI P-N VÀ CÁC MẠCH CHỈNH LƯU

Ngày:..... Thời gian:

Lớp:	* Ca:	* Nhóm:
Thành viên: - tên:		, MSSV:

- tên:, MSSV:

		BANG KET QUA
Câu hỏi chuẩn bị		
	Dạng song ngõ ra	
Chỉnh lưu bán kỳ		
		$Vpp(thứ cấp) = \dots f_{AC} = \dots V_{AChd} = \dots V_{AChd} = \dots V_{LDC} (lý thuyết) = \dots V_{LDC} (thực tế) = \dots I_{LDC} = \dots f_{DC} = \dots$
	Dạng sóng ngõ ra	
Chỉnh lưu toàn kỳ 02 đi ốt		
		$\begin{array}{l} Vpp(thứ cấp) = \dots f_{AC} = \dots V_{AChd} = \dots \\ V_{LDC} (lý thuyết) = \dots V_{LDC} (thực tế) = \dots \\ I_{LDC} = \dots f_{DC} = \dots \end{array}$
	Dạng sóng ngõ ra	
Chỉnh lưu toàn kỳ cầu đi ốt		
		$ \begin{array}{l} Vpp(th\acute{u} c\acute{a}p) = \dots f_{AC} = \dots V_{AChd} = \dots \\ V_{LDC} (l\acute{y} thuy\acute{e}t) = \dots V_{LDC} (thực t\acute{e}) = \dots \\ I_{LDC} = \dots f_{DC} = \dots \end{array} $

BÀI 7 MẠCH CHỈNH LƯU CÓ TỤ LỌC

I. MỤC TIÊU

Trong bài thực hành này, sinh viên sẽ được luyện tập các kỹ năng:

- Thực nghiệm các mạch chỉnh lưu có lọc ngõ ra.
- Tính toán các thông số của các mạch chỉnh lưu có lọc ngõ ra.

II. TÓM TẮT LÝ THUYẾT

1. Chỉnh lưu bán kỳ



Hình 7.1. Chỉnh lưu bán kỳ có tụ lọc phẳng ngõ ra.

Để đơn giản quá trình phân tích, có thể xem thời gian nạp điện của tụ gần như bằng 0 vì thời hằng R_LC rất lớn. Điện thế lớn nhất rơi trên tụ sau khi nạp là $V_{Cmax} = V_{o(pk)} = V_{max} - V_D$. Sau thời điểm đó, điện thế này xả dần về giá trị $V_{Cmin} = V_{o(min)}$ thông qua điện trở R_L trong một khoảng thời gian Δt .



Hình 7.2. Dạng sóng ngõ ra

Hệ Chất Lượng Cao

$$V_{LDC} = \frac{V_{Cmax} + V_{Cmin}}{2} = \frac{V_{o(pk)} + V_{o(min)}}{2}$$
(1)

$$V_{Cmin} = V_C(\Delta t) = V_{o(pk)} e^{-\frac{\Delta t}{RC}} \approx V_{o(pk)} \left(1 - \frac{\Delta t}{R_L C}\right)$$
(2)

$$V_{ripple(pk-pk)} = V_{Cmax} - V_{Cmin}$$
(3)

$$V_{rp} = \frac{V_{ripple(pk-pk)}}{2} = \frac{V_{o(pk)}}{2fR_LC}$$
(4)

$$V_{LDC} \approx V_{o(pk)} \left(1 - \frac{\Delta t}{2R_L C} \right)$$
(5)

$$\approx V_{o(pk)} \left(1 - \frac{1}{2fR_LC} \right) \tag{6}$$

2. Chỉnh lưu toàn kỳ



Hình 7.3. Chỉnh lưu toàn kỳ 4 diode có tụ lọc phẳng ngõ ra.



Hình 7.4. Dạng sóng ngõ ra.

Hệ Chất Lượng Cao

$$V_{LDC} = \frac{V_{Cmax} + V_{Cmin}}{2} = \frac{V_{o(pk)} + V_{o(min)}}{2}$$
(7)

$$V_{Cmin} = V_C(\Delta t) = V_{o(pk)} e^{-\frac{\Delta t}{RC}} \approx V_{o(pk)} \left(1 - \frac{\Delta t}{R_L C}\right)$$
(8)

$$V_{ripple(pk-pk)} = V_{Cmax} - V_{Cmin} \tag{9}$$

$$V_{rp} = \frac{V_{ripple(pk-pk)}}{2} = \frac{V_{o(pk)}}{4fR_LC}$$
(10)

$$V_{LDC} \approx V_{o(pk)} \left(1 - \frac{\Delta t}{4R_L C} \right)$$
(11)

$$\approx V_{o(pk)} \left(1 - \frac{1}{4fR_LC} \right) \tag{12}$$

3. Hệ số dợn sóng (ripple factor)

Khi sử dụng tụ có điện dung lớn, đường cong xả điện của tụ có thể coi gần như tuyến tính. Điện thế dợn sóng hiệu dụng (toàn kỳ) được tính theo công thức:

$$V_{rp(eff)} = \frac{V_{rp}}{\sqrt{3}} = \frac{V_p}{\sqrt{3}(4fR_LC)}$$
(13)

Hệ số dợn sóng:

$$r = \frac{V_{rp(eff)}}{V_{dc}} = \frac{V_{o(pk)}}{\sqrt{3}(4fR_LC)V_{dc}}$$
(14)

Chất lượng của mạch lọc càng cao khi giá trị r càng bé.

III. THỰC HÀNH

1. Thiết bị

- Đi ốt, điện trở, tụ điện, breadboard và dây nối.
- Nguồn điện AC 6V/0V/6V 50Hz.

2. Chỉnh lưu bán kỳ có tụ lọc phẳng ngõ ra

Bước 1: lắp mạch như hình 7.1 với $R_L = 2.2 \text{ k}\Omega$, C = 1 uF.

Bước 2: tìm giá trị Vpp của điện thế AC đầu vào bằng máy đo sóng, tính giá trị hiệu dụng.

Bước 3: quan sát dạng sóng giữa 2 đầu điện trở R_L bằng máy đo sóng, tính $V_{LDC.}$

Bước 4: đo điện thế V_{LDC} giữa 2 đầu điện trở RL bằng DMM.

Bước 5: tính dòng điện ILDC qua điện trở RL.

Bước 6: tính điện thế Vrp giữa 2 đầu điện trở R_L.

Bước 7: thay C bằng tụ điện 47 μF.

- Bước 8: quan sát dạng sóng giữa 2 đầu điện trở R_L bằng máy đo sóng, tính $V_{LDC.}$
- **Bước 9:** đo điện thế V_{LDC} giữa 2 đầu điện trở R_L bằng DMM.
- Bước 10: tính dòng điện I_{LDC} qua điện trở R_L .

3. Chỉnh lưu toàn kỳ có tụ lọc phẳng ngõ ra

- **Bước 11:** lắp mạch như hình 7.3 với $R_L = 2.2 \text{ k}\Omega$, C = 1 uF.
- Bước 12: tìm giá trị Vpp của điện thế AC đầu vào bằng máy đo sóng, tính giá trị hiệu dụng.
- Bước 13: quan sát dạng sóng giữa 2 đầu điện trở R_L bằng máy đo sóng, tính $V_{LDC.}$
- **Bước 14:** đo điện thế V_{LDC} giữa 2 đầu điện trở R_L bằng DMM.
- **Bước 15:** tính dòng điện I_{LDC} qua điện trở R_L .
- **Bước 16:** tính điện thế Vrp giữa 2 đầu điện trở R_{L} .
- **Bước 17:** thay C bằng tụ điện 47 μF.
- Bước 18: quan sát dạng sóng giữa 2 đầu điện trở R_L bằng máy đo sóng, tính $V_{LDC.}$

Bước 19: đo điện thế V_{LDC} giữa 2 đầu điện trở R_L bằng DMM.

Bước 20: tính dòng điện I_{LDC} qua điện trở R_L .

Bước 21: tính điện thế Vrp và hệ số dợn sóng (ripple factor).

IV. CÂU HỎI CHUẨN BỊ Ở NHÀ

Mô phỏng miền thời gian mạch ở hình 7.3 và viết netlist của mạch.

V. BÁO CÁO

Điền kết quả thực hành vào mẫu báo cáo ở trang kế tiếp.

٦

BÁO CÁO THỰC HÀNH

BÀI 7: MẠCH CHỈNH LƯU CÓ LỌC

Ngày:..... Thời gian:

Lớp:	* Ca:	* Nhóm:
Thành viên: - tên:		, MSSV:

- tên:, MSSV:

		BANG KET QU	A
Câu hỏi chuẩn bị		Netlist	Dạng sóng ngõ ra
Chỉnh lưu bán kỳ	Dạng sóng ngõ ra	C = 10 uF	C = 47 uF
	C = 10 uF	$Vpp(thứ câp) =V_{LDC} (thực tế) =$	$\dots V_{LDC} (lý thuyêt) = \dots$ $\dots I_{LDC} = \dots Vrp = \dots$
	C = 47 uF	$Vpp(thứ cấp) = \dots V_{LDC} (lý thuyết) = \dots V_{LDC} (thực tế) = \dots Vrp = \dots Vrp = \dots$	
Chỉnh lưu toàn kỳ	Dạng sóng ngõ ra	C = 10 uF	C = 47 uF
J	C = 10 uF	$V_{\text{DDC}}(\text{thứ cấp}) = \dots$ $V_{\text{LDC}}(\text{thực tế}) = \dots$	$\dots V_{LDC} (lý thuyết) = \dots$ $\prod_{LDC} I_{LDC} = \dots Vrp = \dots$
	C = 47 uF	$Vpp(thứ cấp) =V_{LDC} (thực tế) =Hệ số dợn sóng =$	$\dots V_{LDC} (lý thuyết) = \dots$ $\dots I_{LDC} = \dots Vrp = \dots$
		HÊT	

BÀI 8 ĐI ỐT ZENER VÀ MẠCH ỔN ÁP DC

I. MỤC TIÊU

Trong bài thực hành này, sinh viên sẽ được luyện tập các kỹ năng:

- Tính toán và thực hiện mạch điện cơ bản của đi ốt Zener.
- Thiết kế và lắp ráp mạch ổn áp DC đơn giản sử dụng dựa trên đi ốt Zener.

II. TÓM TẮT LÝ THUYẾT

1. Đi ốt Zener



Hình 8.1. Đường đặc trưng Vôn - ampe của đi ốt zener.

Các điều kiện hoạt động:

- Điện thế DC ngõ vào phải lớn hơn điện thế Zener:

$$V_{iDC} > V_Z$$

- Dòng điện đi qua đi ốt phải thỏa điều kiện:

$$I_{Z(min)} < I_Z < I_{Z(max)}$$

Trong các tài liệu kỹ thuật, giá trị $I_{Z(min)}$ còn được gọi là I_{ZK} , giá trị $I_{Z(max)}$ được tính toán dựa vào công suất chịu đựng tối đa.

2. Ôn áp DC



Hình 8.2. Ôn áp DC sử dụng đi ốt zener.

Trong mạch hình 8.2, Rs đóng vai trò là điện trở hạn dòng cho mạch đi ốt zener diode. Điện thế DC ngõ vào được tính bởi:

$$V_{iDC} = V_2 = V_1 - 1.4$$

Mạch Zener có các phương trình sau:

$$V_{LDC} = V_Z$$
$$I_S = I_Z + I_L$$
$$I_L = \frac{V_{LDC}}{R_L}$$
$$I_S = \frac{V_{LDC} - V_Z}{R_S}$$
$$I_Z = I_S - I_L$$

Để đảm bảo điều kiện hoạt động cũng như bảo vệ mạch đi ốt Zener khỏi sự cháy nỏ do quá dòng ($I_Z > I_{Z(max)}$), giá trị của Rs phải nằm trong dải giá trị theo phương trình:

$$\frac{V_{iDC(max)} - V_Z}{I_{Z(max)} + I_{L(min)}} \le R_S \le \frac{V_{iDC(min)} - V_Z}{I_{Z(min)} + I_{L(max)}}$$

Trong trường hợp không có tải R_L ($I_L=0A$), I_Z sẽ bằng I_S , khi đó:

$$I_Z = I_S < I_{Z(max)}$$

Công suất tiêu tán được tính theo:

$$P_{Z} = V_{Z} \times I_{Z} < P_{Z(max)}$$
$$P_{Rs} = R_{s} \times I_{S}^{2}$$

Thực hành Điện Tử Cơ Bản

3. Ôn áp DC nối tiếp transistor



Hình 8.3. Mạch ổn áp DC nối tiếp transistor.

Các phương trình :

$$V_{LDC} = V_Z - V_{BE}$$

$$I_1 = I_Z + I_B$$

$$I_1 = \frac{V_{iDC} - V_Z}{R_1}$$

$$I_L = \frac{V_{LDC}}{R_L}$$

$$I_B = \frac{I_E}{\beta + 1} = \frac{I_L}{\beta + 1}$$

$$I_Z = I_1 - I_B = I_1 - \frac{I_L}{\beta + 1}$$

Các công suất tiêu tán:

$$\begin{split} P_D &= V_{CEQ} \times I_{CQ} = (V_{iDC} - V_{LDC}) \times I_{CQ} \\ &= (V_{iDC} - V_{LDC}) \times \beta I_B = (V_{iDC} - V_{LDC}) \times \frac{\beta I_E}{\beta + 1} \\ &= (V_{iDC} - V_{LDC}) \times I_L < P_{D(max)} \\ P_Z &= V_Z \times I_Z < P_{Z(max)} \\ P_{R1} &= R_1 \times I_1^2 \end{split}$$

Trở kháng ngõ ra:

$$R_o = \frac{V_O}{I_O}\Big|_{V_i \to 0, R_L \to \alpha} = \frac{r_2}{\beta} + r_e = r_e$$

III. THỰC HÀNH

1. Thiết bị

- Đi ốt, đi ốt Zener, tụ điện, điện trở, NPN BJT, breadboard và dây nối.
- Nguồn điện AC 6V/0V/6V 50Hz.

2. Mạch ổn áp DC

Bước 1: tìm giá trị $I_{Z(min)}$, $I_{Z(max)}$ và tính giá trị Rs cho mạch ở hình 8.2 biết đi ốt Zener

3.3~V / 1~W,~C = 47 uF và R_L trong khoảng từ 100 Ω tới 2200 $\Omega.$

Bước 2: lắp mạch hình 8.2 với các thông số ở bước 1 và $R_L = 2200 \Omega$.

Bước 3: đo điện thế V_{iDC} và V_{LDC} giữa 2 đầu điện trở R_L .

Bước 4: tính dòng điện I_S, I_L và I_Z đi qua điện trở R_S, R_L và đi ốt zener.

Bước 5: tính công suất rơi trên R_S và đi ốt Zener.

Bước 6: đổi điện trở R_L thành 100 Ω , đo lại điện thế V_{LDC} giữa 2 đầu điện trở R_L .

Bước 7: tính lại dòng điện Is, IL và IZ đi qua điện trở Rs, RL và đi ốt zener.

Bước 8: tính công suất rơi trên R_S và đi ốt Zener.

3. Ôn áp DC nối tiếp transistor

Bước 9: lắp mạch như hình 8.3 biết đi ốt Zener 3.3 V / 1 W, C = 47 uF, $R_1 = 2.2$

 $k\Omega$, $R_L = 100 \Omega$ và BJT là 2N2222A.

Bước 10: tính điện thế V_{LDC} giữa 2 đầu điện trở R_{L} .

Bước 11: tính dòng điện I_L đi qua điện trở R_{L} .

Bước 12: đo điện thế V_{iDC} , V_Z , V_{BE} và V_{LDC} giữa 2 đầu điện trở R_L .

Bước 13: tính lại dòng điện I_L đi qua điện trở R_L dựa vào kết quả ở bước 12.

Bước 14: tính dòng điện I_1 đi qua điện trở R_1 dựa vào kết quả ở bước 12.

IV. CÂU HỎI CHUẨN BỊ Ở NHÀ

Từ các phương trình của ổn áp DC nối tiếp transistor, tìm phương trình xác định khoảng giá trị cho R_1 theo β , I_L , I_Z , V_{iDC} và V_Z .

V. BÁO CÁO

Điền kết quả thực hành vào mẫu báo cáo ở trang kế tiếp.

BÁO CÁO THỰC HÀNH

BÀI 8: ZENER DIODE VÀ MẠCH ỔN ÁP DC

Ngày:..... Thời gian:

Lớp:	* Ca:	* Nhóm:
Thành viên: - tên:		, MSSV:

- tên:, MSSV:

BÁNG KÊT QUÁ		
Câu hỏi chuẩn bị		
	Tính toán	$I_{Z(\min)} = \dots \qquad I_{Z(\max)} = \dots \qquad R_S = \dots$
ỗn áp DC sử dụng đi ốt Zener	Sơ đồ mạch	
	$R_L = 2200 \ \Omega$	$V_{LDC} = \dots V_{iDC} = \dots V_Z = \dots$ $=> I_L = \dots I_S = \dots I_Z = \dots$ $=> P_S = \dots P_Z = \dots$
	$R_L = 100 \Omega$	$V_{LDC} = \dots V_{iDC} = \dots V_Z = \dots$ => $I_L = \dots I_S = \dots I_Z = \dots$ => $P_S = \dots P_Z = \dots$
Ôn áp DC	Tính toán	
nöi tiep transistor	Đo lường	$V_{LDC} = \dots V_{iDC} = \dots V_Z = \dots V_{BE} = \dots$ $=> I_L = \dots I_1 = \dots$
		HÉT

BÀI 9 TRANSISTOR BJT VÀ BỘ KHUẾCH ĐẠI TÍN HIỆU NHỔ

I. MỤC TIÊU

Trong bài thực hành này, sinh viên sẽ được luyện tập các kỹ năng:

- Khảo sát hoạt động của transistor BJT.
- Phân tích đặc tính AC của transistor BJT trong mạch khuếch đại tín hiệu nhỏ.

ΙΙ. ΤΟΜ ΤΑΤ LÝ THUYẾT



Hình 9.1. Bộ khuếch đại tín hiệu nhỏ sử dụng transistor BJT chế độ cực E chung (CE).

Các đặc tính DC characteristics:

$$V_{BB} = \frac{R_2}{R_1 + R_2} V_{CC}$$
$$R_B = \frac{R_1 R_2}{R_1 + R_2}$$
$$I_B = \frac{V_{BB} - V_{BE}}{R_B + (B + 1)R_E}$$
$$I_C = \beta I_B$$
$$V_{CE} = V_{CC} - (R_C + R_E)I_C$$

Hệ số ổn định nhiệt:

$$S_i = (1 + B) \times \frac{R_B + R_E}{R_B + (1 + B)R_E} \approx 1 + \frac{R_B}{R_E}$$

Thực hành Điện Tử Cơ Bản

Các đặc tính khuếch đại tín hiệu nhỏ (có tụ điện bypass CE):

- Trở kháng ngõ vào nhìn từ cực B:

$$Z_i = \frac{dV_{be}}{dI_b} = h_{ie}$$

- Trở kháng ngõ vào nhìn từ nguồn tín hiệu:

$$Z_{iS} = \frac{dV_i}{dI_i} = \frac{R_B h_{ie}}{R_B + h_{ie}}$$

- Độ lợi thế:

$$A_{\nu} = -\frac{h_{fe}Z_C}{h_{ie}} = -\frac{h_{fe}R_C}{h_{ie}}$$

- Độ lợi dòng:

$$A_{i} = \frac{I_{c}}{I_{b}} = h_{fe}$$
$$A_{iB} = \frac{I_{c}}{I_{i}} = A_{i} \times \frac{R_{B}}{R_{B} + h_{ie}}$$

- Trở kháng ngõ ra:

$$Z_{O} = \frac{V_{o}}{I_{o}}\Big|_{V_{s}=0, Z_{L \to \infty}} = \frac{1}{h_{oe}} \approx \infty$$

$$Z_o = r_o \| R_C \approx R_C$$

III. THỰC HÀNH

- 1. Thiết bị
 - NPN BJT, điện trở, tụ điện, biến trở, breadboard và dây nối.
 - Nguồn điện DC, máy phát sóng, máy đo sóng.
- 2. Thực hành

Bước 1: lắp mạch như hình 9.1 sử dụng transistor NPN, $R1 = R2 = 10 \text{ k}\Omega$, $RC = 1.5 \text{ k}\Omega$, $RE = 1 \text{ k}\Omega$, C1 = Cout = 10 uF, CE = 47 uF

Bước 2: tính V_{BB}, V_{CE}, I_B và I_C. Đo điện thế V_{BB}, V_{BE} và V_{CE}.

Bước 3: đưa một sóng sin 200 mV Vpp - 1 kHz vào C1.

Bước 4: kiểm tra dạng sóng ngõ ra bằng máy đo sóng, xác định Vpp sóng ngõ ra.

Bước 5: tính độ lợi điện thế của mạch.

Bước 6: thay đổi tần số sóng sin ngõ vào cho đến khi độ lợi điện thế giảm một lượng 3 dB.

Bước 7: thêm một biến trở Rx vào mạch như hình 9.2 dưới đây



Hình 9.2. Thêm biến trở Rx để đo trở kháng ngõ vào.

Bước 8: đưa một sóng sin 200 mV Vpp - 1 kHz vào Rx.

Bước 9: hiệu chỉnh Rx đến khi Vi = Vin / 2.

Bước 10: tháo biến trở Rx khỏi mạch.

Bước 11: đo giá trị Rx hiệu chỉnh được.

Bước 12: thêm một biến trở Ry vào mạch như hình 9.3 dưới đây



Hình 9.3. Thêm biến trở Ry để đo trở kháng ngõ ra.

Bước 13: đưa một sóng sin 200 mV Vpp - 1 kHz vào C1.

Bước 14: hiệu chỉnh Ry cho đến khi điện thế ngõ ra giảm còn một nửa so với kết quả ở bước 4.

Bước 15: tháo Ry ra khỏi mạch.

Bước 16: đo giá trị Ry.

Bước 17: tháo Ry và tụ CE ra khỏi mạch.

Bước 18: kiểm tra dạng sóng ngõ ra bằng máy đo sóng, xác định Vpp sóng ngõ ra.

Bước 19: tính độ lợi điện thế của mạch.

IV. CÂU HỎI CHUẨN BỊ Ở NHÀ

Viết netlist cho mạch ở hình 9.2.

V. BÁO CÁO

Điền kết quả thực hành vào mẫu báo cáo ở trang kế tiếp.

BÁO CÁO THỰC HÀNH

BÀI 9: BJT TRANSISTOR VÀ BỘ KHUẾCH ĐẠI TÍN HIỆU NHỎ

Ngày:..... Thời gian:

Lớp:	* Ca:	* Nhóm:
Thành viên: - tên:		, MSSV:

- tên:, MSSV:

	BẢNG KẾT QU	JÅ
Câu hỏi chuẩn bị		
Bước 2	$\begin{array}{l} V_{BB(cal)} = \ldots \qquad V_{BB(real)} = \ldots \\ I_{B(cal)} = \ldots \qquad I_{C(cal)} = \ldots \\ V_{CE(cal)} = \ldots \qquad V_{CE(real)} = \ldots \end{array}$	V _{BE(real)} =
Bước 4	Sóng vào	Sóng ra
Bước 5	$V_{pp(output)} = \dots A_{Vo/Vi} = \dots$	
Bước 6	$F_{Cutoff} = \dots$	
Bước 11 Bước 16	Trở kháng ngõ vào = Trở kháng ngõ ra =	
Bước 18	Sóng vào	Sóng ra
Bước 19	$V_{pp(output)} = \dots A_{Vo/Vi} = \dots$	

----- HÉT ------

BÀI 10 JFET VÀ BỘ KHUẾCH ĐẠI TÍN HIỆU NHỔ

I. MỤC TIÊU

Trong bài thực hành này, sinh viên sẽ được luyện tập các kỹ năng:

- Khảo sát hoạt động của transistor JFET.
- Phân tích đặc tính AC của JFET trong mạch khuếch đại tín hiệu nhỏ.

ΙΙ. ΤΟΜ ΤΑΤ LÝ THUYẾT





$$V_{GS} = -V_S = -R_S I_D$$
$$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_{GSoff}}\right)^2$$
$$V_{DS} = V_{DD} - (R_D + R_S) I_D$$

Đặc tính miền AC (có tụ bypass Cs):

Độ truyền dẫn (transconductance):

$$g_{m} = \frac{dI_{D}}{dV_{GS}} = \left|\frac{2I_{DSS}}{V_{GSoff}}\right| \left(1 - \frac{V_{GS}}{V_{GSoff}}\right) = g_{m0}(1 - \frac{V_{GS}}{V_{GSoff}})$$

• Độ lợi điện thế:

$$A_v = -g_m Z_L = -g_m R_D$$

Thực hành Điện Tử Cơ Bản

Trở kháng ngõ vào:

$$Z_{i} = R_{G} = \frac{R_{1}R_{2}}{R_{1} + R_{2}}$$

Trở kháng ngõ ra:

$$Z_O = r_d$$
$$Z_o = r_d ||R_D \approx R_D$$

III. THỰC HÀNH

1. Thiết bị

- JFET kênh n, điện trở, tụ điện, biến trở, breadboard và dây nối.
- Nguồn điện DC, máy phát sóng, máy đo sóng.

2. Thực hành

Bước 1: lắp mạch như hình 10.1 trong đó $RD = 2.2 \text{ k}\Omega$, $RS = 1.5 \text{ k}\Omega$, $R1 = R2 = 1 \text{ M}\Omega$,

 $RE = 1 k\Omega$, C1 = Cout = 10 uF, CS = 47 uF

Bước 2: tính V_G, V_{GS}, V_{DS} và I_D. Đo điện thế V_G, V_{GS} và V_{DS}.

Bước 3: đưa một sóng sin 200 mV Vpp - 1 kHz vào C1.

Bước 4: kiểm tra dạng sóng ngõ ra bằng máy đo sóng, xác định Vpp sóng ngõ ra.

Bước 5: tính độ lợi điện thế.

Bước 6: tháo tụ điện Cs khỏi mạch.

Bước 7: đưa một sóng sin 200 mV Vpp - 1 kHz vào C1.

Bước 8: kiểm tra dạng sóng ngõ ra bằng máy đo sóng, xác định Vpp sóng ngõ ra.

Bước 9: tính độ lợi điện thế.

IV. CÂU HỎI CHUẨN BỊ Ở NHÀ

Viết netlist cho mạch ở hình 10.1.

V. BÁO CÁO

Điền kết quả thực hành vào mẫu báo cáo ở trang kế tiếp.

BÁO CÁO THỰC HÀNH

BÀI 10: JFET VÀ BỘ KHUẾCH ĐẠI TÍN HIỆU NHỎ

Ngày:..... Thời gian:

Lớp:	* Ca:	* Nhóm:
Thành viên: - tên:		, MSSV:

- tên:, MSSV:

	BẢNG KẾT QU	JÅ
Câu hỏi chuẩn bị		
Bước 2		$SS(cal) = \dots V_{GS(real)} = \dots$ $SS(real) = \dots$
Bước 4	Sóng vào	Sóng ra
Bước 5	$V_{pp(output)} = \dots A_{Vo/Vi} = \dots$	
Bước 8	Sóng vào	Sóng ra
Bước 9	$V_{pp(output)} = \dots A_{Vo/Vi} = \dots$	· · · · · · · · · · · · · · · · · · ·

----- HÉT ------