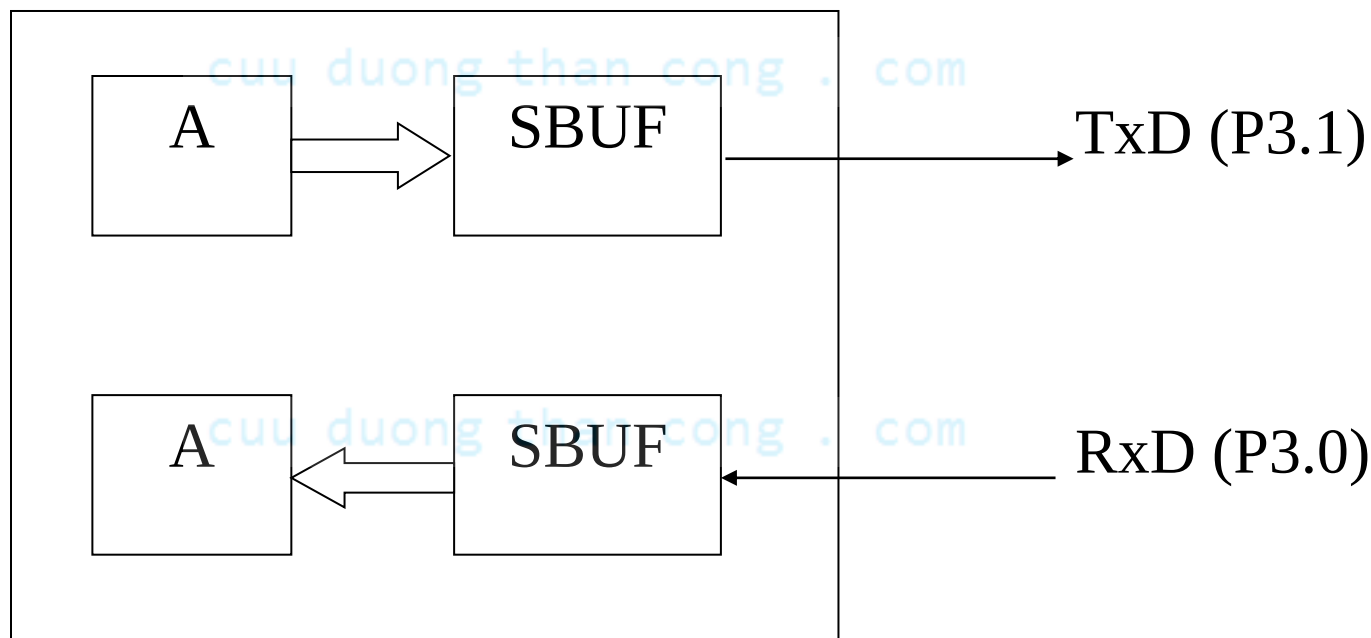


Chương 5

THU PHÁT NỐI TIẾP (SIO-Serial Input Output)

I. KHÁI NIỆM

8051 có khả năng thu phát nối tiếp thông qua 2 bộ đệm có cùng một tên là SBUF (Serial **B**U**F**fer), một dành cho phát và một dành cho thu.



Chức năng cơ bản của port nối tiếp là thực hiện việc chuyển đổi dữ liệu song song thành nối tiếp khi phát và chuyển đổi dữ liệu nối tiếp thành song song khi thu.

Các mạch phần cứng bên ngoài truy xuất port nối tiếp thông qua 2 chân TxD (phát dữ liệu) và RxD (thu dữ liệu).

Phần mềm sử dụng 2 thanh ghi chức năng đặc biệt là SBUF và SCON để truy xuất port nối tiếp.

[cuu duong than cong . com](http://cuuduongthancong.com)

Tần số hoạt động của port nối tiếp hay còn gọi là tốc độ baud có thể cố định hoặc thay đổi phụ thuộc vào việc chọn mode hoạt động.

[cuu duong than cong . com](http://cuuduongthancong.com)

II. THANH GHI ĐIỀU KHIỂN PORT NỐI TIẾP SCON

SM0	SM1	SM2	REN	TB8	RB8	TI	RI
-----	-----	-----	-----	-----	-----	----	----

SM0,SM1 : xác lập chế độ hoạt động của port nối tiếp.

M_0	M_1	Mode
0	0	0
0	1	1
1	0	2
1	1	3

II. THANH GHI ĐIỀU KHIỂN PORT NỐI TIẾP SCON

SM2: SM2 = 0 : hoạt động bình thường

SM2 = 1 : hoạt động ở chế độ truyền thông đa xử lý (Multiprocessor)
là chế độ truyền data giữa nhiều kit vi xử lý.

REN (*Receive Enable*): REN = 1 cho phép thu.

TB8 (*Transmit bit 8*): Bit phát thứ 9 trong chế độ phát 9 bit,
được đặt và xóa bởi phần mềm.

RB8 (*Receive bit 8*): Bit thu thứ 9 trong chế độ thu 9 bit.

TI (*Transmit interrupt*): Cờ ngắt phát

Khi phát xong một byte dữ liệu cờ TI sẽ được tự động set lên 1 bởi phần cứng,
phải được xóa bởi phần mềm.

RI (*Receive interrupt*): Cờ ngắt thu

Khi thu xong một byte dữ liệu cờ RI sẽ được tự động set lên 1 bởi phần cứng,
phải được xóa bởi phần mềm.

III. CÁC MODE HOẠT ĐỘNG

1. Mode 0

Là chế độ thanh ghi dịch 8 bit (Shift register)

Dữ liệu nối tiếp được thu và phát thông qua chân RxD, bit đầu tiên là LSB.

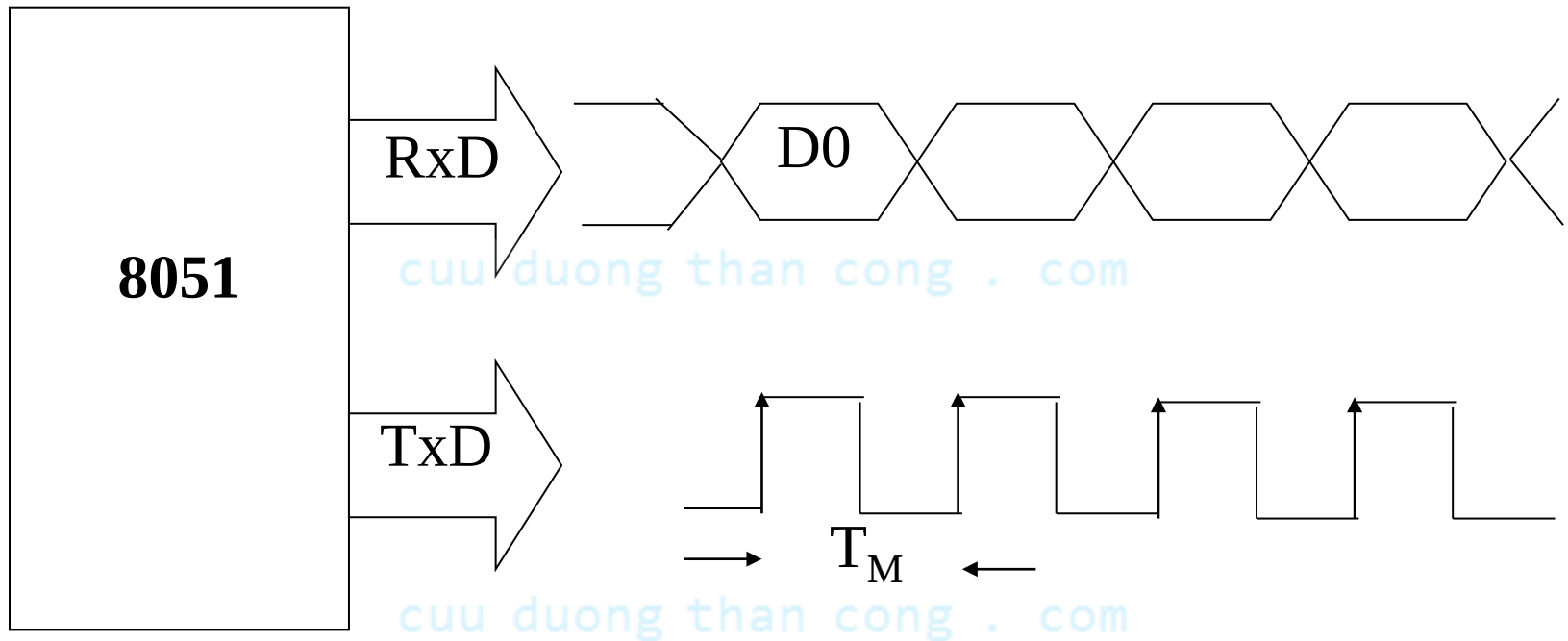
Chân TxD được dùng để phát ra xung clock để dịch bit. Tốc độ baud cố định bằng 1/12 tần số dao động trên chip.

Việc phát được bắt đầu bằng cách ghi dữ liệu vào SBUF, và xóa cờ ngắt phát.

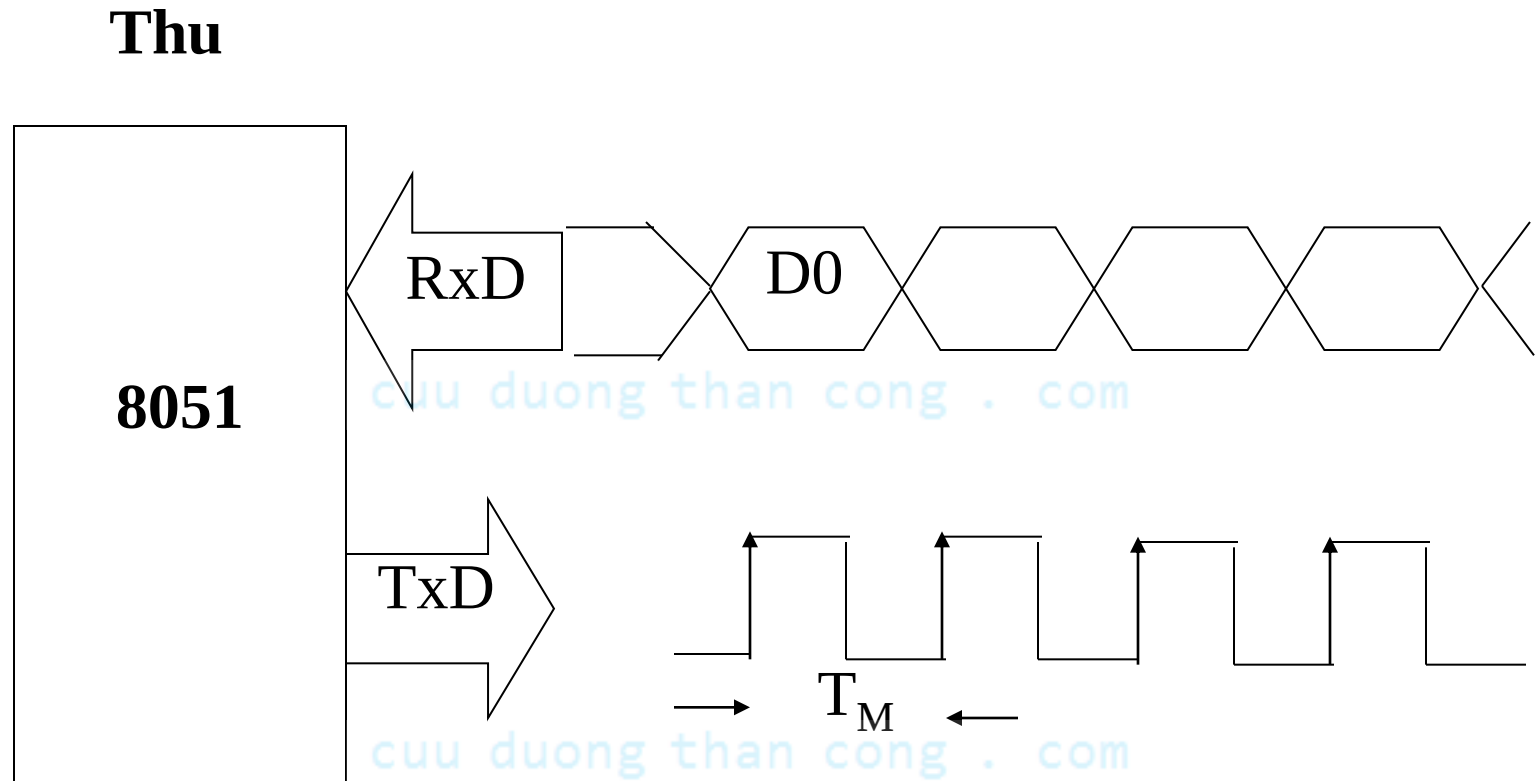
Việc thu được bắt đầu khi $REN=1$ và $RI=0$.

Phát ở mode 0 của port nối tiếp

Phát



Thu ở mode 0 của port nối tiếp



Mode 1

Là chế độ UART 8 bit (Universal Assynchronous Receive Transmit – Thu / phát bất đồng bộ vạn năng) có tốc độ truyền thay đổi được.

Dữ liệu được truyền thành từng khung (frame) gồm 10 bit:

- + 1 start bit (0).
- + 8 bit dữ liệu. (bit đầu tiên là LSB)
- + 1 stop bit (1).

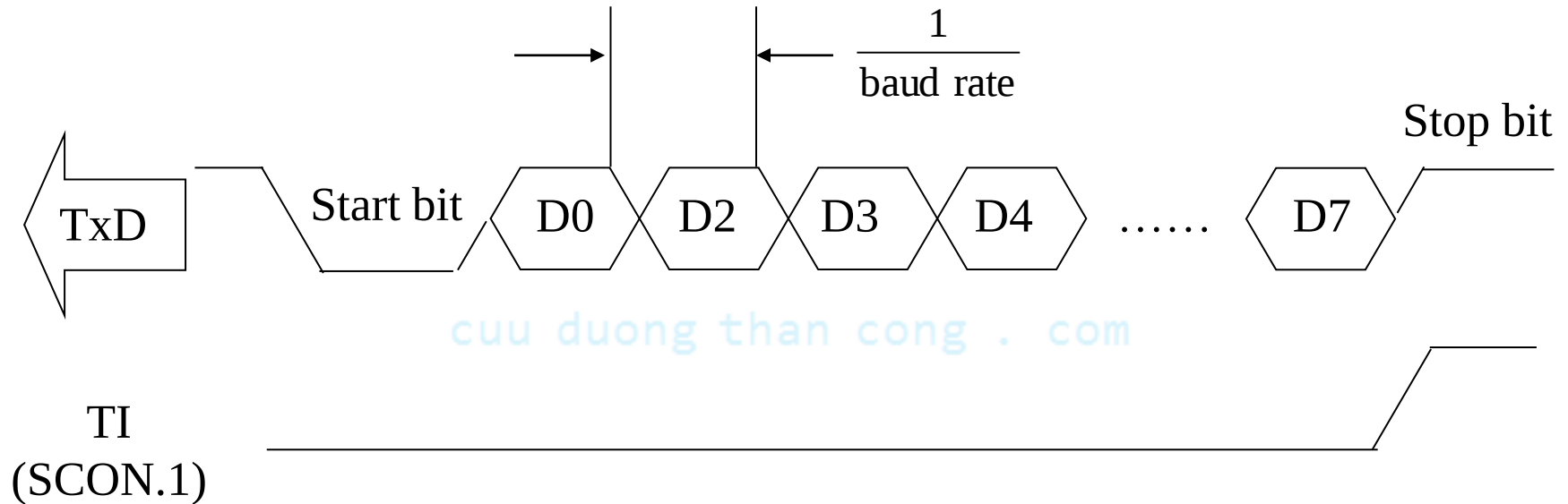
Việc phát được thực hiện qua ngõ TxD, thu qua RxD. Việc phát được bắt đầu bằng cách ghi dữ liệu vào SBUF. Việc thu được bắt đầu khi ngõ RxD có sự chuyển đổi từ 1 sang 0 (có cạnh xuống).

Tốc độ truyền của mode 1 phụ thuộc vào tần số tràn của timer1 và bit SMOD.

SMOD	Baud rate
0	$f_{\text{tràn timer1}} / 32$
1	$f_{\text{tràn timer1}} / 16$

Phát mode 1

SMOD là bit thứ 7 của thanh ghi PCON. Thanh ghi này không định vị bit. Mặc nhiên khi khởi động hệ thống $SMOD = 0$.



Để đặt bit $SMOD = 1$ ta thực hiện như sau:

```
MOV  A,PCON
SETB ACC.7
MOV  PCON,A
```

Thu Mode 1

Quá trình thu dữ liệu

Giả sử đã phát hiện được bit start hợp lệ:

- + 8 bit dữ liệu được đưa vào SBUF.
- + Stop bit được đưa vào RB8.
- + RI =1 (báo đã thu xong).

Với 2 điều kiện sau:

- + RI = 0: đảm bảo phần mềm đã đọc ký tự trước đó và xóa RI về 0.
- + SM2=0 (hoạt động ở chế độ bình thường).
hoặc SM2 =1(hoạt động ở chế độ truyền thông đa xử lý) và RB8=1.

Mode 2

Là chế độ UART 9 bit, có tốc độ truyền cố định phụ thuộc vào tần số dao động trên chip.

SMOD	Baud rate
0	$f_{OSC} / 64$
1	$f_{OSC} / 32$

Khung dữ liệu gồm có 11 bit:

- + 1 start bit (0).
- + 9 bit dữ liệu. Khi phát bit thứ 9 là bit bất kỳ được đặt vào TB8, khi thu bit thứ 9 nhận được sẽ đặt trong RB8.
- + 1 stop bit (1).

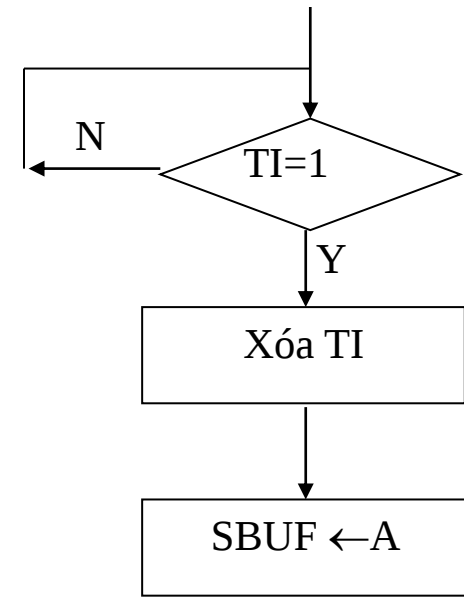
Mode 3

Là chế độ UART 9 bit có tốc độ truyền thay đổi được.

Hoạt động giống mode 2 với baud rate được tính theo mode 1.

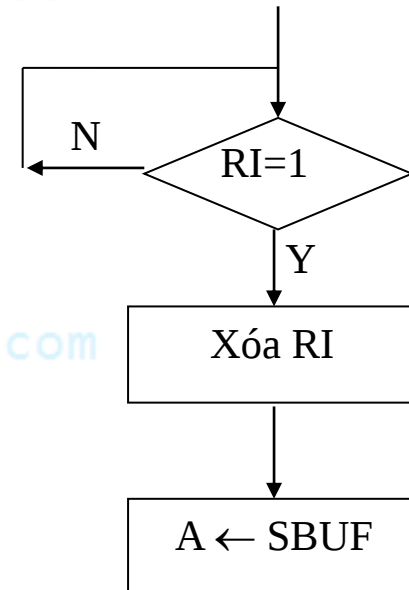
◆ Cách thực hiện phát 1 byte dữ liệu

```
PHAT: JNB    TI,$  
        CLR   TI  
        MOV   SBUF,A  
        RET
```



◆ Cách thực hiện thu 1 byte dữ liệu

```
THU: JNB    RI,$  
        CLR   RI  
        MOV   A,SBUF  
        RET
```



IV. TỐC ĐỘ BAUD CỦA PORT NỐI TIẾP

- Ở chế độ 0 và 2 tốc độ baud đều phụ thuộc vào tần số dao động trên chip.
- Ở chế độ 1 và 3 thì tốc độ baud phụ thuộc vào tần số tràn của timer1.
- Mode0: **BAUD RATE** = $F_{osc}/12$
- Mode 1 và 3:

SMOD	Baud rate
0	f tràn timer1 /32
1	f tràn timer1 /16

- Mode 2:

SMOD	Baud rate
0	f OSC /64
1	f OSC /32

SỬ DỤNG TIMER1 LÀM XUNG CLOCK TỐC ĐỘ BAUD

- Kỹ thuật thường dùng là sử dụng timer1 ở mode 2.

Ví dụ:

Xác định tốc độ tràn của timer1 để có tốc độ baud là 1200.

Giải

Với XTAL 12MHz $\Rightarrow f_{CLK} = 1\text{MHz} \Rightarrow T_{CLK} = 1\mu\text{s}$

Giả sử SMOD = 0: Tốc độ tràn Timer1 = $1200 * 32 = 38.4\text{KHz}$

$\Rightarrow T_{overflow} = 1 / 38.4\text{KHz} = 26.04 \mu\text{s}$

$\Rightarrow$ Số xung clock cần để timer1 tràn: $T_{overflow} / T_{CLK} \cong 26$

$\Rightarrow$ Giá trị cần nạp cho TH1 là -26

cuu duong than cong . com

LỖI TRONG TỐC ĐỘ BAUD

- Do chúng ta làm tròn số xung đếm nên sẽ có một sai số nhỏ trong kết quả tính tốc độ baud.
- Trong trường hợp tổng quát, một sai số 5% là sai số chấp nhận được trong truyền dữ liệu không đồng bộ.
- Các tốc độ baud chính xác có thể nhận được bằng cách sử dụng thạch anh 11.059MHz cho mạch dao động trong chip.
- Bảng sau tóm tắt các giá trị nạp cho TH1 cho các tốc độ baud thường dùng nhất.

TABLE 5-3

Baud rate summary

Baud Rate	Crystal Frequency	SMOD	TH1 Reload Value	Actual Baud Rate	Error
9600	12.000 MHz	1	-7 (F9H)	8923	7%
2400	12.000 MHz	0	-13 (F3H)	2404	0.16%
1200	12.000 MHz	0	-26 (E6H)	1202	0.16%
19200	11.059 MHz	1	-3 (FDH)	19200	0
9600	11.059 MHz	0	-3 (FDH)	9600	0
2400	11.059 MHz	0	-12 (F4H)	2400	0
1200	11.059 MHz	0	-24 (E8H)	1200	0

IV. TRUYỀN THÔNG ĐA XỬ LÝ

- Ứng dụng cho truyền thông đa xử lý được dùng trong môi trường mạng sử dụng nhiều 8051 sắp xếp theo mô hình chủ/ tớ (Master/Slaver).
- Điều này được thực hiện bằng cách set bit SM2 = 1 trong thanh ghi SCON và việc thu chỉ xảy ra khi bit RB8 = 1.
- Khi bộ xử lý chủ muốn truyền dữ liệu đến 1 trong các bộ xử lý tớ, trước tiên bộ xử lý chủ phát đi 1 byte địa chỉ kèm theo bit thứ 9 bằng 1 để nhận dạng bộ xử lý tớ đích.
- Tất cả các bộ xử lý tớ đều nhận byte địa chỉ để kiểm tra xem có được định địa chỉ hay không? Bộ xử lý tớ nào được định địa chỉ sẽ xóa bit SM2 của mình và chuẩn bị nhận byte dữ liệu theo sau. Các bộ xử lý tớ không được định địa chỉ có các bit SM2=1 và thực thi các công việc riêng của chúng, bỏ qua không nhận các byte dữ liệu.

