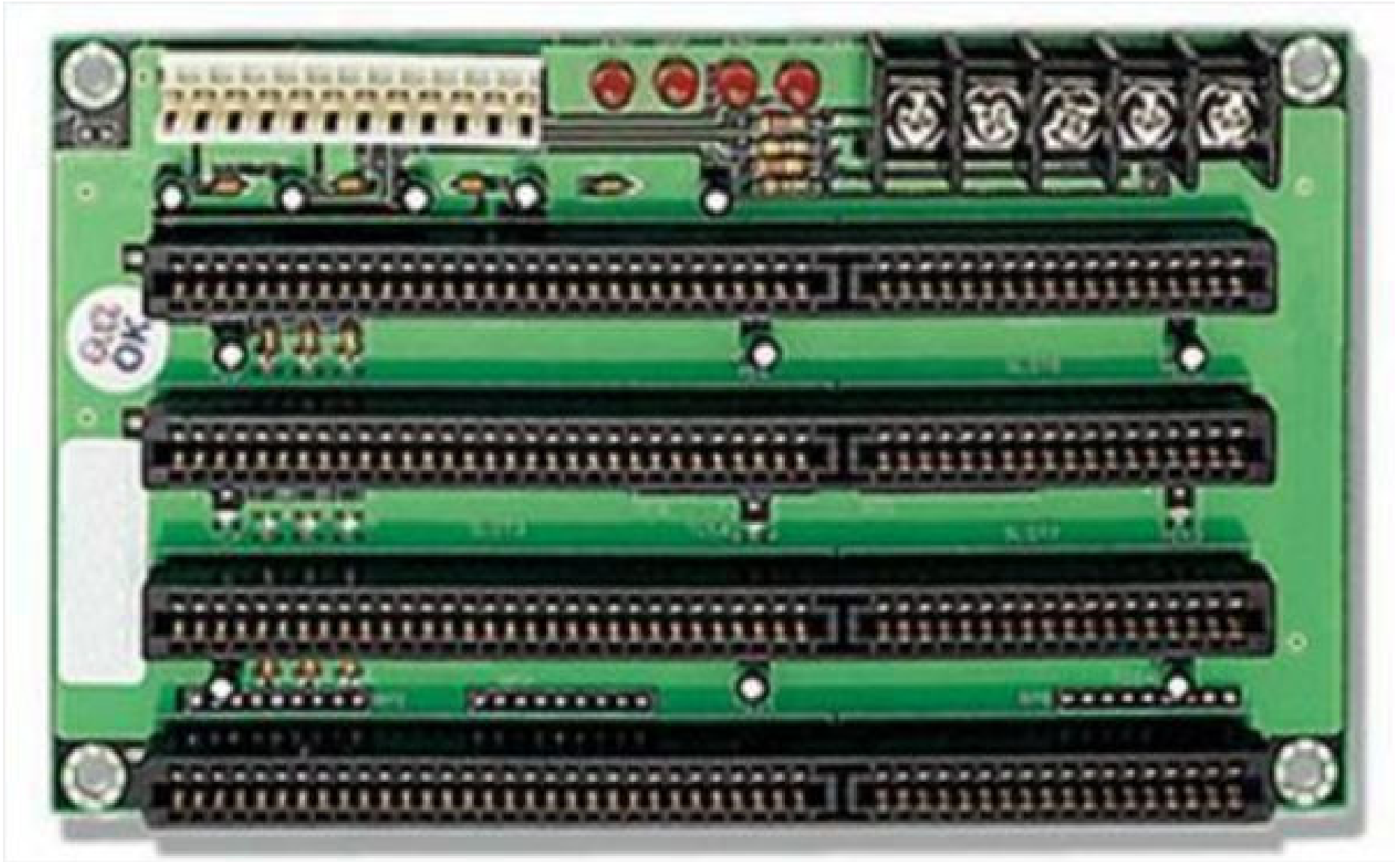


Chương 4

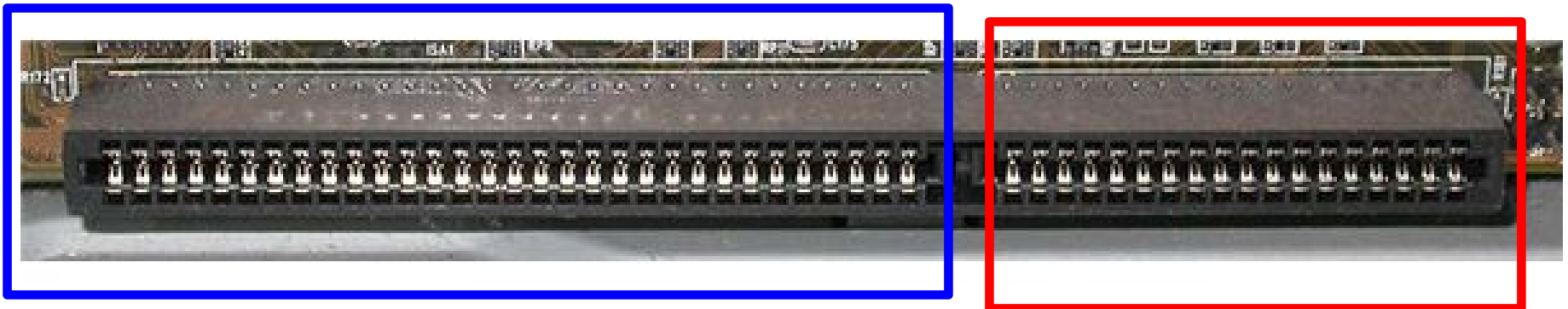
GIAO TIẾP QUA RÃNH ISA

Rãnh cắm ISA



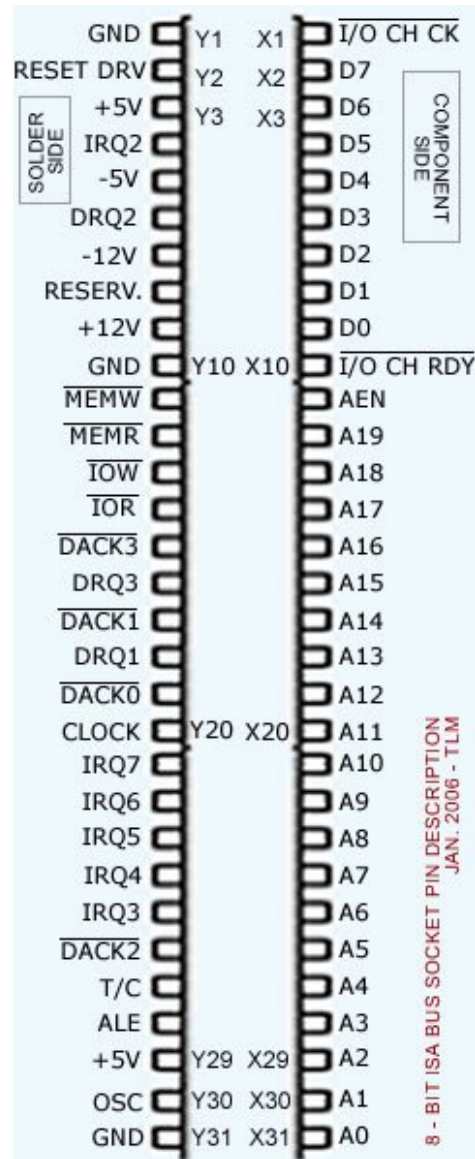
Rãnh cắm ISA

- ISA (*Industry Standard Architecture*)
- Hiện nay các mainboard P4 không còn rãnh cắm này tuy nhiên việc nghiên cứu rãnh cắm ISA vẫn là cần thiết.
- Rãnh cắm ISA có màu đen trên mainboard
- Rãnh ISA gồm hai phần:
 - Phần đầu 62 chân, mỗi hàng 31 chân dùng cho trao đổi dữ liệu 8 bit.
 - Phần thứ hai 36 chân, mỗi hàng 18 chân dùng hỗ trợ thêm khi cần dữ liệu 16 bit



Rãnh cắm ISA

Signal	Pin	Pin	Signal
Ground	B1	A1	-I/O CH CHK
RESET DRV	B2	A2	Data Bit 7
+5 Vdc	B3	A3	Data Bit 6
IRQ 2	B4	A4	Data Bit 5
-5 Vdc	B5	A5	Data Bit 4
DRQ 2	B6	A6	Data Bit 3
-12 Vdc	B7	A7	Data Bit 2
-CARD SLCTD	B8	A8	Data Bit 1
+12 Vdc	B9	A9	Data Bit 0
Ground	B10	A10	-I/O CH RDY
-SMEMW	B11	A11	AEN
-SMEMR	B12	A12	Address 19
-IOW	B13	A13	Address 18
-IOR	B14	A14	Address 17
-DACK 3	B15	A15	Address 16
DRQ 3	B16	A16	Address 15
-DACK 1	B17	A17	Address 14
DRQ 1	B18	A18	Address 13
-Refresh	B19	A19	Address 12
CLK(4.77MHz)	B20	A20	Address 11
IRQ 7	B21	A21	Address 10
IRQ 6	B22	A22	Address 9
IRQ 5	B23	A23	Address 8
IRQ 4	B24	A24	Address 7
IRQ 3	B25	A25	Address 6
-DACK 2	B26	A26	Address 5
T/C	B27	A27	Address 4
BALE	B28	A28	Address 3
+5 Vdc	B29	A29	Address 2
OSC(14.3MHz)	B30	A30	Address 1
Ground	B31	A31	Address 0



Rãnh cắm ISA

Latch Address 8	-MEM CS16	D1	C1	-SBHE	Latch Address 7
Latch Address 6	-I/O CS16	D2	C2	Latch Address 23	Ground
Latch Address 5	IRQ 10	D3	C3	Latch Address 22	Latch Address 4
+5 Vdc	IRQ 11	D4	C4	Latch Address 21	Latch Address 3
Latch Address 4	IRQ 12	D5	C5	Latch Address 20	Ground
KEY	IRQ 15	D6	C6	Latch Address 19	KEY
Data Bit 16	IRQ 14	D7	C7	Latch Address 18	Data Bit 17
Data Bit 18	-DACK 0	D8	C8	Latch Address 17	Data Bit 19
Ground	DRQ 0	D9	C9	-MEMR	Data Bit 20
Data Bit 21	-DACK 5	D10	C10	-MEMW	Data Bit 22
Data Bit 23	DRQ 5	D11	C11	Data Bit 8	Ground
Data Bit 24	-DACK 6	D12	C12	Data Bit 9	Data Bit 25
Ground	DRQ 6	D13	C13	Data Bit 10	Data Bit 26
Data Bit 27	-DACK 7	D14	C14	Data Bit 11	Data Bit 28
KEY	DRQ 7	D15	C15	Data Bit 12	KEY
Data Bit 29	+5 Vdc	D16	C16	Data Bit 13	Ground
+5 Vdc	-Master	D17	C17	Data Bit 14	Data Bit 30
+5 Vdc	Ground	D18	C18	Data Bit 15	Data Bit 31
-MAKx		D19	C19		-MREQx

Rãnh cắm ISA

SA19-SAO (System Address bus 190) (I/O)	Tuyến địa chỉ 20 bit dùng truy cập bộ nhớ 1 Mbyte và ngoại vi. Có thể dùng với LA23-LA17 truy cập 16 Mbyte bộ nhớ. Khi truy cập ngoại vi dùng 16 bit thấp cho phép truy cập 64K địa chỉ ngoại vi. Ở chế độ đọc hay ghi khi BALE mức cao, địa chỉ được xuất ra và được cài lại ở cạnh xuống của BALE. Các tín hiệu này được điều khiển bởi vi xử lý hay bộ điều khiển DMA nhưng cũng có thể được chiếm bởi card điều khiển gắn vào rãnh cắm
LA23-LA17 (Unlatched Address bus 2317)(I/O)	Dùng cùng với SA19÷0 để truy cập 16 Mbyte bộ nhớ, không được cài lại
AEN (Address Enable) (O)	Cho phép bộ điều khiển DMA chiếm tuyến của vi xử lý khi ở mức cao
BALE (Buffered Address Latch Enable) (O)	Dùng để cài địa chỉ LA23-LA17 hay dùng để giải mã các địa chỉ này.
CLK (System Clock) (O)	Xung nhịp 4.77 MHz
SD15 - SD0 (System Data) (I/O)	16 bit dữ liệu

Rãnh cắm ISA

–DACK0 - –DACK3, –DACK5 - –DACK7 (DMA Acknowledge) (O)	0 - 3 và 5 - 7 dùng thông báo cho biết vi xử lý chấp nhận DMA khi có yêu cầu ở các chân DRQ0 - DRQ3 và DRQ5 - DRQ7
DRQ0 - DRQ3, DRQ5 - DRQ7 (DMA Requests) (I)	Dùng khi ngoại vi yêu cầu chiếm tuyến của vi xử lý ISA phục vụ cho DMA (Direct Access Memory) để trao đổi thông tin trực tiếp với bộ nhớ. DRQ sẽ ở mức cao cho đến khi DACK tương ứng ở mức thấp
– IOCHCK (I/O Channel Check) (I)	Ở mức cao khi có lỗi, ngoài ra có thể do board ISA điều khiển để yêu cầu ngắt NMI
– IOCHRDY (I/O Channel Ready) (I)	Cho phép các board chậm bắt vi xử lý chờ bằng cách kéo đường này xuống thấp khi đang ở chu kỳ đọc viết, lúc đó vi xử lý sẽ vào chu kỳ chờ cho đến khi đường này lên mức cao
– IOR (Read) (I/O)	Báo ngoại vi xuất dữ liệu ra tuyến
– IOW (Write) (I/O)	Báo ngoại vi đọc dữ liệu trên tuyến
IRQ9 - IRQ12, IRQ14 - IRQ15, IRQ3 - IRQ7 (Interrupt Requests)	Tín hiệu vào báo ngoại vi cần ngắt, IRQ sẽ ở mức cao cho đến khi vi xử lý chấp nhận bằng chương trình phục vụ ngắt

Rãnh cắm ISA

– SMEMR (System Memory Read)(O)	Điều khiển bộ nhớ dưới 1 MB xuất dữ liệu ra
– SMEMW (System Memory Write) (O)	Điều khiển ghi dữ liệu vào bộ nhớ dưới 1 Mbyte
– MEMR (Memory Read) (O)	Dùng để đọc dữ liệu từ bộ nhớ
– MEMW (Memory Write) (O)	Ghi dữ liệu vào bộ nhớ
– REFRESH (Memory Refresh) (I/O)	Ở mức thấp nhất trong chu kỳ làm tươi bộ nhớ
OSC (Oscillator) (O)	Xung nhịp 14.31818 MHz.
RESET DRV (Reset Drive) (O)	Tín hiệu reset, ở mức cao khi boot máy
TC (Terminal Count) (O)	Báo đã đếm hết trong hoạt động DMA
– MASTER (I)	Khi board ISA có yêu cầu DMA nhận được DACK, nó sẽ cho Master mức thấp để kiểm soát các tuyến
– MEM CS16 (Memory Chip Select 16) (I)	Ở mức thấp khi truyền dữ liệu 16 bit với bộ nhớ

Rãnh cắm ISA

– IO CS16 (Chip Select 16) (I)	Do ngoại vi điều khiển ở mức thấp khi muốn truyền dữ liệu 16 bit
– OWS (Zero Wait State) (I)	Do ngoại vi điều khiển ở mức thấp cho biết không cần trạng thái chờ
– SBHE (System Byte High Enable)	Ở mức thấp khi truyền byte cao

Rãnh cắm ISA

- Thông qua rãnh cắm ISA có thể truy cập 1024 địa chỉ ngoại vi từ 000 đến 3FF
- Trong đó một số đã sử dụng cho các thiết bị có sẵn của máy tính

000 – 00F	Truy cập bộ nhớ trực tiếp (DMA Direct memory access controller)
020 – 021	Điều khiển ngắt (PIC Programmable interrupt controller)
040 – 043	Timer hệ thống (System timer)
060 – 060	Bàn phím (Keyboard)
061 – 061	Loa trong (System speaker)
064 – 064	Bàn phím
070 – 071	RAM hệ thống và đồng hồ thời gian thực (System CMOS/ RTC)
081 – 083	DMA
087 – 087	DMA
089 – 08B	DMA
08F – 091	DMA

Rãnh cắm ISA

- Thông qua rãnh cắm ISA có thể truy cập 1024 địa chỉ ngoại vi từ 000 đến 3FF
- Trong đó một số đã sử dụng cho các thiết bị có sẵn của máy tính

0A0 – 0A1	PIC
0C0 – 0DF	DMA
0F0 – 0FF	Đồng xử lý số học (Numeric data processor)
168 – 16F	Điều khiển đĩa cứng (Standard IDE/ESDI Hard Disk Controller)
170 – 177	Điều khiển IDE (Secondary IDE controller Intel 82371 AB/EB)
1F0 – 1F7	Điều khiển IDE (Primary IDE controller)
201 – 201	Que trò chơi (Game port Joystick)
208 – 20F	Dành cho mainboard (Motherboard resources)
220 – 22F	Card âm thanh (ES 1868 Plug and Play Audio Drive)
274 – 277	IO read data port for ISA Plug and Play enumerator
2F8 – 2FF	Cổng truyền thông 2 (COM2)

Rãnh cắm ISA

- Thông qua rãnh cắm ISA có thể truy cập 1024 địa chỉ ngoại vi từ 000 đến 3FF
- Trong đó một số đã sử dụng cho các thiết bị có sẵn của máy tính

330 – 331	Card âm thanh
36E – 36F	Điều khiển đĩa cứng (Standard IDE/ESDI Hard Disk Controller
376 – 376	Điều khiển IDE (Secondary IDE controller)
378 – 37F	Cổng song song (LPT1)
388 – 38B	Card âm thanh
3B0 – 3BB	Card video S3 Inc. Trio3D/2X (Engineering Release)
3C0 – 3DF	Card video S3 Inc. Trio3D/2X (Engineering Release)
3F2 – 3F5	Điều khiển ổ đĩa mềm (Standard Floppy Disk Controller)
3F6 – 3F6	Điều khiển IDE (Primary IDE controller)
3F8 – 3FF	Cổng truyền thông 1 (COM1)

Rãnh cắm ISA

•Tuyến ISA có nhiều chân nhưng thực tế sử dụng ta chỉ cần các đường

Địa chỉ $SA_0..SA_9$,

Dữ liệu $SD_0..SD_{15}$,

Điều khiển $-IOR$, $-IOW$, AEN , $-IOCS16$, $-SBHE$,

Ngõ vào ngắt IRQ ,

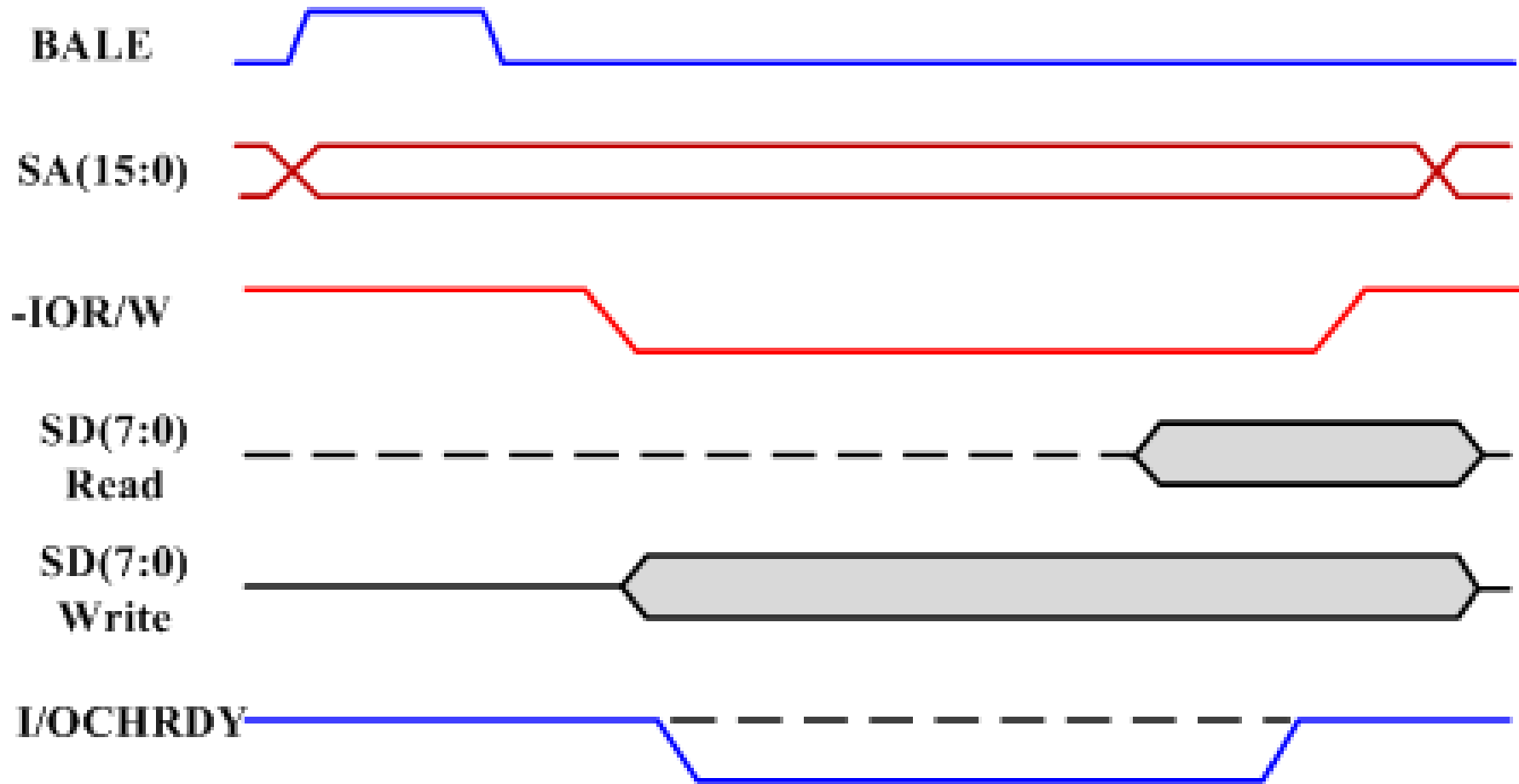
Xung nhịp CLK và nguồn.

Các ngoại vi được gọi là port thường là 8 bit và việc xuất nhập thực hiện theo 8 bit, nếu xuất nhập 16 bit thì dùng hai port địa chỉ kế nhau

Việc thiết kế card ISA xuất nhập 8 bit tương đối đơn giản, bao gồm mạch giải mã địa chỉ, mạch chốt dữ liệu ra và mạch đệm dữ liệu vào

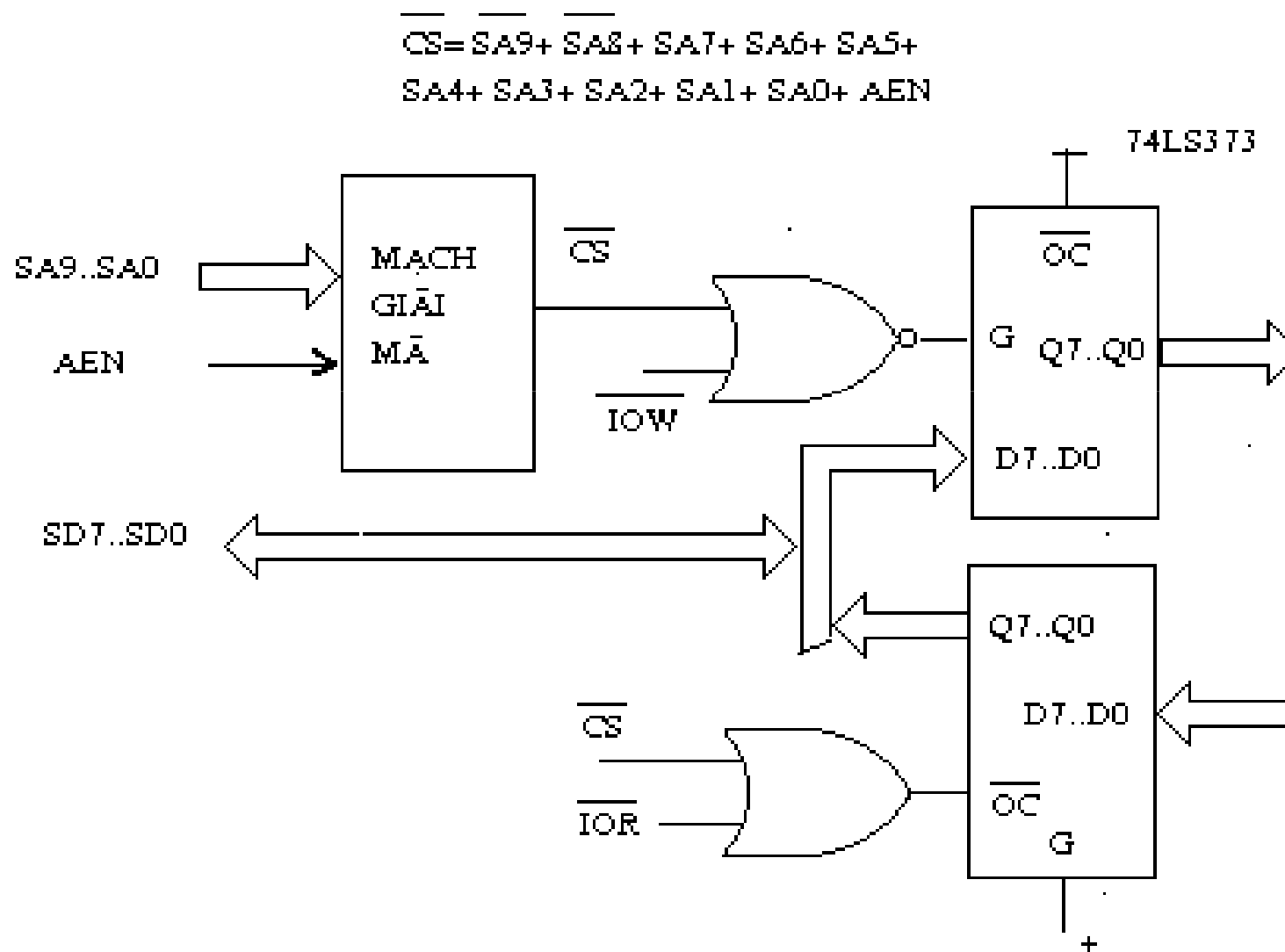
Rãnh cấm ISA

- Giãn đồ thời gian ghi/đọc dữ liệu



Rãnh cắm ISA

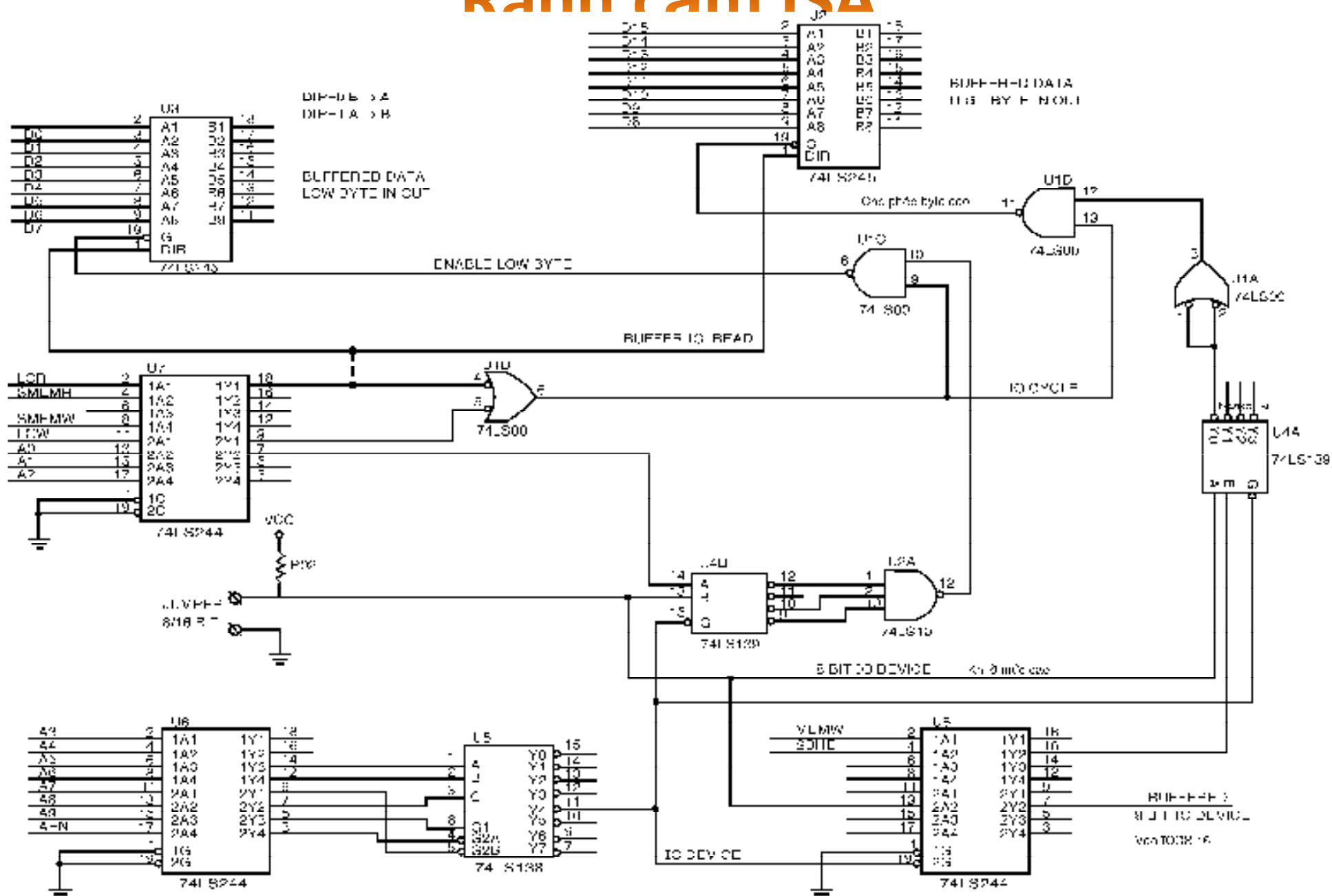
- Ví dụ sử dụng địa chỉ 300 ta dùng mạch logic tạo tín hiệu /CS, mạch chốt và đệm dùng vi mạch 74LS373



Rãnh cắm ISA

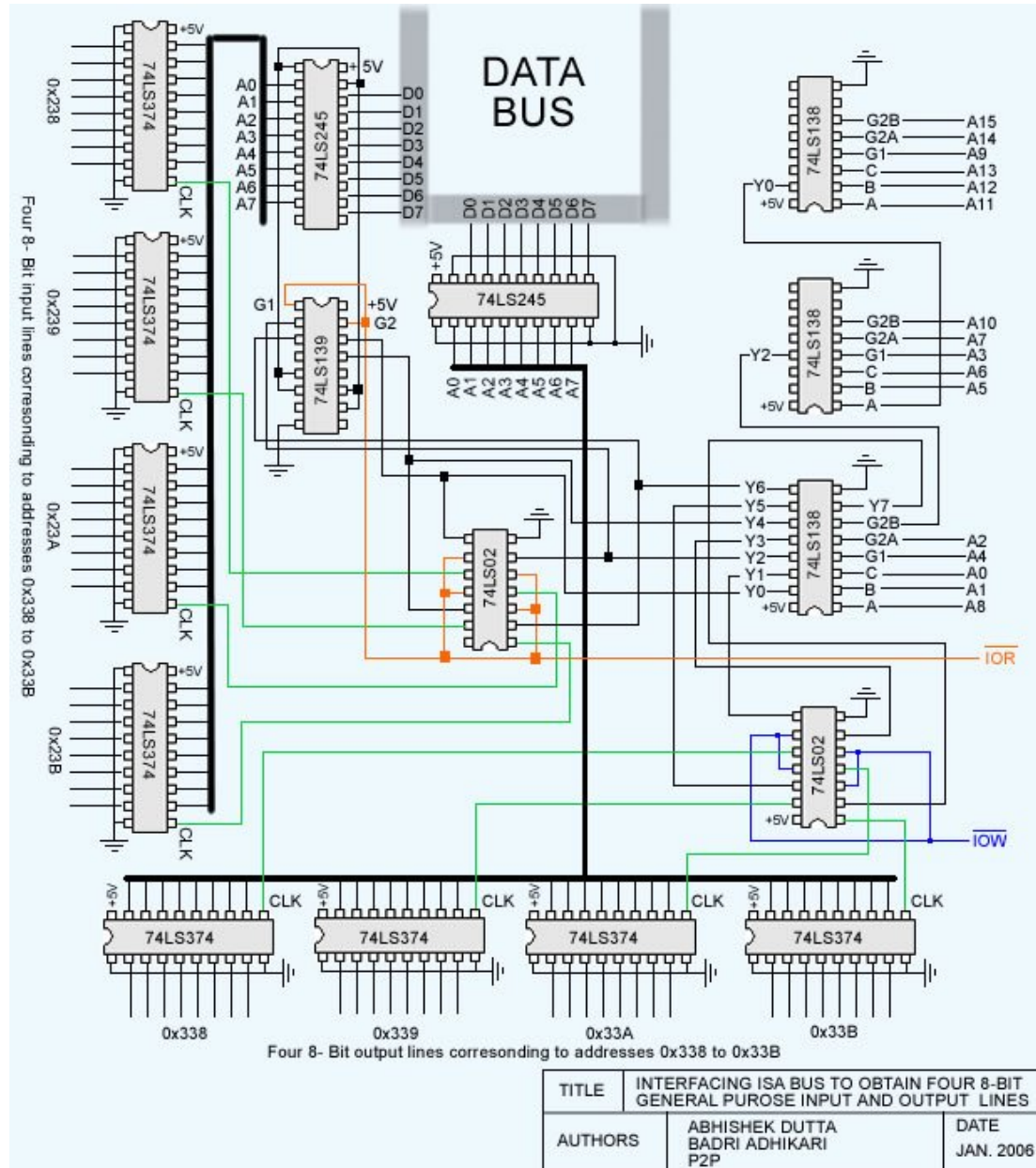
- Card peripheral adapter sử dụng hai vi mạch 74245 đệm tuyến hai chiều cho số liệu, hai vi mạch 74244 đệm tuyến địa chỉ và điều khiển.
- Vi mạch 74138 giải mã địa chỉ 300 đến 31F, khi truy cập vùng địa chỉ này, chân Y_4 của (/IO decode) xuống thấp đưa vào (74LS244) cho phép xuất ra đường MEMW và I/O decode 8 bit.
- Cầu nối 8/16 bit cho phép chọn chế độ 8 bit hay 16 bit.
- Khi chọn chế độ 8 bit (cầu nối hở). thì 8 bit cao được truyền khi đường địa chỉ ở mức cao (địa chỉ lẻ) và 8 bit thấp được truyền khi đường địa chỉ A_0 ở mức thấp (địa chỉ chẵn)

Rãnh cảm I Δ



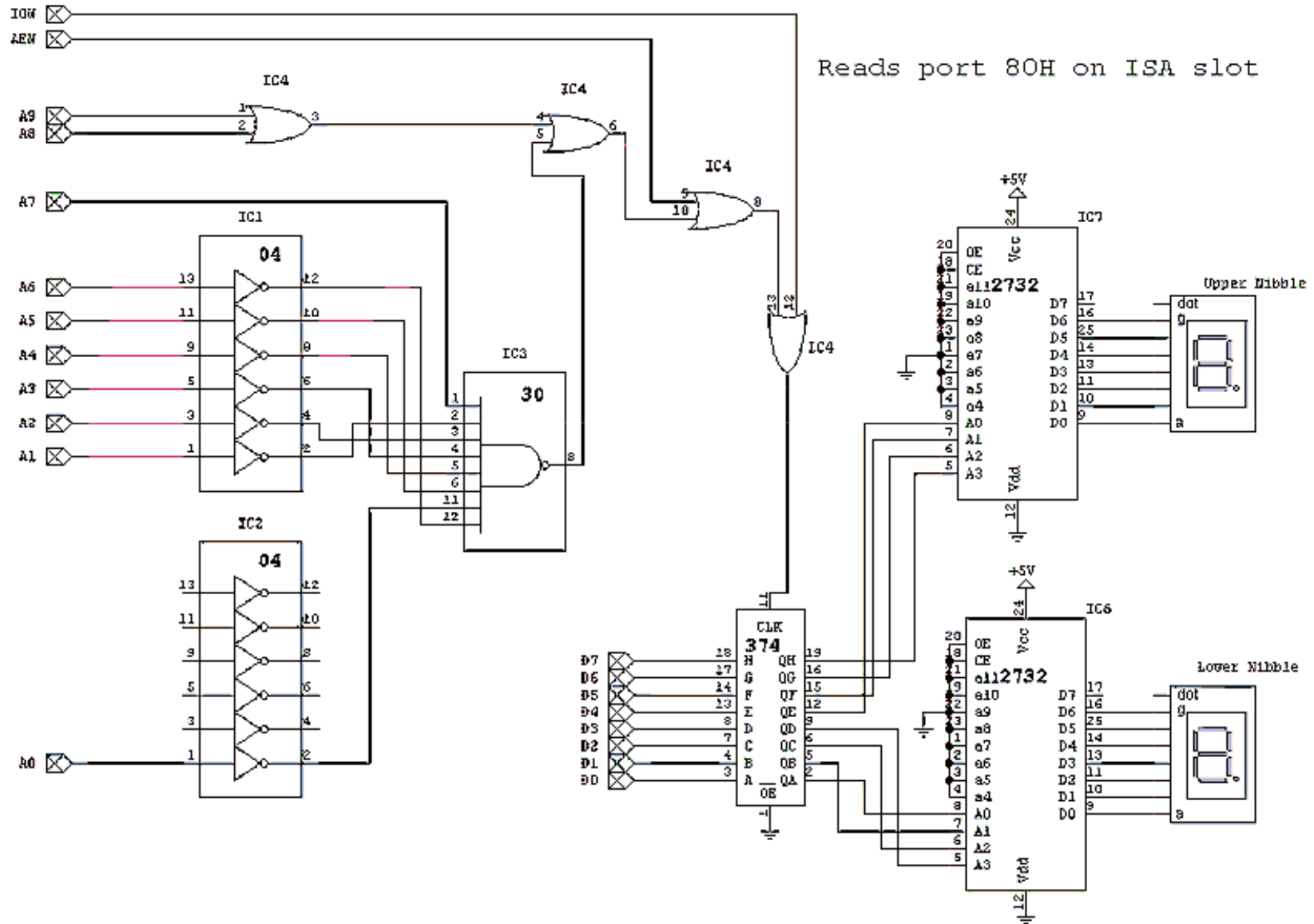
Rãnh cắm ISA

- Mạch mở rộng 4 8-bit Input line và 4 8-bit Output line



Rãnh cắm ISA

P.O.S.T. Card Code Reader



Rãnh cắm ISA

The P.O.S.T. card can be constructed fairly easily. For the design in this document, an EPROM programmer must be available. EPROMs are used as combinational logic to go from a 4-bit binary number to the pins on a 7-segment display.

- Address and control signal decoding
- Data register
- Binary-to-7-segment conversion and display

7404 Hex Inverter	2
7430 8-input NAND	1
7432 Quad OR	1
74374 Octal latch	1
2732 EPROM	2
Common Anode 7-Seg. Display	2

Rãnh cắm ISA

- The address and control signal decoding is accomplished with IC1, IC2, IC3, IC4 in the schematic.
- When the address 80 hexadecimal is sent out on the address lines, and AEN is low, and IOW pulses low, these three conditions cause pin 11 of IC4 to go low, clocking the data into the register (IC5).
- From here, the upper 4 bits of the data (which comprise the most significant hex digit) are sent to an EPROM and 7-segment display, while the lower 4 bits are sent to the other EPROM and display.

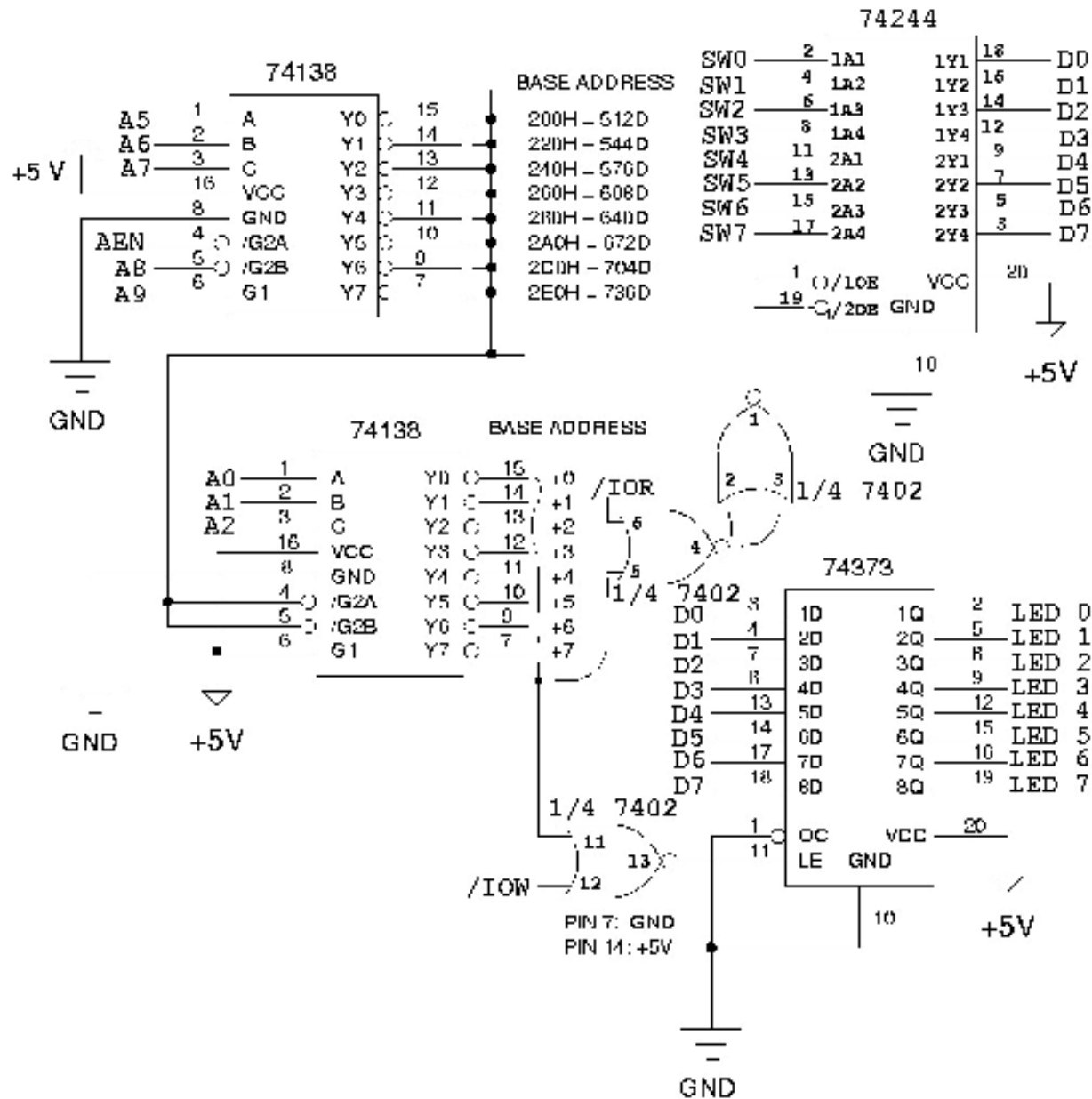
Rãnh cắm ISA

- Each EPROM is a combinational logic block which converts a 4-bit binary number (a single hex digit) into the 7 lines needed for a 7-segment display.
- Those familiar with the 7447 chip (BCD-to-7-segment decoder) will be familiar with this concept; the only difference is that the 7447 takes a Binary Coded Decimal number as input and drives a 7-segment display on the output, while the EPROM takes a single hex digit (4-bit binary number) as the input and drives a 7-segment display on the output.
- I could not locate a chip to do the job, so I used EPROMs instead. The 4-bit binary number is fed to the address lines of the EPROM, and the corresponding 7-segment code then appears on the EPROM data lines. You can see that this is a 'look-up table' approach of logic conversion.

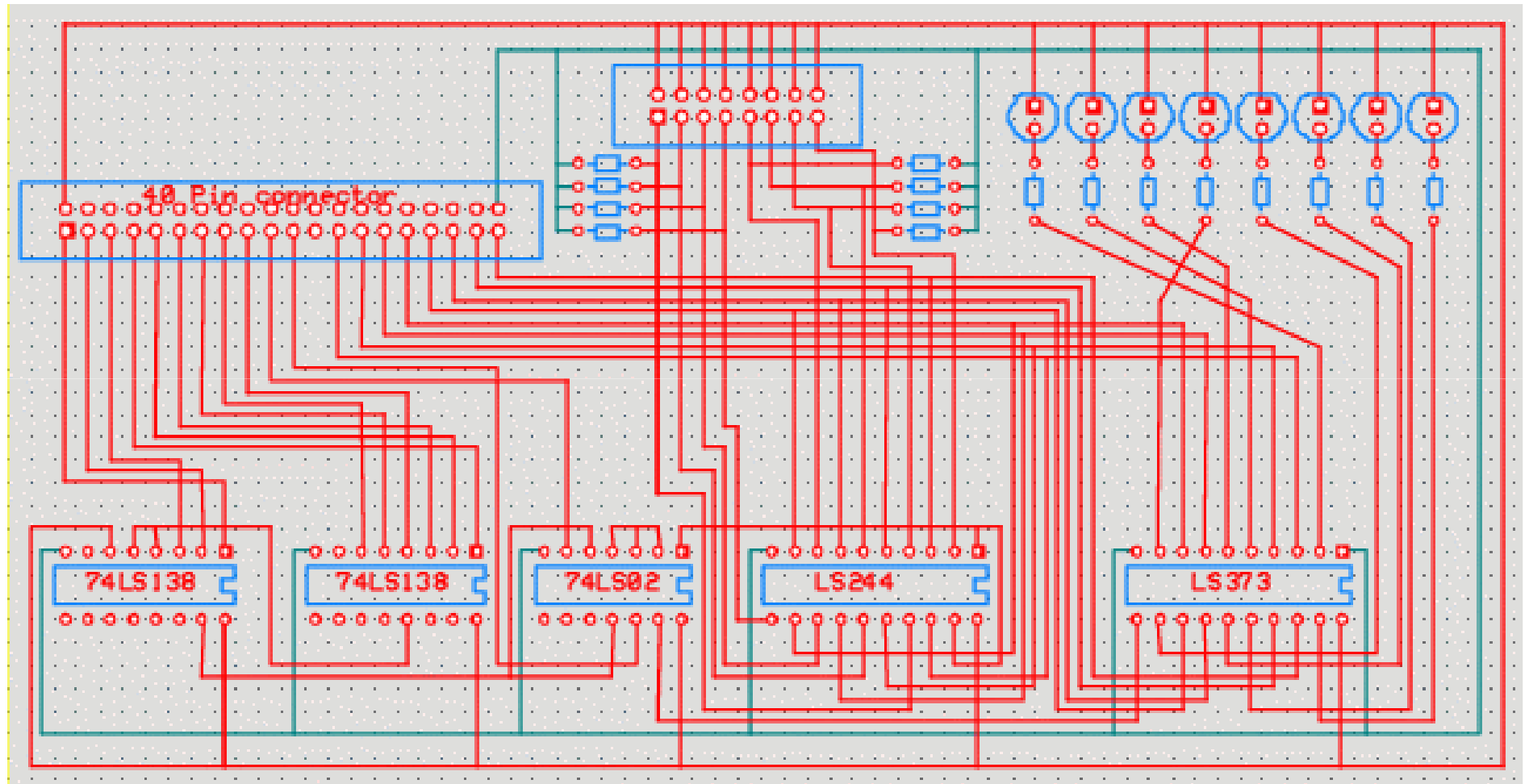
Rãnh cắm ISA

Hex Input (EPROM Address)	Display Segments Turned On	7-Seg. Codes (EPROM Data)	Hex EPROM Data
0	a b c d e f	1000 0001	81
1	b c	1100 1111	CF
2	a b g e d	1001 0010	92
3	a b c d g	1000 0110	86
4	f g b c	1100 1100	CC
5	a f g c d	1010 0100	A4
6	a f g e c d	1010 0000	A0
7	a b c	1000 1111	8F
8	a b c d e f g	1000 0000	80
9	a b g f c d	1000 0100	84
A	a b g f c d	1000 1000	88
B	a b g f c e	1110 0000	E0
C	a f e d	1011 0001	B1
D	b c d e g	1100 0010	C2
E	a f g e d	1011 0000	B0
F	a f g e	1011 1000	B8

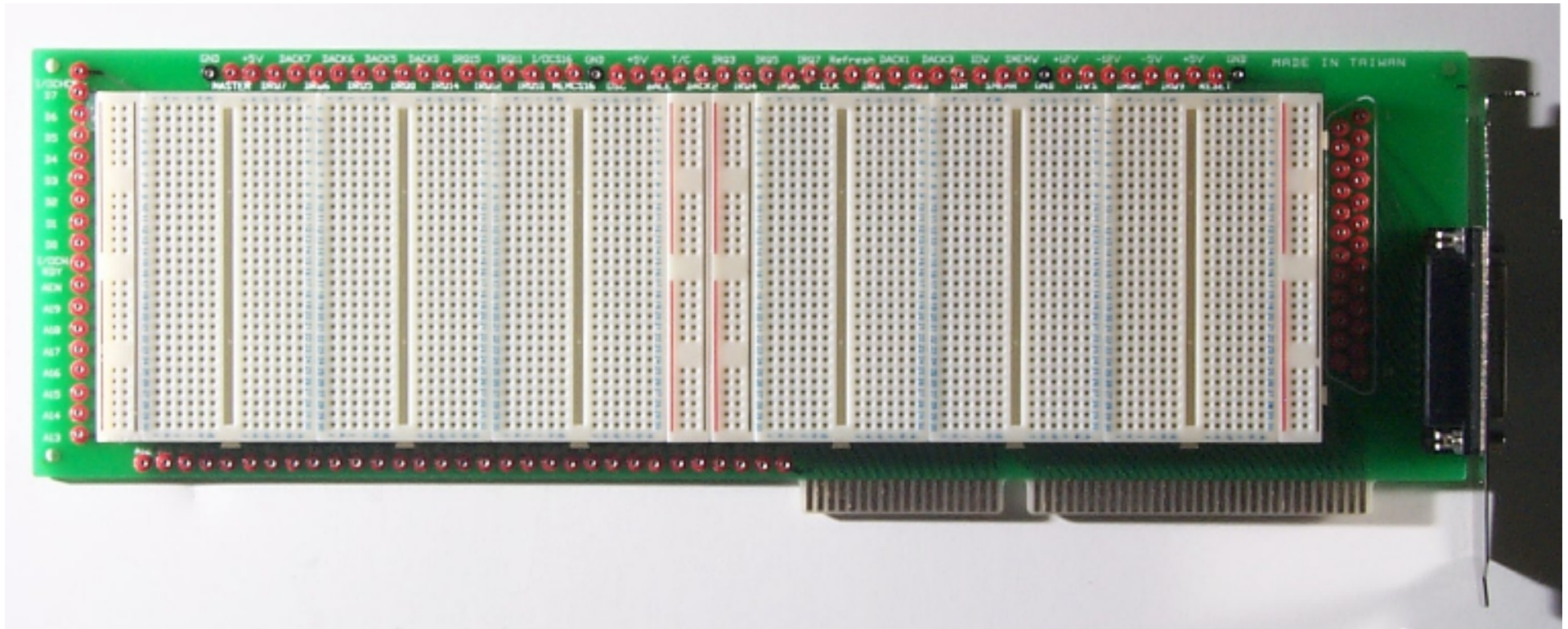
Rãnh cắm ISA



Rãnh cắm ISA



Rãnh cảm ISA



Rãnh cắm ISA

