ĐHBK Tp HCM-Khoa Đ-ĐT
BMĐT
GVPT: Hồ Trung Mỹ
Môn học: Dụng cụ bán dẫn

Chương 4

Chuyển tiếp PN (PN Junction)

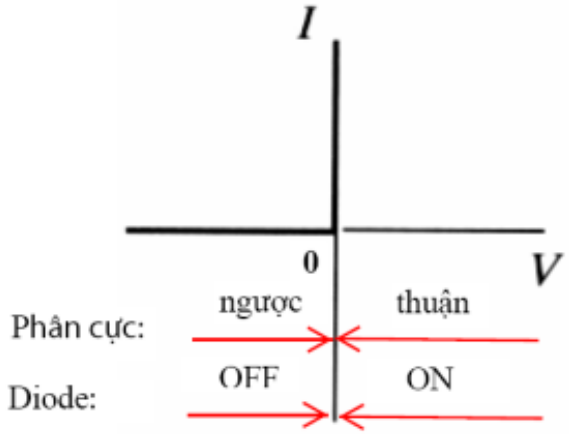
Nội dung chương 4

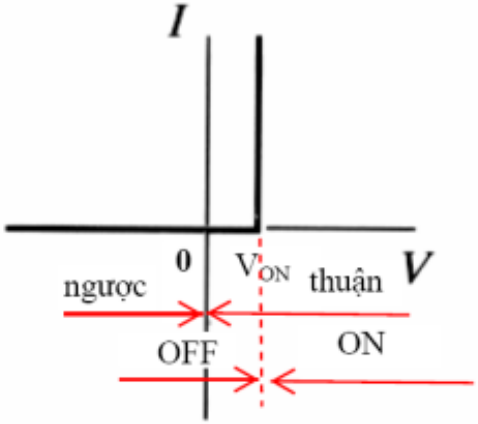
1. Chuyển tiếp PN – Giới thiệu các khái niệm
2. Điều kiện cân bằng nhiệt
3. Miền nghèo
4. Điện dung miền nghèo
5. Đặc tuyến dòng-áp
6. Các mô hình của diode bán dẫn
7. Điện tích chứa và quá trình quá độ
8. Đánh thủng chuyển tiếp
9. Chuyển tiếp dị thể (Heterojunction)
10. Các loại diode bán dẫn
11. Giới thiệu các ứng dụng của diode bán dẫn

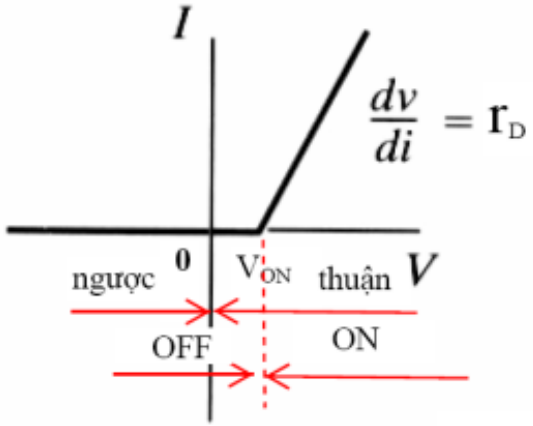
4.6 Các mô hình của diode bán dẫn

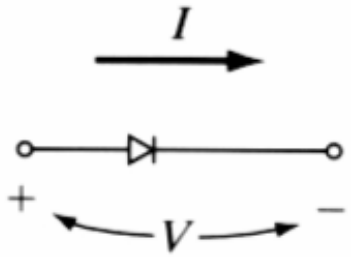
Các mô hình diode

(chưa xét đến đánh thủng ngược)



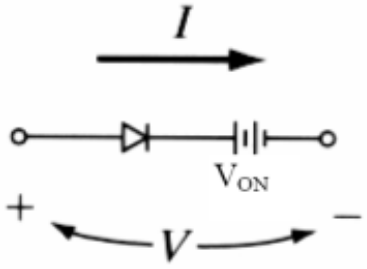






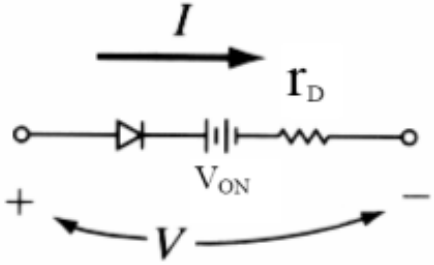
(a)

Mô hình diode lý tưởng
(xấp xỉ bậc 1)



(b)

Mô hình sụt áp hằng
(xấp xỉ bậc 2)



(c)

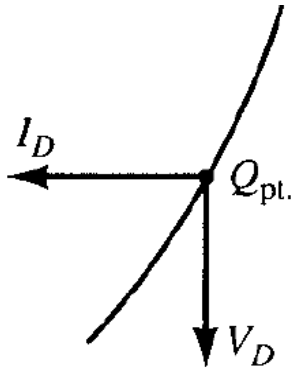
Mô hình với điện trở thuận
(xấp xỉ bậc 3)

- V_{ON}=0.7V với Si
- r_D là điện trở thuận = dV/dI tại điểm Q (có $V_{DQ} > V_{ON}$) = V_T/I_{DQ}

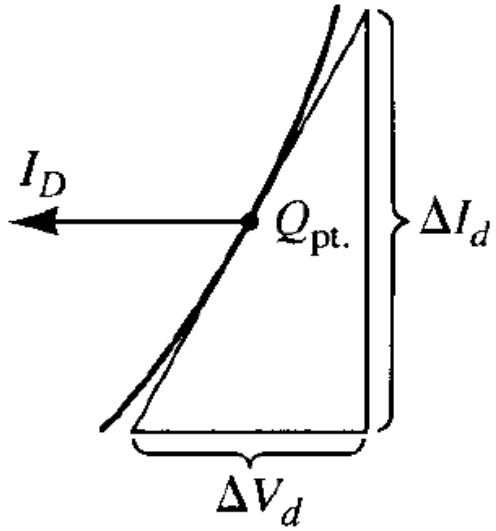
Các cấp điện trở

- **Bán dẫn hoạt động khác nhau với dòng điện DC và AC.**
- **Có 3 loại điện trở**
  - ***Điện trở tĩnh hay DC*** **:** $R_D = V_D/I_D$
  - ***Điện trở động hay AC*****:** $r_d = \Delta V_D/\Delta I_D$

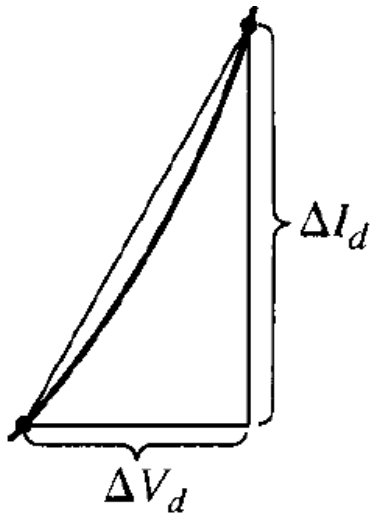
    định nghĩa tổng quát hơn $r_d = dV_D/dI_D$ (= V_T/I_D ở điểm $V_D > V_{ON}$)
  - Điện trở AC trung bình: $r_d = \Delta V_D/\Delta I_D$ (từ điểm đến điểm)



Điện trở tĩnh R_D



Điện trở động r_d



Điện trở AC trung bình

➢ Mô hình tín hiệu nhỏ (Small Signal Model):

Đặc tuyến dòng-áp (I-V): : $I_D = I_s e^{V_D/nV_T}$ (giả sử $V_D >> V_T$)

Với điện áp tức thời $v_D(t)$: $v_D(t) = V_D + v_d(t)$

Thì ta có dòng điện áp tức thời là $i_D(t)$:

$$i_D(t) = I_D e^{v_d(t)/nV_T}$$

Nếu $v_d(t)/nV_T << 1$, nghĩa là giả sử tín hiệu nhỏ

$$i_D(t) = I_D e^{v_d(t)/nV_T} = I_D\left(1 + \frac{v_d(t)}{nV_T} + \cdots\right) \approx I_D + \frac{I_D}{nV_T} v_d(t)$$

Nếu $i_D(t) = I_D + i_d(t) = DC + AC;$

Ta có các thành phần i-v AC

$$i_d(t) = \frac{I_D}{nV_T} v_d(t)$$

Vì vậy, ta có điện trở tín hiệu nhỏ

$$r_d = \frac{v_d(t)}{i_d(t)} = \frac{nV_T}{I_D} \quad (\Omega)$$

Circuit Model

➢Categories of Circuit I-V Models:

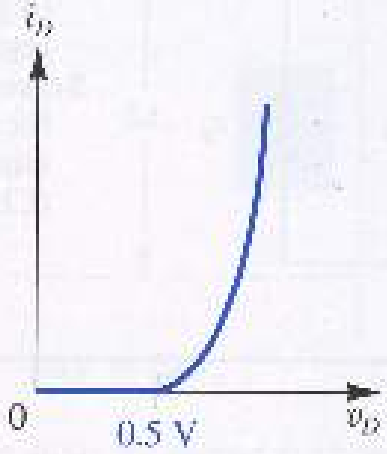
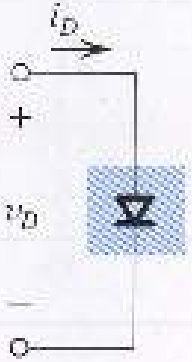
- Exponential (physical);
- Piecewise Linear;
- Constant Voltage Drop;

} Non-Linear Model

- Ideal-diode;
- Small signal (linear approximation);

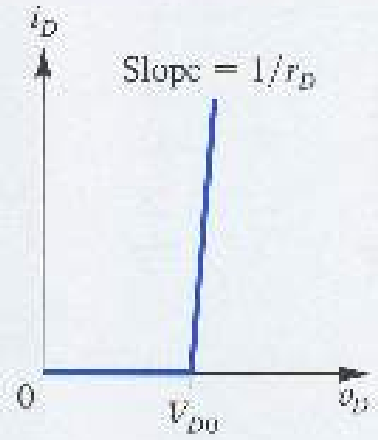
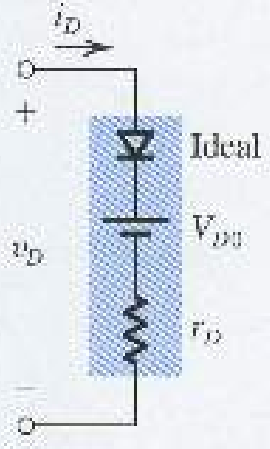
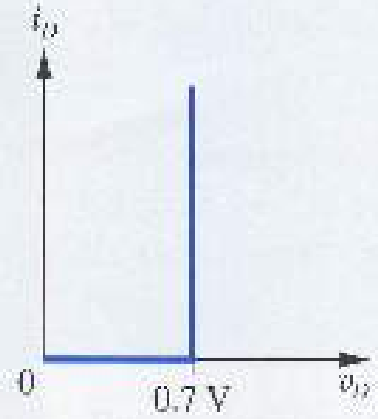
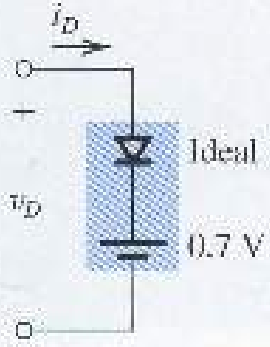
→ Reference : Table 3_1

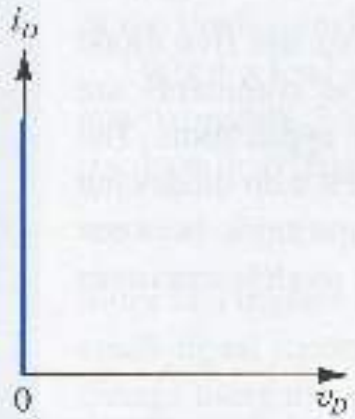
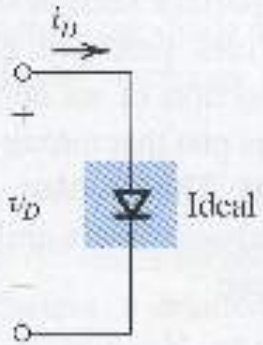
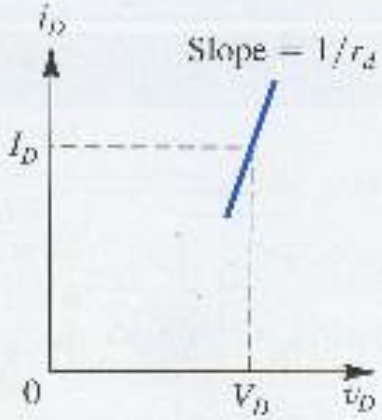
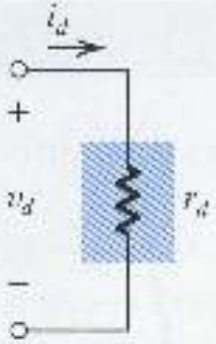
TABLE 3.1 Modeling the Diode Forward Characteristic

Model	Graph	Equations	Circuit	Comments
Exponential		$i_D = I_S e^{v_D/nV_T}$ $v_D = 2.3nV_T \log\left(\frac{i_D}{I_S}\right)$ $V_{D2} - V_{D1} = 2.3nV_T \log\left(\frac{I_{D2}}{I_{D1}}\right)$ $2.3nV_T = 60$ mV for $n = 1$ $2.3nV_T = 120$ mV for $n = 2$		$I_S = 10^{-12}$ A to 10^{-15} A, depending on junction area $V_T \equiv 25$ mV $n = 1$ to 2 Physically based and remarkably accurate model Useful when accurate analysis is needed

(Continued)

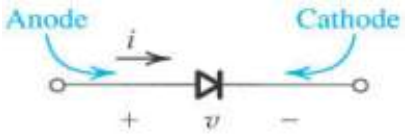
TABLE 3.1 *(Continued)*

Model	Graph	Equations	Circuit	Comments
Piecewise-linear (battery-plus-resistance)		For $v_D \le V_{D0}$: $i_D = 0$ For $v_D \ge V_{D0}$: $i_D = \frac{1}{r_D}(v_D - V_{D0})$		Choice of V_{D0} and r_D is determined by the current range over which the model is required. For the amount of work involved, not as useful as the constant-voltage-drop model. Used only infrequently.
Constant-voltage-drop (or the "0.7-V model")		For $i_D > 0$: $v_D = 0.7$ V		Easy to use and very popular for the quick, hand analysis that is essential in circuit design.

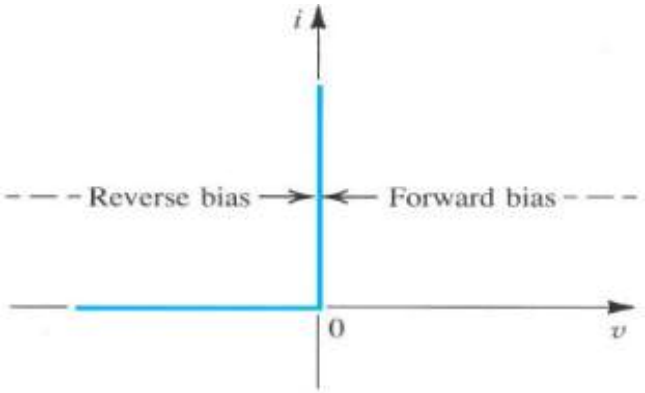
Ideal-diode		For $i_D > 0$: $v_D = 0$		Good for determining which diodes are conducting and which are cutoff in a multiple-diode circuit. Good for obtaining very approximate values for diode currents, especially when the circuit voltages are much greater than V_D.
Small-signal		For small signals superimposed on V_D and I_D: $i_d = v_d / r_d$ $r_d = nV_T / I_D$ (For $n = 1$, v_d is limited to 5 mV; for $n = 2$, 10 mV)		Useful for finding the signal component of the diode voltage (e.g., in the voltage-regulator application). Serves as the basis for small-signal modeling of transistors (Chapters 4 and 5).

➢ Ideal-diode Model:

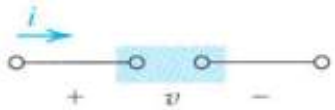
$$\begin{cases} i = 0, \quad \text{for } v < 0 & \Leftrightarrow \quad \text{OFF} \\ i = \text{any positive value} > 0, \quad \text{for } v \geq 0 & \Leftrightarrow \quad \text{ON} \end{cases}$$



(a)



(b)



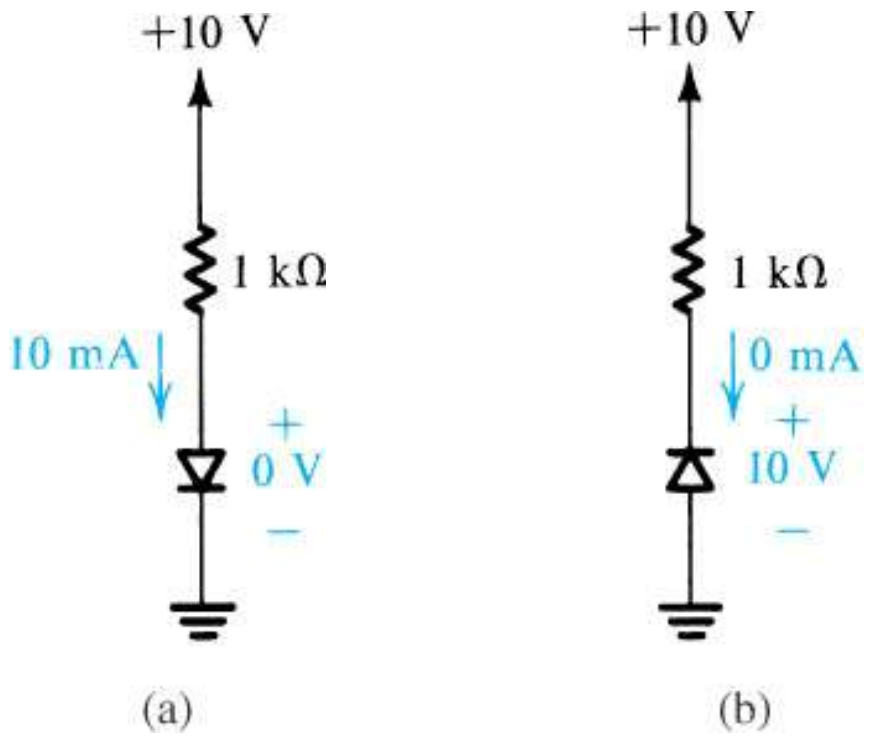
$v < 0 \Rightarrow i = 0$

(c)

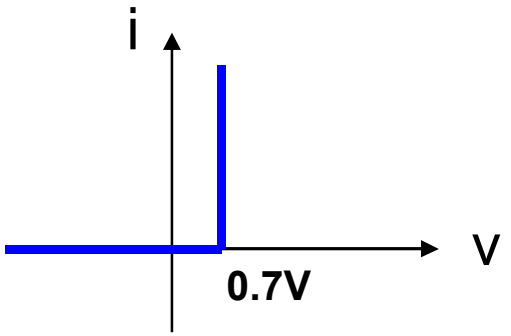
$i > 0 \Rightarrow v = 0$

(d)

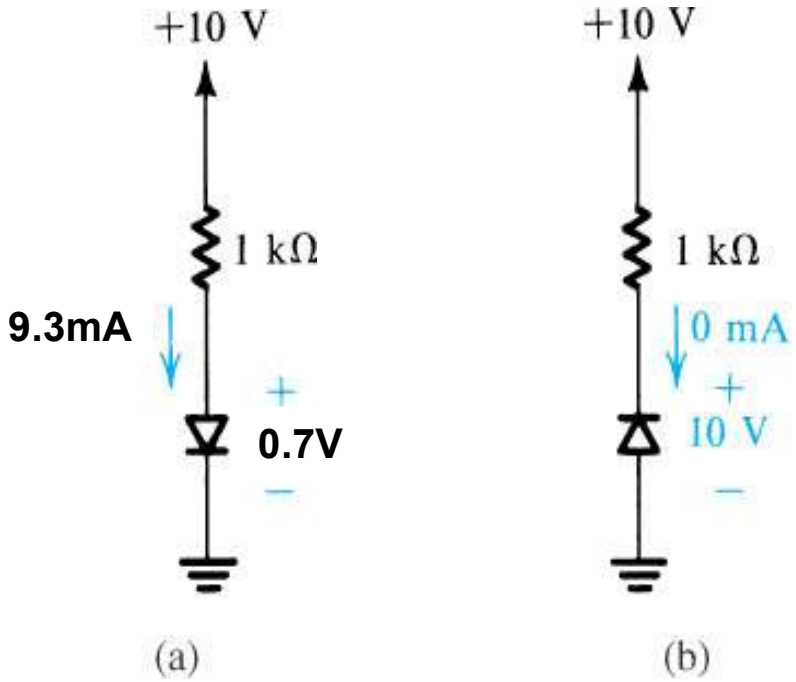
➢ **Example of the Branch Current Calculation :**
(based on the ideal-diode model)



➢ Constant Voltage Drop Model:

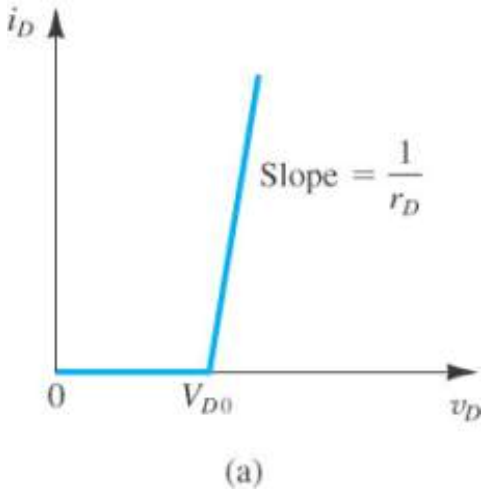


$$\begin{cases} i = 0, \quad \text{for } v < 0.7 & \Leftrightarrow \quad \text{OFF} \\ i = \text{any positive value} > 0, \quad \text{for } v \geq 0.7 & \Leftrightarrow \quad \text{ON} \end{cases}$$

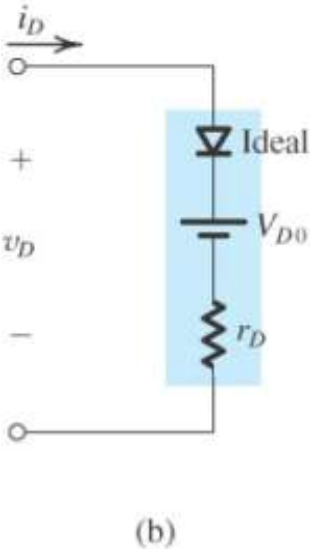


➢ Piecewise Linear Model:

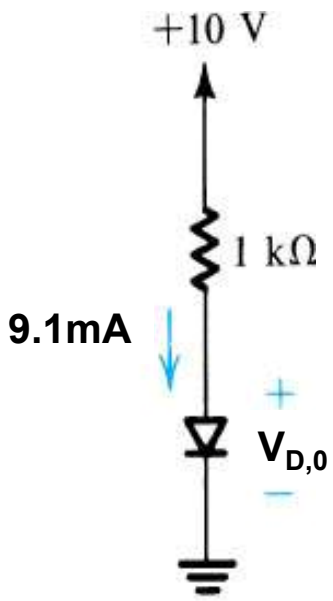
$$\begin{cases} i = 0, \quad \text{for } v < V_{D,0} & \Leftrightarrow \quad \text{OFF} \\ i = \dfrac{(V - V_{D,0})}{r_D}, \quad \text{for } v \geq V_{D,0} & \Leftrightarrow \quad \text{ON} \end{cases}$$



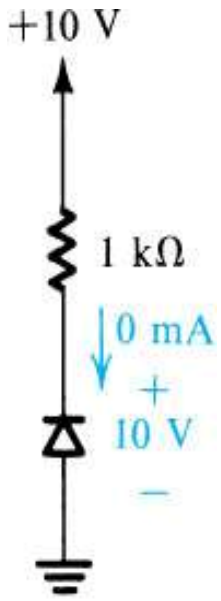
(a)



(b)



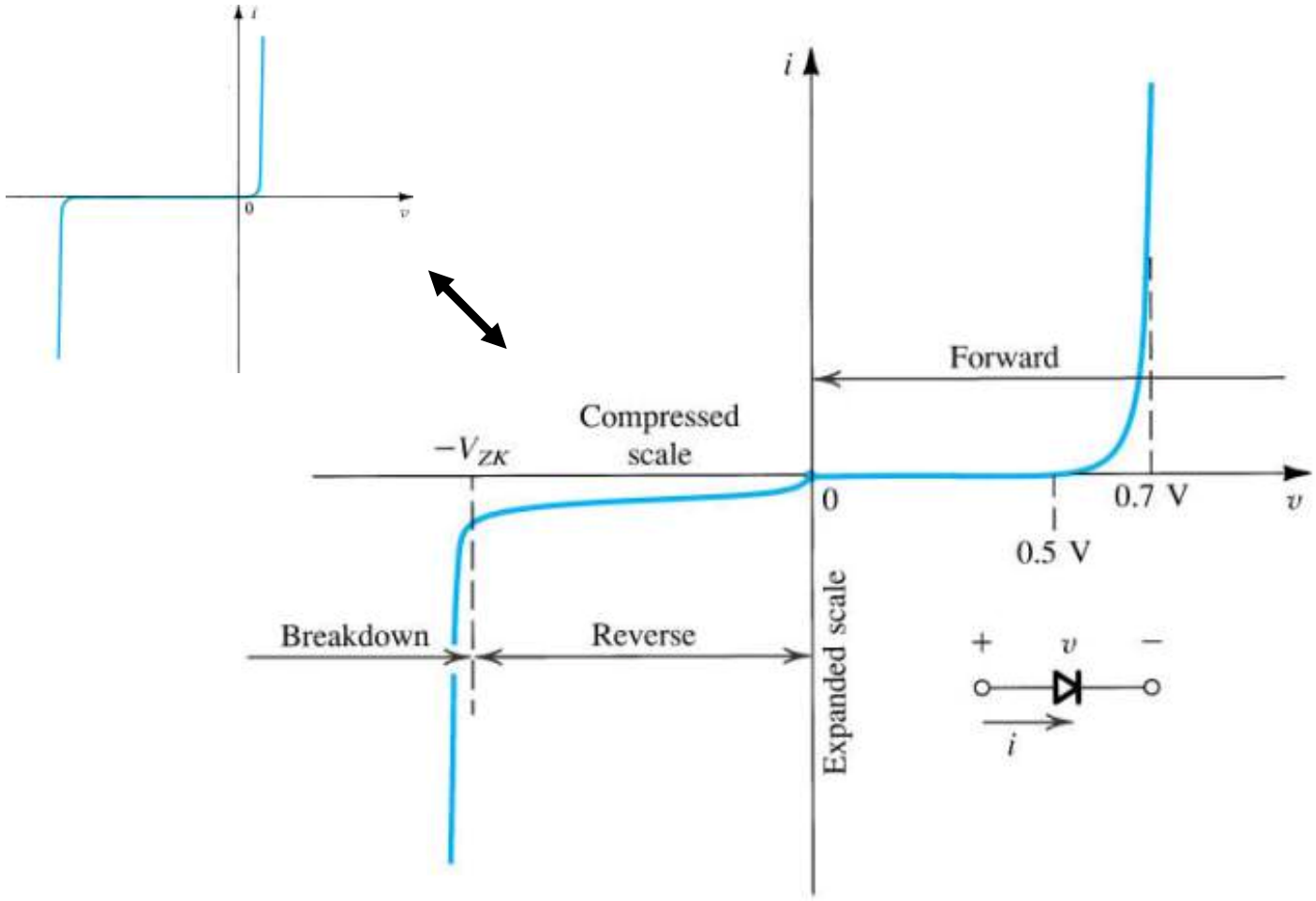
(a)



(b)

➢ Terminal Characteristics of a Real Diode:

•Real I-V in normal scale



* The forward - bias diode current :

$$i = I_s(e^{v/n \cdot v_t} - 1) \approx I_s e^{v/n \cdot v_t}$$

where

I_s is the saturation current or the scale current;

v_t is the thermal voltage (= 25mV);

n is the ideal factor.

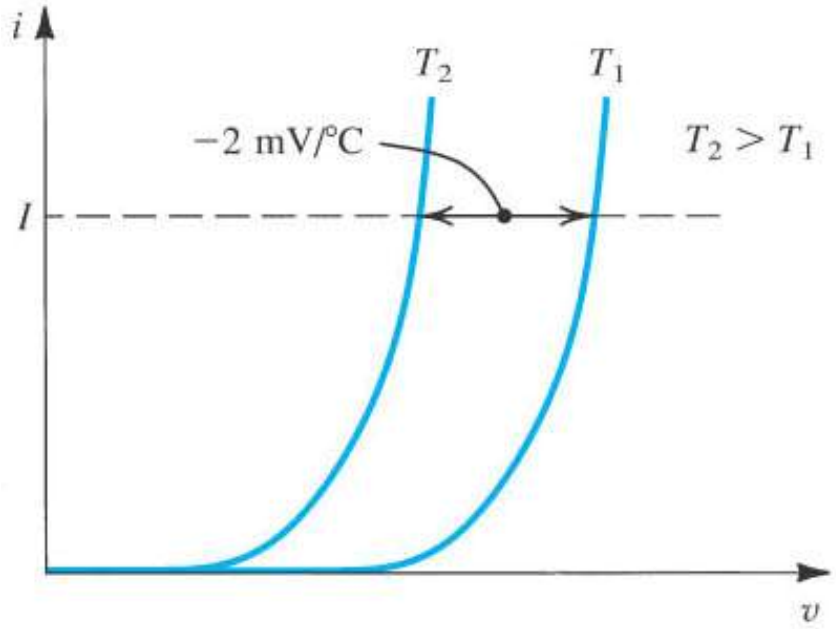
For two diode currents I_1 and I_2,

we can have

$$V_2 - V_1 = nV_t \ln\left(\frac{I_2}{I_1}\right) = 2.3n\ V_t \log_{10}\left(\frac{I_2}{I_1}\right)$$

➢ Temperature Effect on the diode current:

- At a given constant current the voltage drop across the diode decreases by approximately 2mV for every 1°C increase in temperature.



Ex. Using the fact that a silicon diode has $I_s=10^{-14}$ A at 25 °C and that I_s increases by 15% per °C rise in temperature, find the value of I_s at 125 °C.

Sol:

$$I_s = 10^{-14}\ \text{A} \qquad @\,25^\circ\text{C}$$

$$I_s = ? \qquad \text{A} \qquad @\,125^\circ\text{C}$$

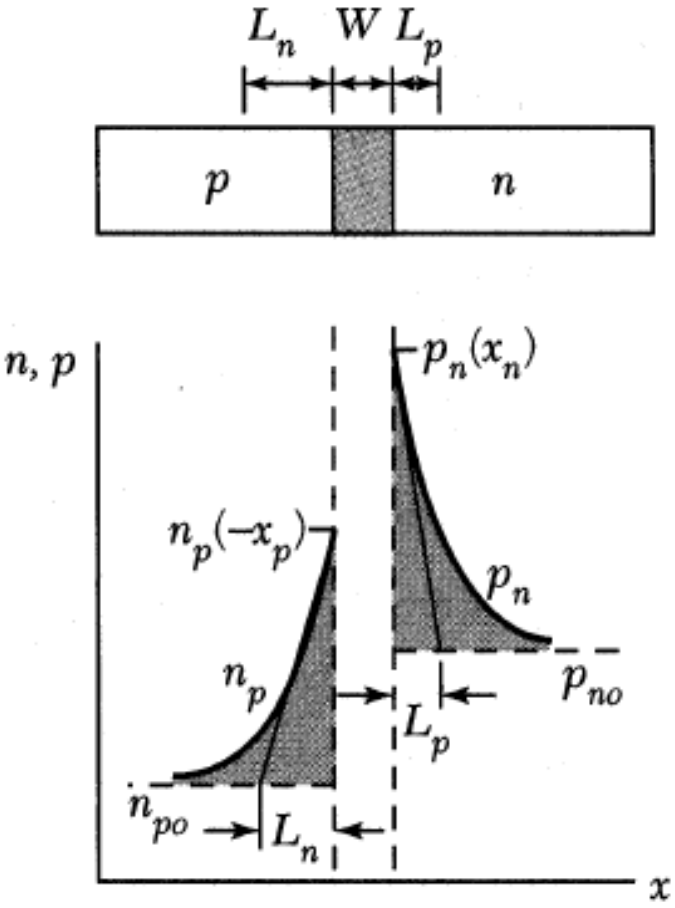
$$I_s(T) = (1+15\%)^{\frac{(T-25^\circ)}{1^\circ}} \cdot I_s(25^\circ)$$

$$\Rightarrow$$

$$I_s(125^\circ) = (1.15)^{100} \cdot 10^{-14} = 1.174 \times 10^{-8} \quad (\text{A})$$

4.7 Điện tích chứa và quá trình quá độ

- Ở phân cực thuận, điện tử được bơm từ miền N vào miền P và lỗ được bơm vào từ miền P vào miền N. Khi đi qua chuyển tiếp, hạt dẫn thiểu số tái hợp với hạt dẫn đa số và suy giảm theo hàm mũ với khoảng cách đi được
- Những đóng góp của các hạt dẫn thiểu số này dẫn đến có dòng điện và tích trữ điện tích trong chuyển tiếp P-N.
- Ta xét điện tích được tích trữ này, hiệu ứng của nó lên điện dung tiếp xúc, và ứng xử quá độ của chuyển tiếp P-N do những thay đổi đột ngột ở phân cực.



Hình 17 (a) Sự phân bố của hạt dẫn thiểu số khi có phân cực thuận

4.7.1 Tích trữ hạt dẫn thiểu số (Minority-Carrier Storage)

- Điện tích của những hạt dẫn thiểu số được bơm vào trên đơn vị diện tích được chứa trong miền N trung hòa có thể được tìm bằng cách lấy tích phân những lỗ thừa trong miền trung hòa (phần hình vẽ có tô đen-H.17a), dùng phương trình 51:

$$Q_p = q\int_{x_n}^{\infty}\left(p_n - p_{no}\right)\,dx,$$

$$= q\int_{x_n}^{\infty} p_{no}\left(e^{qV/kT}-1\right)\,e^{-\left(x-x_n\right)/L_p}\,dx,$$

$$= qL_p p_{no}\left(e^{qV/kT}-1\right). \qquad (75)$$

Chú thích:

$$p_n - p_{no} = p_{no}\left(e^{qV/kT}-1\right)\,e^{-\left(x-x_n\right)/L_p}, \qquad (51)$$

Với chiều dài $L_p = \sqrt{D_p\tau_p}$, là chiều dài khuếch tán của lỗ (hạt dẫn thiểu số) trong miền N. Ở $x = x_n$

$$J_p\left(x_n\right) = -qD_p\frac{dp_n}{dx}\bigg|_{x_n} = \frac{qD_p p_{no}}{L_p}\left(e^{qV/kT}-1\right). \qquad (52)$$

- Ta cũng có biểu thức tương tự cho những điện tử được tích trữ trong miền P trung hòa. Số hạt dẫn thiểu số tích trữ được phụ thuộc vào cả chiều dài khuếch tán L và mật độ điện tích ở cạnh (biên) miền nghèo. Ta có thể biểu diễn điện tích chứa theo dòng bơm vào. Từ các phương trình 52 và 75, ta có

$$Q_p = \frac{L_p^{\,2}}{D_p} J_p(x_n) = \tau_p J_p(x_n) \qquad (76)$$

- Phương trình trên phát biểu rằng lượng điện tích chứa là tích số của dòng điện và thời gian sống của hạt dẫn thiểu số. Có điều này là do lỗ (được bơm vào) lại khuếch tán nữa vào miền N trước khi tái hợp nếu thời gian sống của chúng dài hơn, như vậy có nhiều lỗ được tích trữ hơn.

EXAMPLE 7

For an ideal abrupt silicon p^+–n junction with $N_D = 8 \times 10^{15}$ cm^{-3}, calculate the stored minority carriers per unit area in the neutral n-region when a forward bias of 1V is applied. The diffusion length of the holes is 5 μm.

SOLUTION From Eq. 75, we obtain

$$Q_p = qL_p p_{no}\left(e^{qV/kT} - 1\right) = 1.6 \times 10^{-19} \times 5 \times 10^{-4}\,\text{cm} \times \frac{\left(9.65 \times 10^9\right)^2}{8 \times 10^{15}} \times \left(e^{\frac{1}{0.0259}} - 1\right)$$

$$= 4.69 \times 10^{-2}\ \text{C/cm}^2.$$

4.7.2 Điện dung khuếch tán

- Điện dung miền nghèo được xét trước đây thì dùng cho điện dung chuyển tiếp khi nó được phân cực ngược.
- Khi chuyển tiếp được phân cực thuận, có thêm đóng góp đáng kể vào điện dung chuyển tiếp từ sự sắp xếp lại của điện tích chứa trong các miền trung hòa. Đó chính là ***điện dung khuếch tán C_d***, có được từ diode thật khi hạt dẫn thiểu số di chuyển qua miền trung hòa do khuếch tán.
- Điện dung khuếch tán của lỗ được tích trữ trong miền N trung hòa có được bằng cách áp dụng định nghĩa $C_d = AdQ_p/dV$ vào phương trình 75

$$C_d = \frac{Aq^2 L_p p_{no}}{kT} e^{qV/kT}, \qquad (77)$$

với A là diện tích mặt cắt ngang của dụng cụ. Ta có thể thêm đóng góp C_d do điện tử chứa trong trường hợp đáng kể đến.

- Với chuyển tiếp p+-n ($n_{p0} << p_{n0}$), đóng góp C_d của điện tử chứa trở nên không đáng kể. Khi phân cực ngược (nghĩa là V âm), phương trình 77 cho thấy C_d vì sự tích trữ hạt dẫn thiểu số có thể bỏ qua được.
- Trong nhiều ứng dụng, ta thường biểu diễn chuyển tiếp P-N bằng tương đương. Ngoài điện dung khuếch tán C_d và điện dung miền nghèo C_j, ta phải kể đến dòng điện đi qua dụng cụ. Với diode lý tưởng, độ dẫn điện có được từ phương trình 55:

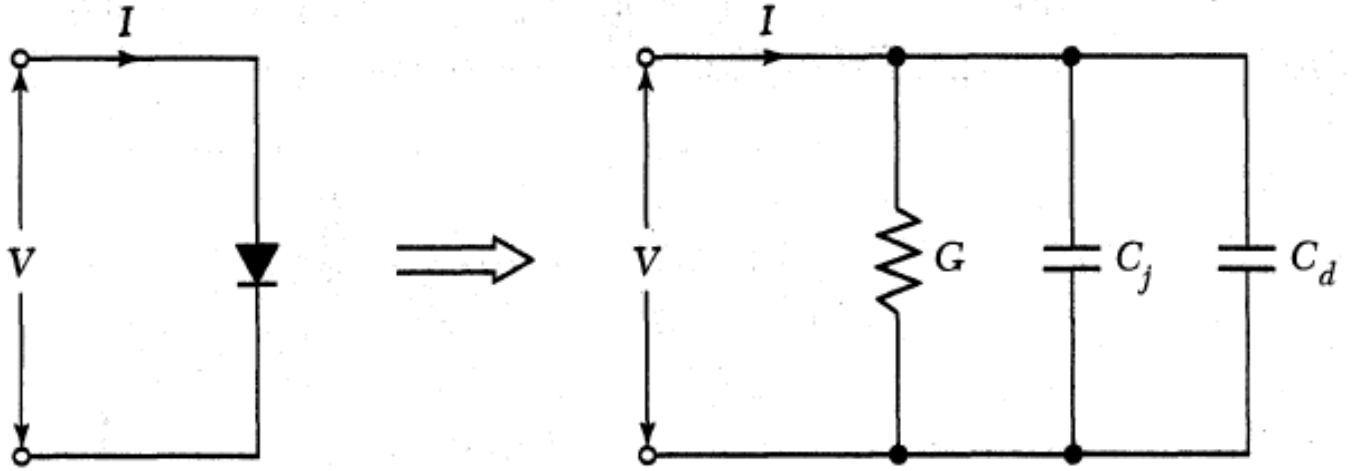
$$G = \frac{AdJ}{dV} = \frac{qA}{kT} J_s e^{qV/kT} = \frac{qA}{kT}\left(J + J_s\right) \cong \frac{qI}{kT} = I/V_T \qquad (78)$$

Chú thích:

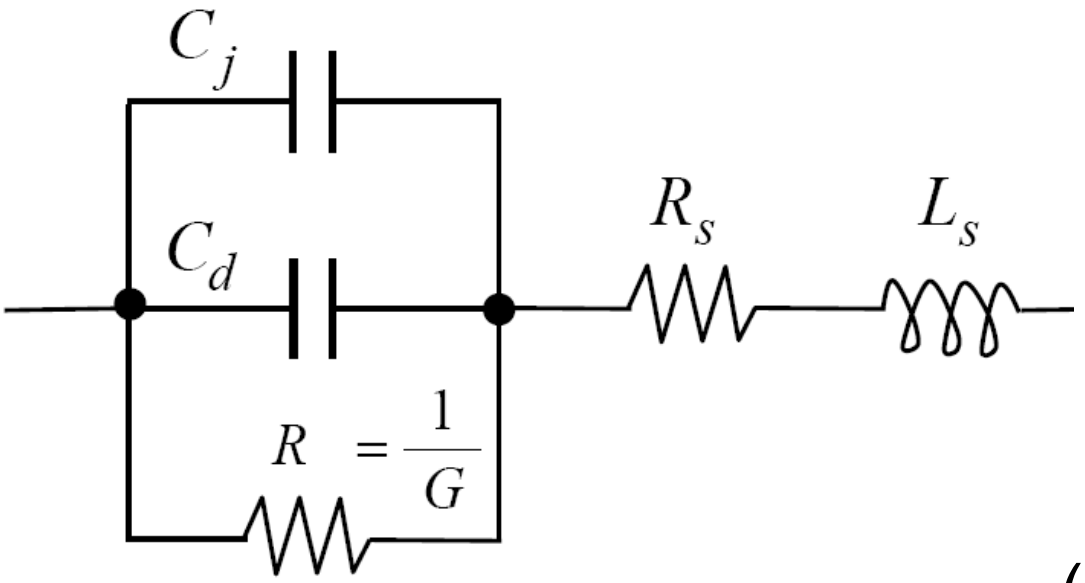
$$J = J_p\left(x_n\right) + J_n\left(-x_p\right) = J_s\left(e^{qV/kT} - 1\right), \qquad (55)$$

- Trong phân tích mạch điện tử, người ta dùng ký hiệu $r_d = 1/G$

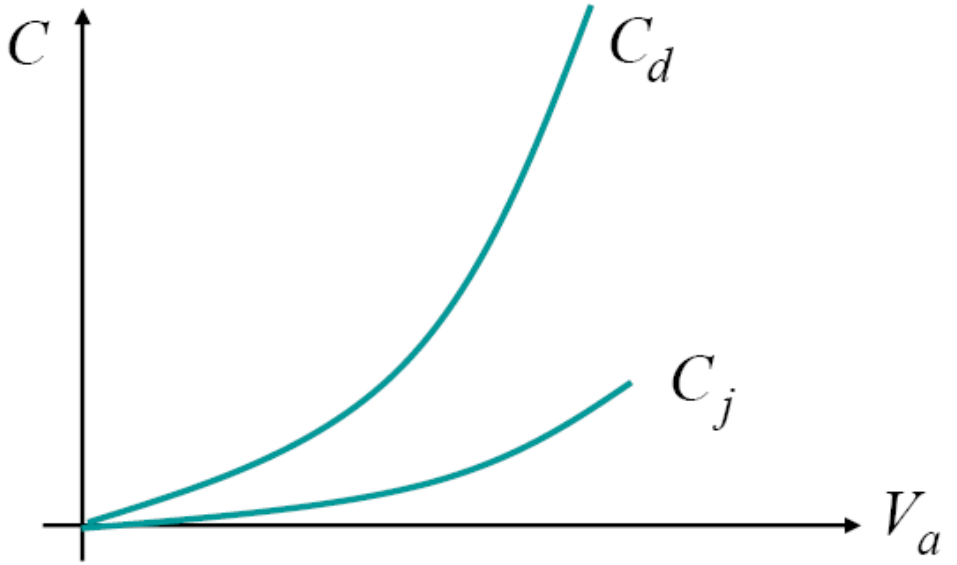
Mạch tương đương tín hiệu nhỏ của diode



(a) Mô hình chưa kể đến R_S và L_S



(b) Mô hình kể đến R_S (điện trở khối) và L_S (điện cảm dây dẫn)



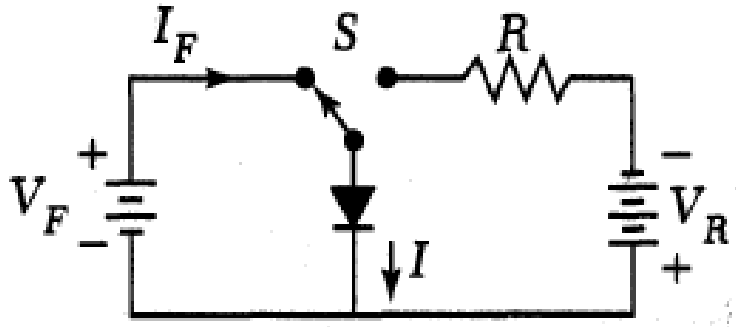
(c) C phụ thuộc vào phân cực

4.7.3 Đáp ứng quá độ

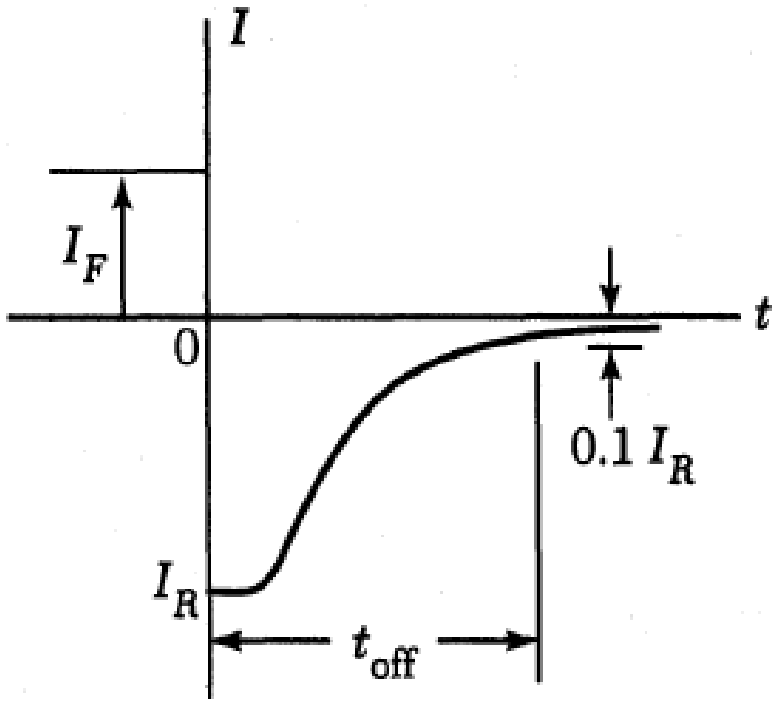
- Với các áp dụng chuyển mạch, chuyển đổi từ phân cực thuận sang ngược gần như là đột ngột và thời gian quá độ ngắn. Hình 22a cho thấy mạch đơn giản với dòng thuận I_F chạy qua chuyển tiếp P-N.
- Tại thời điểm t=0, công tắc S đột ngột được chuyển sang phải và dòng ngược ban đầu $I_R \approx V/R$ chạy qua. Thời gian quá độ t_{off} được vẽ ở hình 22b, là thời gian cần cho dòng điện đạt đến 10% của dòng ngược ban đầu I_R.
- Thời gian quá độ có thể được ước lượng như sau. Trong điều kiện phân cực thuận, hạt dẫn thiểu số chứa trong miền N với

$$Q_p = \tau_p J_p = \tau_p \frac{I_F}{A}, \qquad (79)$$

với I_F là dòng thuận và A là tiết diện ngang của dụng cụ.



(a) Mạch chuyển mạch cơ bản



(b) Đáp ứng quá độ của dòng được chuyển từ phân cực thuận sang ngược

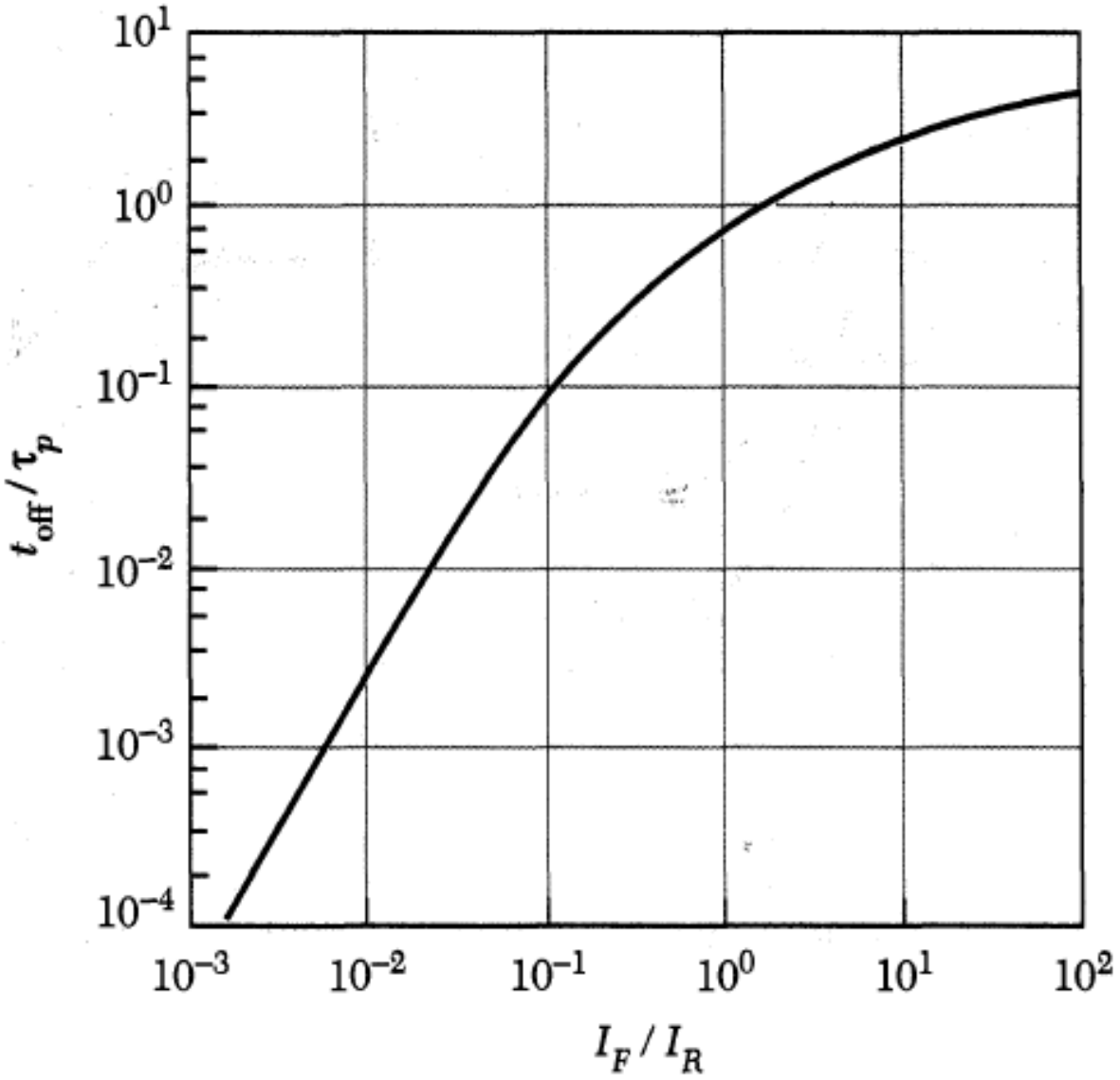
Hình 22. Ứng xử quá độ của chuyển tiếp P-N.

- Nếu dòng trung bình chạy trong lúc diode tắt là $I_{R,ave}$, thời gian tắt là thời gian cần để lấy đi tổng điện tích chứa Q_p:

$$t_{\text{off}} \equiv \frac{Q_p A}{I_{R,\text{ave}}} = \tau_p \left(\frac{I_F}{I_{R,\text{ave}}} \right). \qquad (80)$$

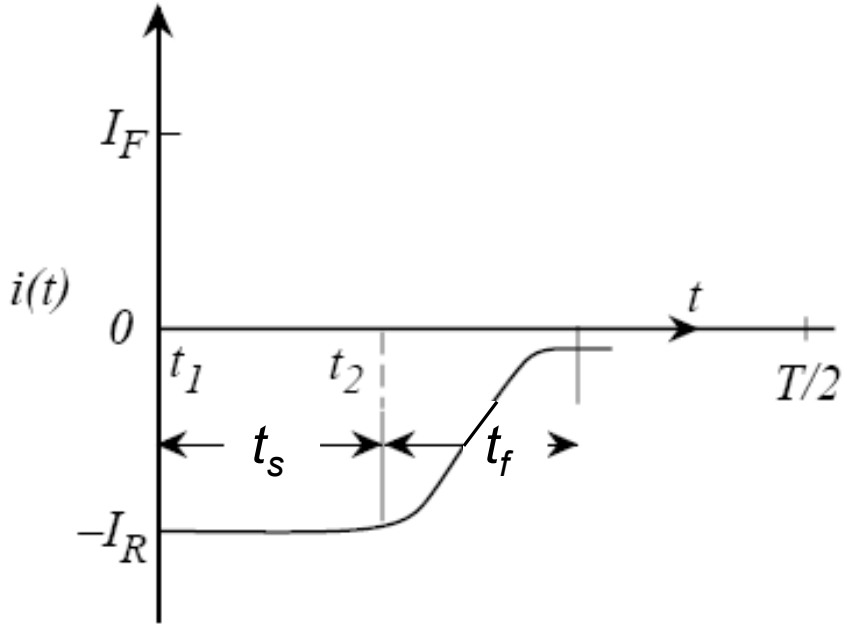
- Như vậy thời gian tắt phụ thuộc vào cả tỉ số của dòng thuận trên ngược và thời gian sống của hạt dẫn thiểu số τ_p (xem hình 23).

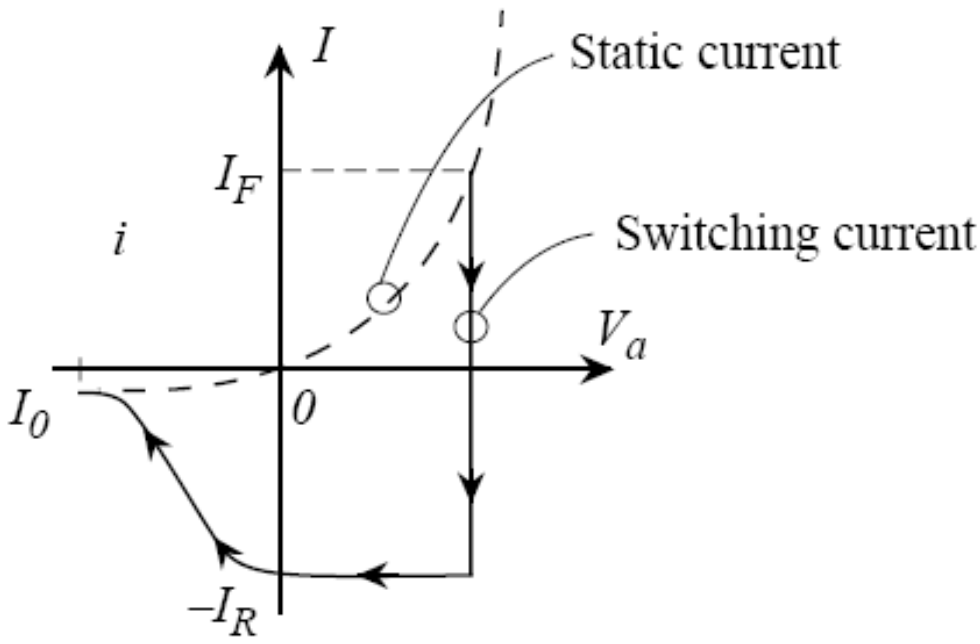
- Với các dụng cụ chuyển mạch nhanh, ta phải giảm thời gian sống của hạt dẫn thiểu số. Do đó, các trung tâm tái hợp-sinh có những mức năng lượng gần giữa dải cấm, như người ta thường thêm Vàng vào Silicon.



Hình 23. Thời gian quá độ được chuẩn hóa theo tỉ số dòng thuận I_F trên dòng ngược I_R.

Phân tích thời gian tắt t_{off}





- ***t_{off}*** còn được gọi là ***thời gian hồi phục ngược*** (reverse recovering time) ***t_r*** hay ***t_{rr}***.
- ***$t_r = t_s + t_f$***
- Tại t_1<=0; $I_1=I_F$
- Trong khoảng $t_1 < t < t_2$: $I_2=I_R=-V_R/R$

Thời gian tích trữ điện tích t_s

$$D_p \frac{d^2 p}{\partial x^2} = \frac{\partial p}{\partial t} + \frac{p}{\tau_p}$$

$$qAD_p \left[\frac{\partial p}{\partial x}\Big|_{x=W_n} - \frac{\partial p}{\partial x}\Big|_{x=0} \right] = \frac{\partial}{\partial t} \int_0^{W_n} qAp_{n0} dx + \frac{1}{\tau_p} \int_0^{W_n} qAp_{n0} dx$$

$$A\left[J_p(0) - J_p(W_n) \right] = \frac{dQ_p}{dt} + \frac{Q_p}{\tau_p}$$

$W_n >> L_p$, $J_p(W_n) \approx 0$

$$AJ_p(0) = \frac{dQ_p}{dt} + \frac{Q_p}{\tau_p}$$

$t < 0$: $I = I_1,\ \partial Q_p/\partial t = 0$

$$I_1 = \frac{Q_p}{\tau}$$

$0 < t < t_s$:

$$i = -I_2 = AJ_p(0) = \frac{dQ_p}{dt} + \frac{Q_p}{\tau_p}$$

Giải phương trình vi phân trên:

$$Q_p(t) = -\tau_p I_2 + C\exp(-t/\tau_p)$$

$$t = 0,\ Q_p(0) = \tau_p I_1 \Rightarrow C = \tau_p(I_1 + I_2)$$

$$\Rightarrow Q_p(t) = -\tau_p I_2 + \tau_p(I_1 + I_2)\exp(-t/\tau_p)$$

$$t_s = \tau_p \ln(1 + I_1/I_2).$$

NX: Thời gian tích trữ điện tích t_s phụ thuộc vào:

- thời gian sống của hạt dẫn thiểu số;
- dòng điện thuận bơm vào I_1;
- dòng điện ngược rút ra I_2

Thời gian hồi phục ngược t_r

(reverse recovering time)

Định nghĩa: $$t_r = t_s + t_f$$

với t_f là thời gian xuống (fall time)

Với chuyển tiếp p^+-n:

Khi $W_n >> L_p$

$$t_s + t_f \approx \frac{\tau_p}{2}\left(\frac{I_2}{I_1}\right)^{-1}$$

Khi $W_n << L_p$

$$t_s + t_f \approx \frac{W_n}{2D_p}\left(\frac{I_2}{I_1}\right)^{-1}$$

(b) Diode switching

- For switching applications, the transition from forward bias to reverse bias must be nearly abrupt and the transit time short.
- Diode turn-on and turn-off characteristics can be obtained from the solution of the continuity equations:

$$\frac{d\Delta p_n}{dt} = -\frac{1}{q}\nabla \cdot J_p - R_p \xrightarrow{1D} -\frac{1}{q}\frac{\partial J_p}{\partial x} - \frac{\Delta p_n}{\tau_p}$$

$$\downarrow$$

$$\frac{dQ_p}{dt} = I_p(t) - \frac{Q_p}{\tau_p} \rightarrow \boxed{I(t) \approx I_p(t) = \frac{dQ_p}{dt} + \frac{Q_p}{\tau_p}}$$

$Q_p(t)$ = excess hole charge

Valid for p^+n diode

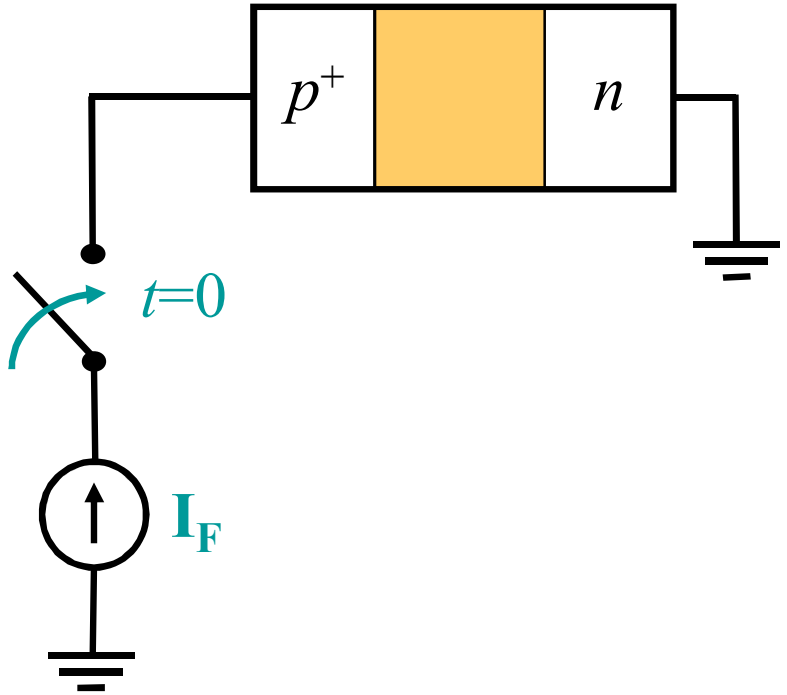
Diode turn-on:

- For $t<0$, the switch is open, and the excess hole charge is:

$$Q_p(t<0) = Q_p(0^-) = 0$$

- At $t=0$, the switch closes, and we have the following boundary condition:

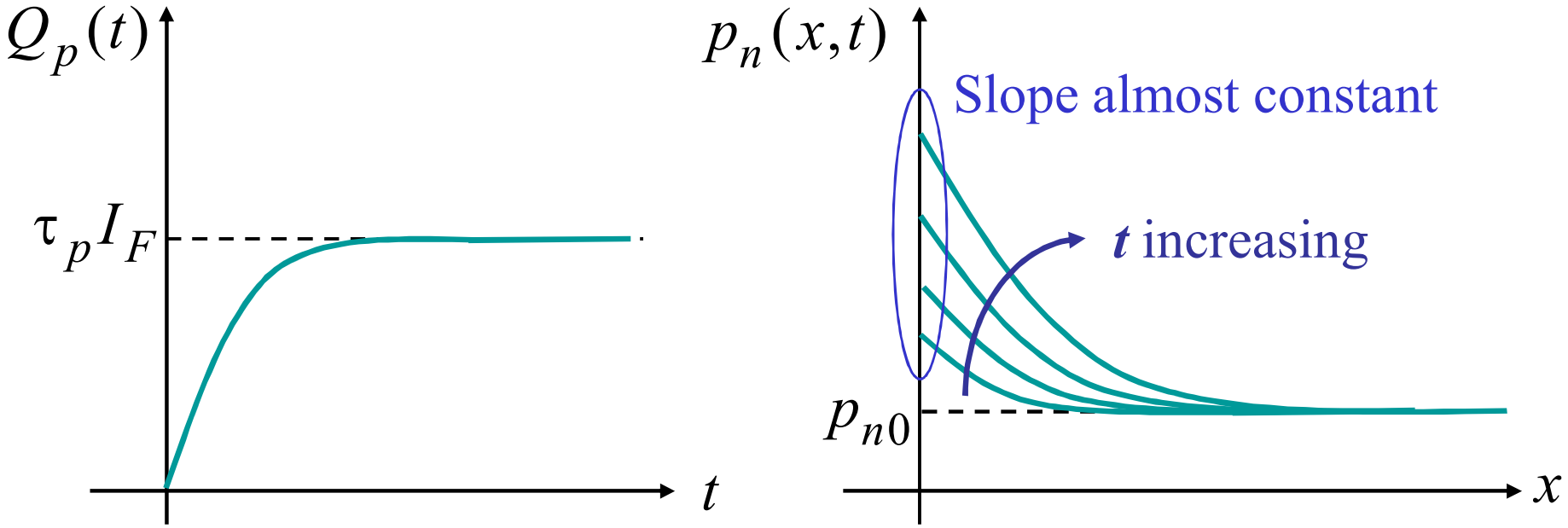
$$Q_p(0^-) = Q_p(0^+) = 0$$



- Final expression for the excess hole charge:

$$Q_p(t) = A + Be^{-t/\tau_p} = \tau_p I_F\left[1 - e^{-t/\tau_p}\right]$$

- Graphical representation:



- Steady state value for the bias across the diode:

$$\Delta p_n(x) = p_{n0}\left(e^{V_a/V_T} - 1\right)e^{-x/L_p} \rightarrow Q_p = Aqp_{n0}L_p\left(e^{V_a/V_T} - 1\right)$$

$$\downarrow$$

$$\boxed{V_a = V_T \ln\left(1 + \frac{I_F}{I_S}\right)}$$

Diode turn-off:

- For $t<0$, the switch is in position 1, and a steady-state situation is established:

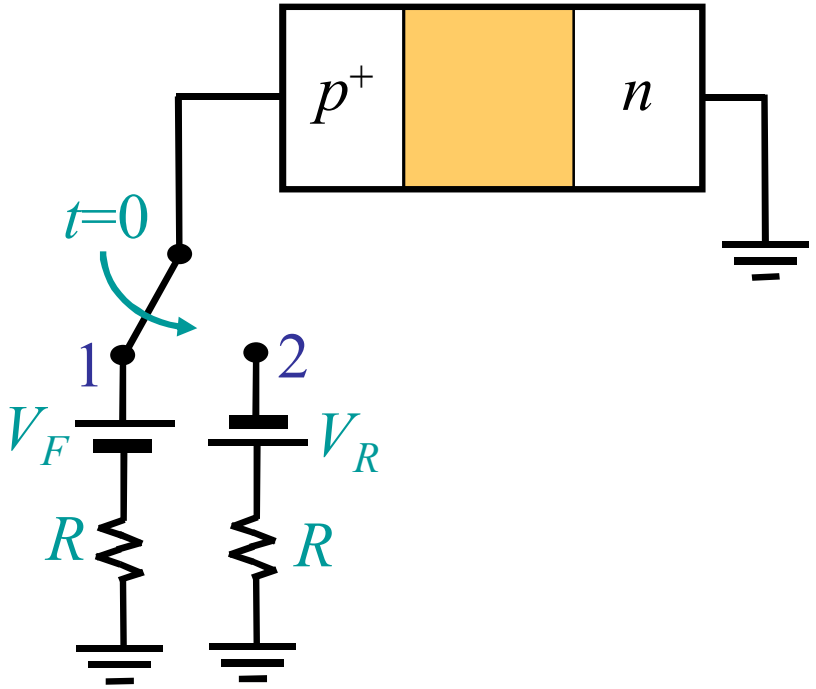
$$I_F \approx \frac{V_F}{R}$$

- At $t=0$, the switch is moved to position 2, and up until time $t=t_1$ we have:

$$p_n(0,t) \geq p_{n0} \rightarrow V_a \geq 0$$

- The current through the diode until time t_1 is:

$$I_R \approx -\frac{V_R}{R}$$



- To solve exactly this problem and find diode switching time, is a rather difficult task. To simplify the problem, we make the crucial assumption that I_R remains constant even beyond t_1.
- The differential equation to be solved and the initial condition are, thus, of the form:

$$-I_R = \frac{dQ_p}{dt} + \frac{Q_p}{\tau_p}, \quad Q_p(0^-) = Q_p(0^+) = \tau_p I_F$$

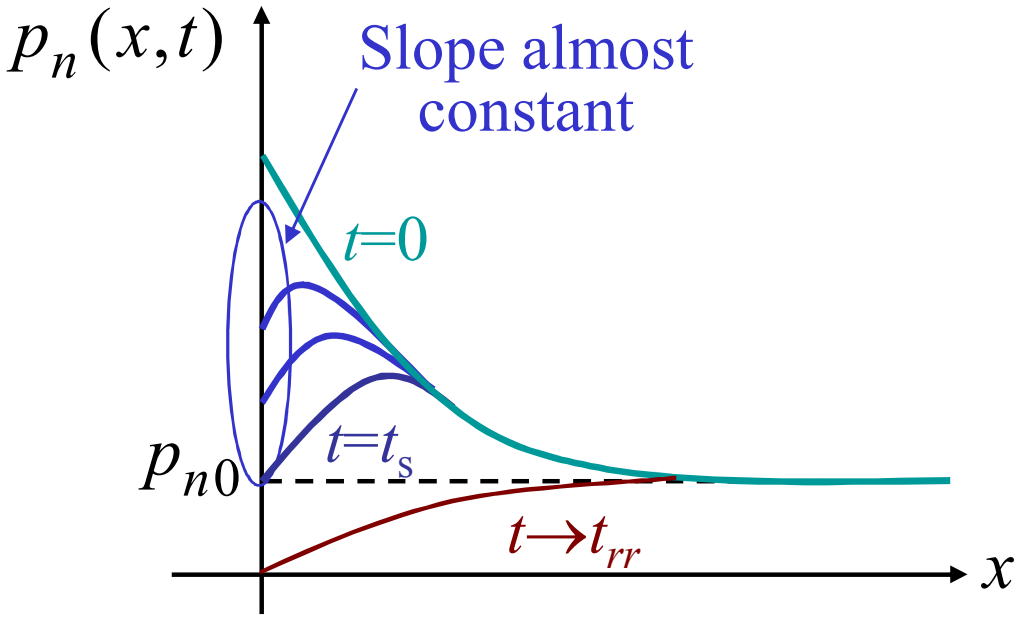
- This gives the following final solution:

$$Q_p(t) = -\tau_p I_R + \tau_p (I_F + I_R) e^{-t/\tau_p}$$

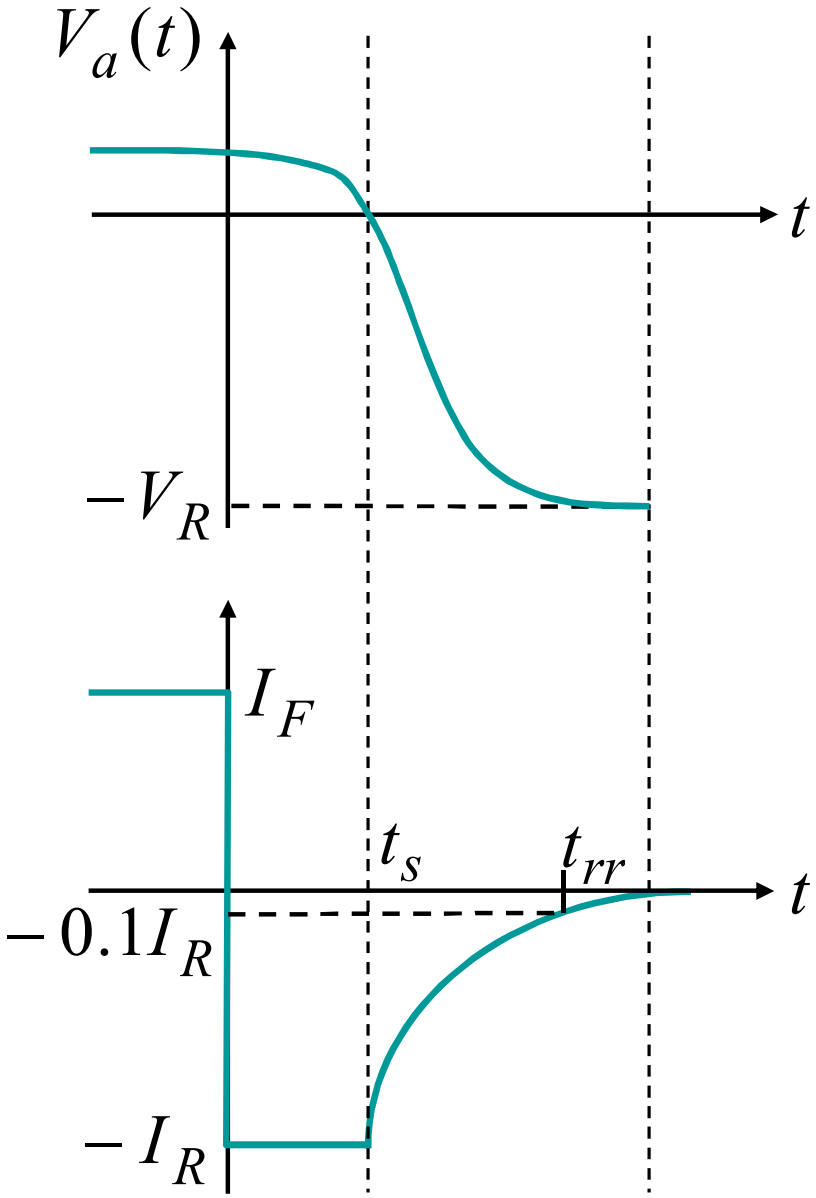
- Diode switching time:

$$Q_p(t_{rr}) = 0 \rightarrow \boxed{t_{rr} = \tau_p \ln\left(1 + \frac{I_F}{I_R}\right)}$$

- Graphical representation:



$t_s \rightarrow$ switching time
$t_{rr} \rightarrow$ reverse recovery time



4.8 Đánh thủng chuyển tiếp PN

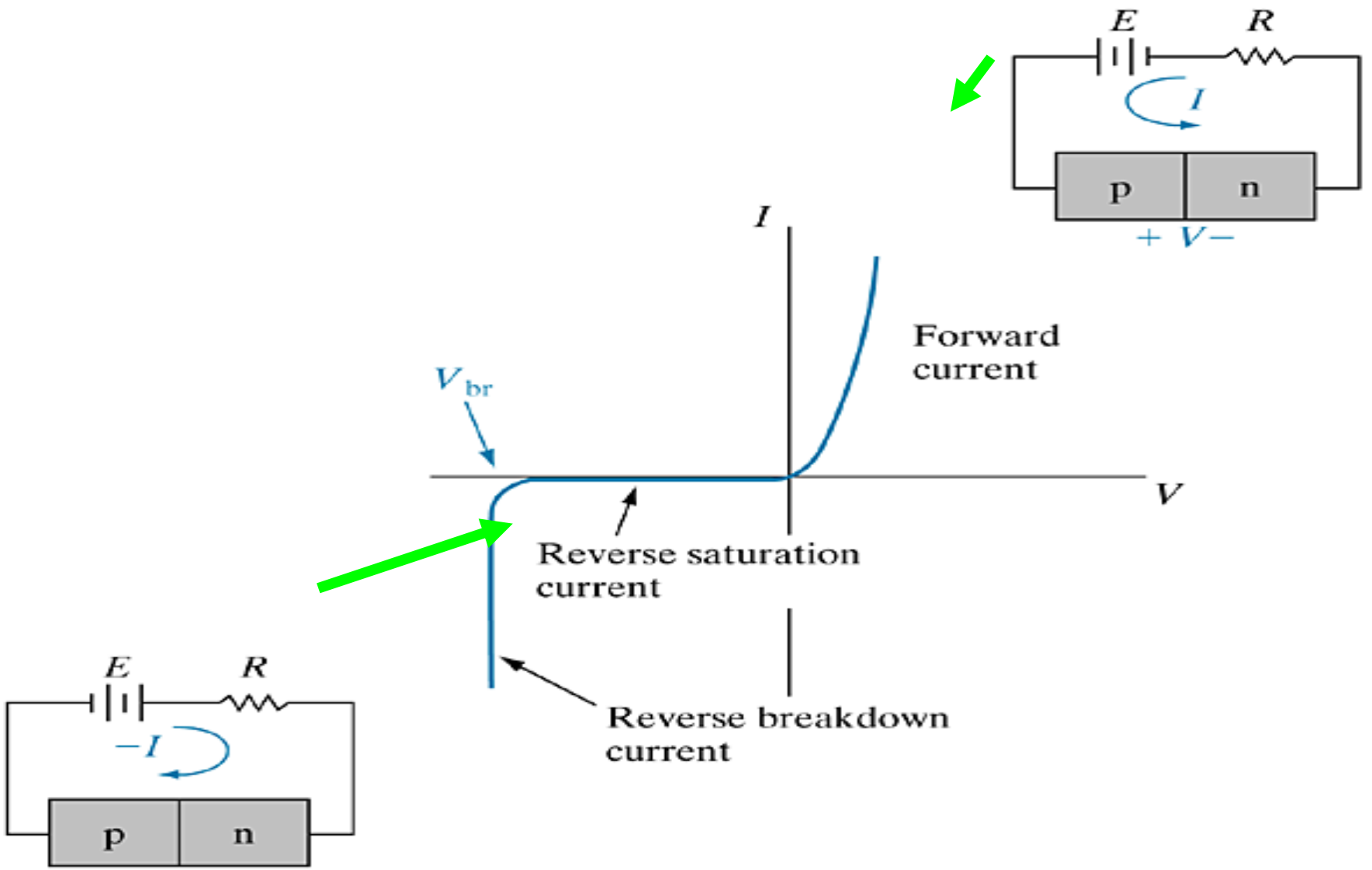
Đánh thủng ở phân cực ngược

- Chuyển tiếp PN khi bị phân cực ngược cho **dòng bão hòa ngược gần như ít phụ thuộc áp ngược**, điều này chỉ đúng cho đến khi phân cực ngược đạt đến tới hạn, khi đó có ***đánh thủng (breakdown)*** xảy ra. Người ta gọi điện áp tới hạn này là ***điện áp đánh thủng*** V_{BR} , khi đó dòng ngược qua diode tăng nhanh, có dòng tương đối lớn chạy qua chuyển tiếp với **sụt áp gần như không đổi.**

- **Đánh thủng ngược do 2 cơ chế, mà mỗi cơ chế cần điện trường tới hạn trong miền chuyển tiếp.**

  - **Đánh thủng đường hầm (hay Zener) :** hoạt động ở điện áp thấp (vài Volts)
  - **Đánh thủng thác lủ**: hoạt động với điện áp cao hơn (vài Volts đến hàng chục ngàn Volts)

Reverse breakdown in a p-n junction.

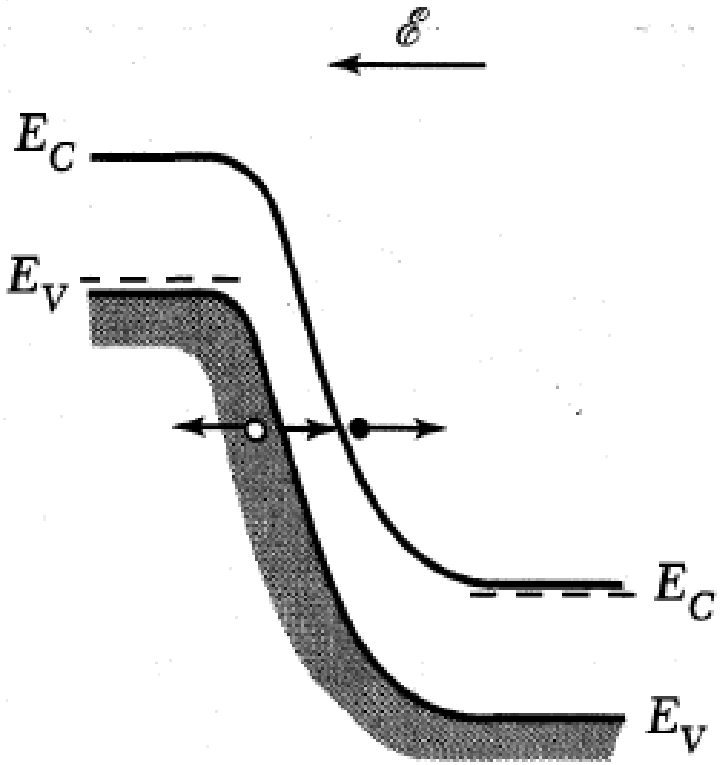


Đánh thủng chuyển tiếp

- Hiệu ứng xuyên hầm (Tunneling effect)
- Nhân thác lũ (Avalanche multiplication)
  - Đặt giới hạn cao ở phân cực ngược với hầu hết diode
  - Giới hạn điện áp collector của BJT
  - Giới hạn điện áp drain của MOSFET
  - Có thể tạo công suất vi-ba (microwave), như trong diode IMPATT
  - Phát hiện tín hiệu quang như trong diode quang thác lũ (avalanche photodetector)

Hiệu ứng đường hầm (Tunnel effect)

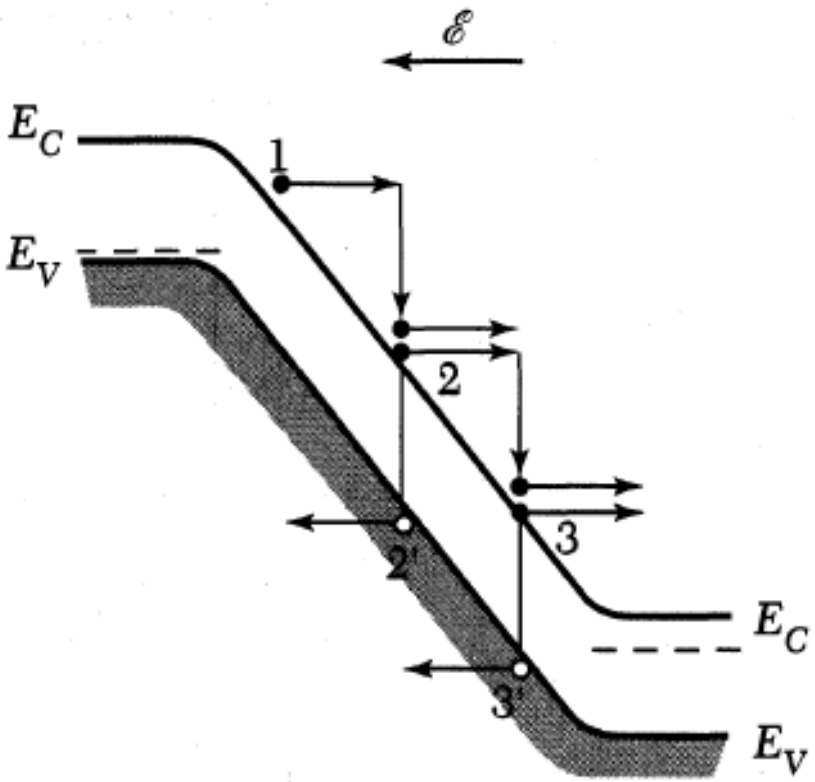
Đánh thủng đường hầm xảy ra trong các chuyển tiếp *pn* pha nhiều tạp chất và có bề rộng miền nghèo W khoảng 10 nm.



- Khi có điện trường E cao (cùng chiều điện trường nội của miền nghèo):
  - Di chuyển của điện tử hóa trị từ dải hóa trị sang dải dẫn (xuyên hầm = ***tunneling***)
  - Xảy ra chỉ khi điện trường ***rất cao***
    - Si, GaAs trên 10^6V/cm
    - Pha tạp chất cao, trên $5x10^{17}cm^{-3}$
  - ***Hệ số nhiệt âm*** (TCV_{BR} <0)
  - Điện áp đánh thủng
    - Nhỏ hơn $4E_g/q$
    - Với thác lũ: lớn hơn $6E_g/q$
    - Giữa 4 và $6E_g/q$, trộn cả hai thác lũ và đường hầm

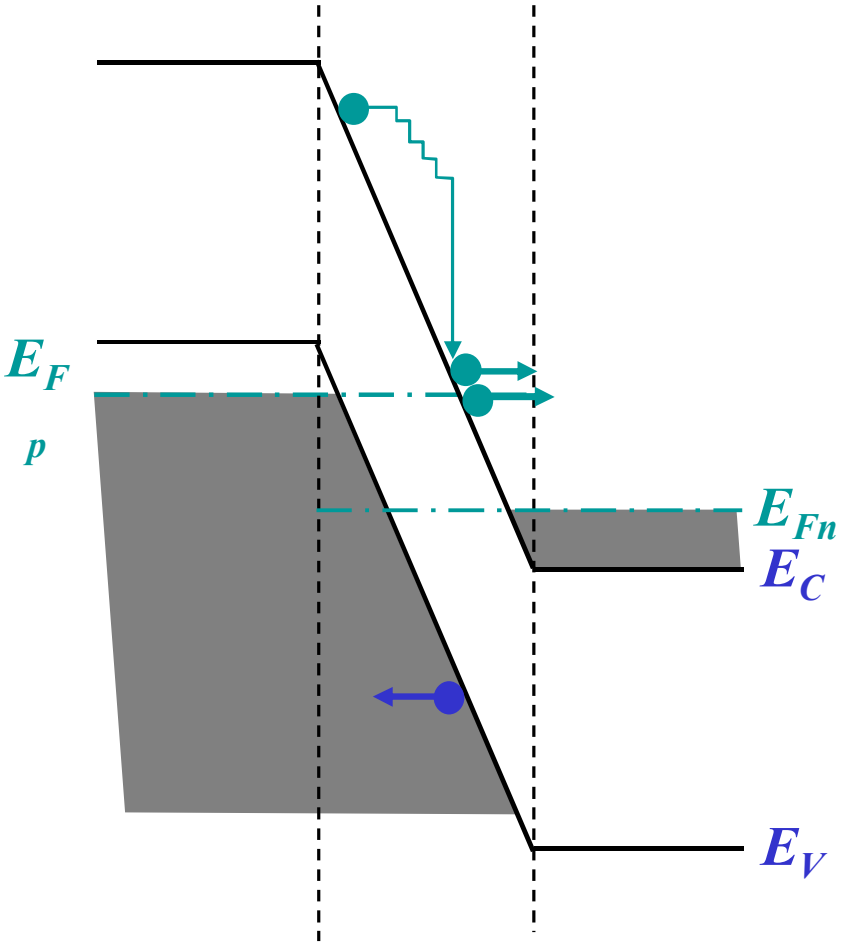
Nhân thác lũ (Avalanche multiplication)

Là cơ chế quan trọng nhất trong đánh thủng chuyển tiếp, nghĩa là nó xác định giới hạn trên khi phân cực ngược cho hầy hết các diode

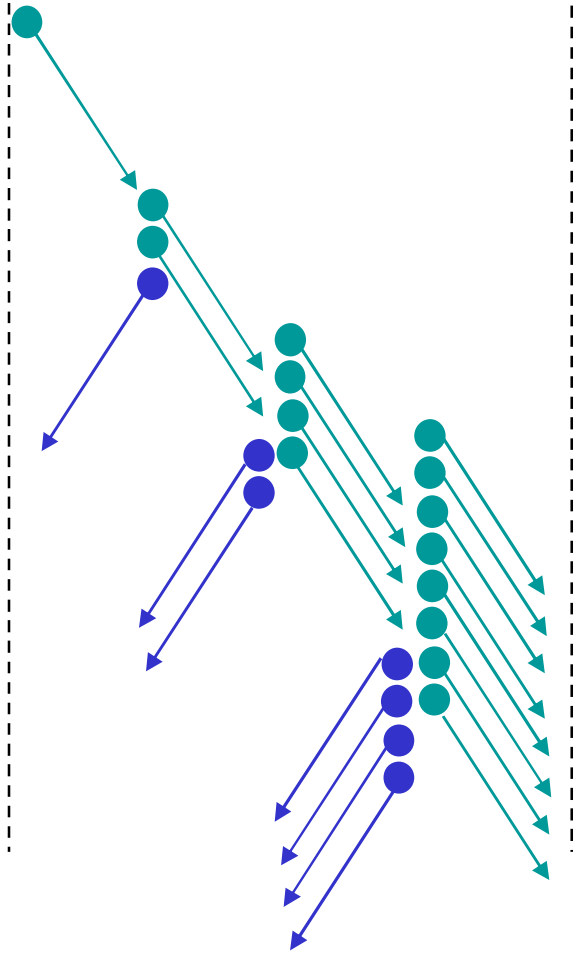


- Với tạp chất pha vào N_D <=$10^{17}cm^{-3}$ dưới phân cực ngược
- Điện tử sinh ra do nhiệt trong miền nghèo có được động năng từ điện trường
  - Nếu độ lợi này đủ động năng
  - Khi va chạm với 1 nguyên tử
  - Phá vỡ các liên kết mạng tinh thể
  - Tạo ra cặp điện tử-lỗ
- Điện tử và lỗ mới được tạo có được động năng
  - Tạo thêm cặp điện tử-lỗ
  - …….
  - Nhân thác lũ
- ***Hệ số nhiệt dương*** ($TCV_{BR} > 0$)

Avalanche mechanism:

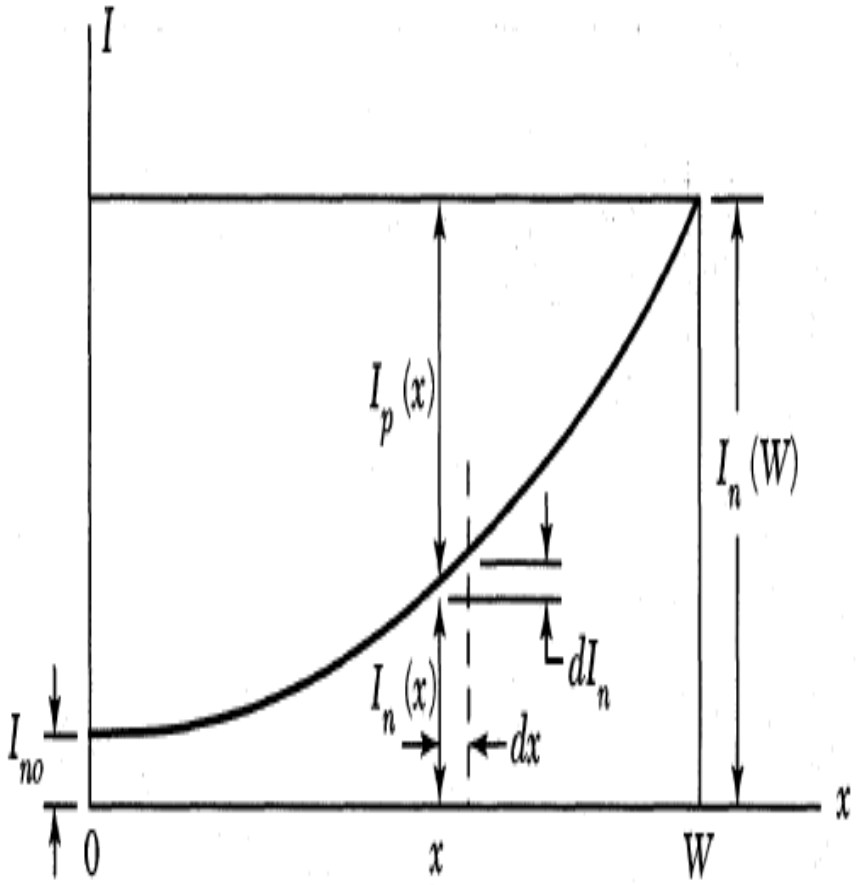


Generation of the excess electron-hole pairs is due to impact ionization.



Expanded view of the depletion region

Điều kiện đánh thủng



Với α_n và α_p là tốc độ ion hóa của điện tử và lỗ:

Hệ số nhân: $$M_n \equiv \frac{I_n(W)}{I_{no}}$$

Dòng điện tử tăng thêm ở ***x*** bằng số cặp điện tử-lỗ được sinh ra trong 1 giây trong khoảng đường ***dx***.

$$d\left(\frac{I_n}{q}\right) = \left(\frac{I_n}{q}\right)(\alpha_n dx) + \left(\frac{I_p}{q}\right)(\alpha_p dx)$$

hoặc $$\frac{dI_n}{dx} + (\alpha_p - \alpha_n) I_n = \alpha_p I$$

Giả sử rằng: $\alpha_n = \alpha_p = \alpha$

$$\frac{I_n(W) - I_n(0)}{I} = \int_0^W \alpha dx$$

$$1 - \frac{1}{M_n} = \int_0^W \alpha dx$$

Điều kiện đánh thủng:

$$\boxed{\int_0^W \alpha dx = 1.}$$

Tốc độ ion hóa va chạm

P : Probability of having an ionizing collision with lattice

n_{in} : Electron number entering from p-side

$$n_{out} = n_{in}(1 + p + p^2 + p^3 + ...)$$

Electron Multiplication (M_n) :

$$M_n = \frac{n_{out}}{n_{in}} = 1 + p + p^2 + p^3 + ... = \frac{1}{1-p}$$

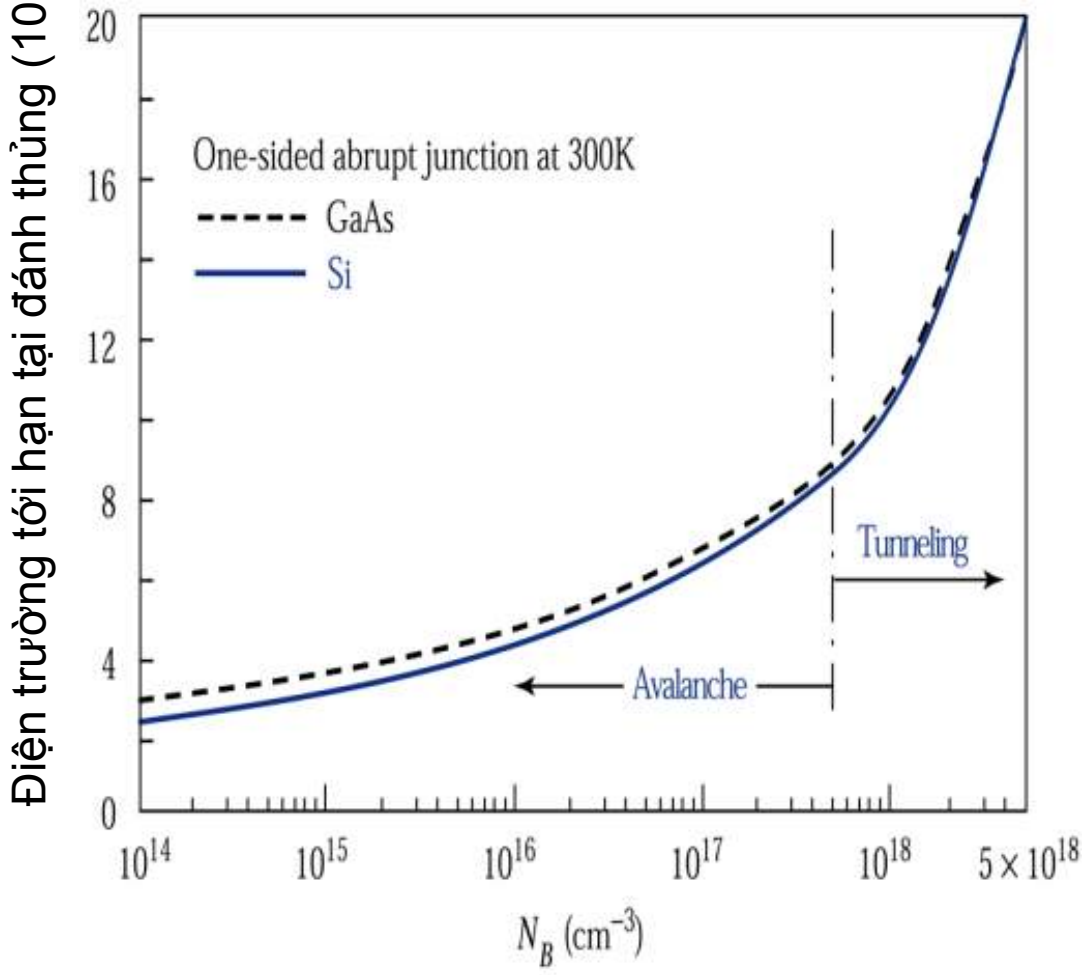
$$M = \frac{1}{1 - \left(\frac{V}{V_{br}}\right)^n}$$

Carrier Multiplication factor (M):

n = 3 ~ 6

Empirical relation !

Điện trường tới hạn tại đánh thủng (Critical field at breakdown)



♦Xuyên đường hầm chỉ xảy ra ở ***pha tạp chất cao***

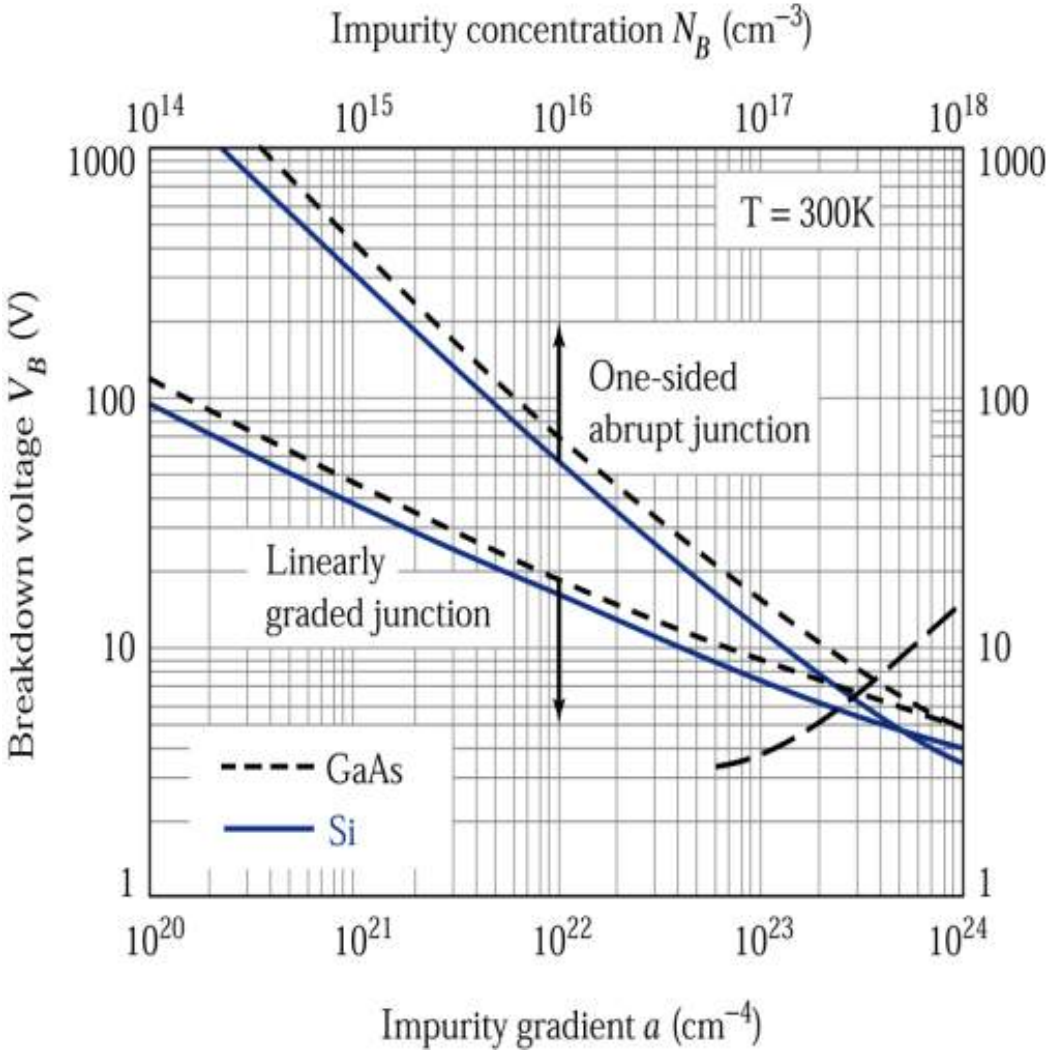
♦ Điện áp trong miền nghèo được xác định từ giải phương trình Poisson, chuyển tiếp bước 1 phía

$$V_B(\text{breakdown voltage}) = \frac{\mathscr{E}_c W}{2} = \frac{\varepsilon_s \mathscr{E}_c^{\,2}}{2q}\left(N_B\right)^{-1}$$

♦ Với chuyển tiếp biến đổi đều tuyến tính

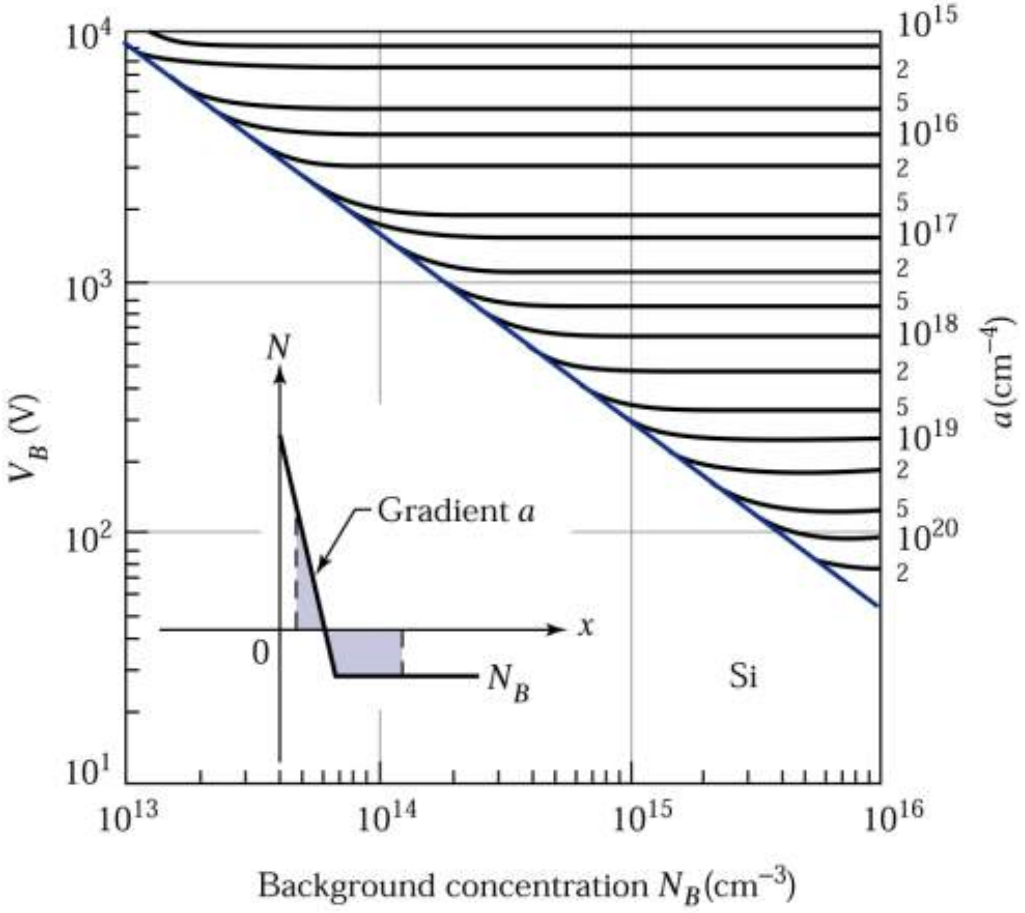
$$V_B = \frac{2\mathscr{E}_c W}{3} = \frac{4\mathscr{E}_c^{\,3/2}}{3}\left(\frac{2\varepsilon_s}{q}\right)^{1/2}(a)^{-1/2}$$

Điện áp đánh thủng thác lũ (Avalanche breakdown voltage)



- Đường đứt nét ở vùng pha tạp chất cao chỉ hiệu ứng xuyên hầm
- GaAs có điện áp đánh thủng cao hơn Si với cùng tạp chất N_B
  - Khe năng lượng lớn hơn
  - Cần điện trường lớn h ơn
  - Điện áp đánh thủng cao hơn.

Breakdown voltage for the diffusion junction



- The breakdown voltage line between
  - Abrupt junction and linearly graded junction consideration
- For larger a and low N_B
  - V_B is given by the abrupt junction results
  - Shown on the bottom line
- For small a and high N_B
  - VB is given by the linearly graded junction results
  - Indicates by the parallel lines

Example 8

Calculate the breakdown voltage for a Si one-sided p^+–n abrupt junctions with $N_D = 5 \times 10^{16}$ cm^{-3}.

SOLUTION From Fig. 26, we see that the critical field at breakdown for a Si one-sided abrupt junction is about 5.7×10^5 V/cm. Then from Eq. 85, we obtain

$$V_B(\text{breakdown voltage}) = \frac{\mathscr{E}_c W}{2} = \frac{\varepsilon_s \mathscr{E}_c^2}{2q}\left(N_B\right)^{-1},$$

$$= \frac{11.9 \times 8.85 \times 10^{-14} \times \left(5.7 \times 10^5\right)^2}{2 \times 1.6 \times 10^{-19}}\left(5 \times 10^{16}\right)^{-1}$$

$$= 21.4 \text{ V}.$$